

UNIVERZITA PARDUBICE

Fakulta elektrotechniky a informatiky

USB DAQ

Bc.Radim Vodák

Diplomová práce

2024

Univerzita Pardubice
Fakulta elektrotechniky a informatiky
Akademický rok: 2022/2023

ZADÁNÍ DIPLOMOVÉ PRÁCE

(projektu, uměleckého díla, uměleckého výkonu)

Jméno a příjmení: **Bc. Radim Vodák**
Osobní číslo: **I21298**
Studijní program: **N0714A060018 Komunikační a radarové systémy**
Téma práce: **USB DAQ**
Zadávající katedra: **Katedra elektrotechniky**

Zásady pro vypracování

Provedte kritickou rešerši možných variant realizace měřicí karty.

Navrhněte a realizujte měřicí kartu, která bude připojena k počítači pomocí USB virtuálního sériového portu a galvanicky oddělena od počítače. Napájení bude provedeno externím napájecím adaptérem.

Navrhněte a realizujte komunikační protokol sériové komunikace včetně zajištění kontroly integrity dat.

Pro realizaci zvolte vhodný 32bitový mikrokontrolér řady STM32, požadovaným vlastnostem přiměřené A/D a D/A převodníky, monolitické přístrojové zesilovače atp.

Karta bude obsahovat tyto jednotky:

-2kanálový diferenční A/D převodník (antialiasingový filtr, vstupní odpor $> 100 \text{ k}\Omega$, rozsah vstupního napětí -20 až $+20 \text{ V}$, rozlišení alespoň 12 bitů, INL $< 2 \text{ LSB}$, DNL $< 2 \text{ LSB}$, GE $< 5 \text{ LSB}$, OE $< 5 \text{ LSB}$).

-2kanálový D/A převodník (rekonstrukční filtr, výstupní proud alespoň 100 mA, rozsah výstupního napětí -20 až $+20 \text{ V}$, rozlišení alespoň 12 bitů, INL $< 2 \text{ LSB}$, DNL $< 2 \text{ LSB}$, GE $< 5 \text{ LSB}$, OE $< 5 \text{ LSB}$).

-8 digitálních vstupů (5 V).

-8 digitálních výstupů (provedení PNP, 5 V, min. 100 mA).

-digitální vstup pro měření kmitočtu v rozmezí 1 až 50 kHz s automatickým přepínáním měřicí metody pro dosažení chyby měřeného kmitočtu pod 1 % v celém rozsahu (5 V).

-8bitový PWM výstup s výstupním kmitočtem nastavitelným na 100 Hz nebo 10 kHz (5 V).

Zajistěte příslušné ochrany proti napěťovému, proudovému a výkonovému přetížení.

Doplňte hardware měřicí karty dvěma řídicími programy s GUI:

-Základní program, který umožní zobrazovat stav vstupů a ovládat výstupy.

-Program pro automatizované provedení měřicí úlohy (například sejmутí V-A charakteristiky polovodičových prvků), konfigurace měřicí úlohy se provede pomocí ovládacích prvků programu a též může být exportována/importována souborem.

-Program pro snímání kmitočtové charakteristiky filtrů (wobler) v rozsahu od 100 Hz do 100 kHz.

Rozsah pracovní zprávy: **60**
Rozsah grafických prací:
Forma zpracování diplomové práce: **tištěná/elektronická**

Seznam doporučené literatury:

ČEJKA, Miloslav. Elektronické měřicí systémy. 1. vyd. Brno: FEKT VUT Brno, 2002.
HAASZ, Vladimír, ROZTOČIL, Jaroslav, NOVÁK, Jiří. Číslicové měřicí systémy. 2. vyd. Praha: Vydavatelství ČVUT, 2000.

Vedoucí diplomové práce: **Ing. Bc. David Matoušek, Ph.D.**
Katedra elektrotechniky

Datum zadání diplomové práce: **18. listopadu 2022**
Termín odevzdání diplomové práce: **19. května 2023**

Ing. Zdeněk Němec, Ph.D. v.r.
děkan

L.S.

Ing. Jan Pidanič, Ph.D. v.r.
vedoucí katedry

V Pardubicích dne 18. listopadu 2022

Prohlášení autora

Prohlašuji:

Práci s názvem USB DAQ jsem vypracoval samostatně. Veškeré literární prameny a informace, které jsem v práci využil, jsou uvedeny v seznamu použité literatury.

Byl jsem seznámen s tím, že se na moji práci vztahují práva a povinnosti vyplývající ze zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, zejména se skutečností, že Univerzita Pardubice má právo na uzavření licenční smlouvy o užití této práce jako školního díla podle § 60 odst. 1 autorského zákona, a s tím, že pokud dojde k užití této práce mnou nebo bude poskytnuta licence o užití jinému subjektu, je Univerzita Pardubice oprávněna ode mne požadovat přiměřený příspěvek na úhradu nákladů, které na vytvoření díla vynaložila, a to podle okolností až do jejich skutečné výše.

Beru na vědomí, že v souladu s § 47b zákona č. 111/1998 Sb., o vysokých školách a o změně a doplnění dalších zákonů (zákon o vysokých školách), ve znění pozdějších předpisů, a směrnicí Univerzity Pardubice č. 7/2019 Pravidla pro odevzdávání, zveřejňování a formální úpravu závěrečných prací, ve znění pozdějších dodatků, bude práce zveřejněna prostřednictvím Digitální knihovny Univerzity Pardubice.

V Pardubicích dne 18.2. 2024

Radim Vodák

Poděkování

Rad bych poděkoval svému vedoucímu práce Ing.Bc.Davidu Matouškovi Ph.D. Taktéž spolužákům ze školy a kolegům zaměstnání za cenné rady při zhotovení této práce.

Anotace

Tato práce se věnuje problematice měřicích karet. V teoretické části je rozebrán popis a dělení této problematiky. V praktické části je popsán postup při realizaci návrhu DAQ karty a to jak hardwarové, tak softwarové části.

Klíčová slova

měřicí karta, analogové výstupy, analogové vstupy ,digitální vstupy, digitální výstupy

Title

USB DAQ

Annotation

This thesis is devoted to the issue of measuring cards. The description and division of this issue is analyzed in the theoretical part. The practical part describes the procedure for the implementation of the DAQ card design, both the hardware and the software parts.

Keywords

Mesurment card, analog output, analog input digital input, digital output

Obsah

Seznam zkratk	8
Seznam Obrázků	9
Seznam tabulek	11
Úvod	12
1 Dělení měřicích systémů	13
1.1 Dělení podle struktury systému	13
1.2 Dělení podle rozhraní	14
1.3 Dělení podle provedení.....	20
2 Praktická část	25
2.1 Návrh hardwarové části	25
2.1.1 Řídicí procesor.....	26
2.1.2 Digitální výstupy	27
2.1.3 Digitální PWM výstup.....	28
2.1.4 Digitální vstupy	29
2.1.5 Digitální vstup měření frekvence	30
2.1.6 USB komunikace.....	31
2.1.7 Analogové výstupy	32
2.1.8 Analogové vstupy.....	40
2.2 Návrh softwarové části	44
2.2.1 Hlavní smyčka	46
2.2.2 Kontrolní součet CRC	48
2.2.3 Řízení vstupů a výstupů.....	49
2.2.4 Řízení PWM výstupu	50
2.2.5 Měření frekvence.....	51
2.2.6 Řízení analogových výstupů.....	54
2.2.7 Řízení analogových vstupů.....	57
2.3 Řídicí software.....	60
2.3.1 Program pro ovládání vstupů a výstupů	60
2.3.2 Program pro měření frekvenčních charakteristik	62
2.3.3 Program pro měření V-A charakteristik	64

3	Návrh, oživení a testování.....	66
3.1	Návrh.....	66
3.2	Oživení	67
3.3	Testování	68
3.3.1	Digitální výstupy	68
3.3.2	Digitální vstupy	69
3.3.3	PWM výstup.....	70
3.3.4	Měření frekvence.....	71
3.3.5	Analogové výstupy	72
3.3.6	Analogové vstupy	73
3.3.7	Měření frekvenční charakteristik.....	74
3.3.8	Měření V-A charakteristik.....	75
	Závěr.....	76
	Literatura	77

Seznam zkratek

DAQ – Data Acquisition

DTE – Data Terminal Equipment

DCE – Data Communication Equipment

PXI – PCI eXtension for Instrument

ISA – Industrial Standard Architecture

PCI – Peripheral Component Interconnect

DDS – Direct Digital Synthesis

ETR – External Trigger

IC – Input Capture

CS – Chip Select

SPI – Serial Peripheral Interface

USB – Universal serial bus

Seznam Obrázků

Obr. 1: struktura systémů [1].....	13
Obr. 2: IEEE488 rozhraní [2].....	14
Obr. 3: rámec RS komunikace [1].....	16
Obr. 4: možné zapojení komunikace RS232 [1]	17
Obr. 5: RS485 [1].....	18
Obr. 6: struktura USB [1]	19
Obr. 7: elektrická struktura USB [1]	19
Obr. 8: DAQ se zásuvnými moduly [1].....	20
Obr. 9: DAQ systém od Nation instrument [3]	21
Obr. 10: příklad karty PXIe-4610 od NI [3].....	21
Obr. 11: příklady PCI-E karty od ADVANTECH [4].....	22
Obr. 12: struktura PC sběrnice [1].....	22
Obr. 13: příklad USB DAQ karty od NI [3].....	23
Obr. 14: blokové schéma multifunkční karty [1]	24
Obr. 15: koncept praktické část	25
Obr. 16: STM32H730 rozložení vývodů [7]	26
Obr. 17: blokové schéma TPS22942DCKR [8]	27
Obr. 18: typické zapojení TPS22942DCKR [8].....	27
Obr. 19: blokové schéma TPS22860 [9]	28
Obr. 20: doporučené zapojení [9].....	28
Obr. 21: zapojení zenerovy diody	29
Obr. 22: vnitřní zapojení TLP2367 [10].....	30
Obr. 23: vnitřní blokové schéma ADUM3160 [12]	31
Obr. 24: blokové schéma jednoho kanálu analogového výstupu	32
Obr. 25: vnitřní schéma AD5543 [11].....	33
Obr. 26: doporučené schéma [11].....	33
Obr. 27: blokové schéma AD9832 [14].....	34
Obr. 28: doporučené zapojení AD9832 [14]	34
Obr. 29: schéma S-K filtru [19].....	36
Obr. 30: přenosová funkce S-K filtru [19]	36
Obr. 31: analogový multiplexor [18].....	37
Obr. 32: blokové schéma PK78DK [15]	38
Obr. 33: PA78DK doporučené zapojení [15]	39
Obr. 34: graf pro závislost proudové limitace a odporu [15]	39
Obr. 35: blokové schéma zapojení	39
Obr. 36: blokové schéma analogového vstupu	40
Obr. 37: zapojení atenuátoru	41
Obr. 38: THS4503 [16].....	41
Obr. 39: zapojení TH4503 s převodníkem ADS1601 [17].....	41
Obr. 40: ADS1601 blokové schéma [17]	42
Obr. 41: ADS1601 určení výkonu [17]	43

Obr. 42:ADS1601 doporučené zapojení napájení [17]	43
Obr. 43: hlavní smyčka.....	47
Obr. 44:algoritmus CRC.....	48
Obr. 45: vývojový diagram pro řízení GPIO.....	49
Obr. 46:vývojový diagram PWM výstupu	50
Obr. 47:vývojový digram algoritmu pro měření frekvence.....	52
Obr. 48: vývojový diagram řízení analogových vstupů STM32	55
Obr. 49: časový diagram pro AD5543 [12].....	55
Obr. 50:časový diagram AD9832 [14]	56
Obr. 51: diagram řízení analogového vstupu.....	58
Obr. 52:časový diagram inicializace ADS1601 [17].....	59
Obr. 53: časový diagram odesílání dat ADS1601 [17].....	59
Obr. 54: časový diagram SPI v TI modu STM32 [7].....	59
Obr. 55: okno pro program – řízení vstupů a výstupů.....	61
Obr. 56: okno pro program měření frekvenční charakteristiky	62
Obr. 57: diagram algoritmu pro měření frekvence	63
Obr. 58:okno ovládacího programu pro V-A char.	64
Obr. 59: diagram algoritmu pro měření V-A charakteristik.....	65
Obr. 60: 3D model DPS karty vygenerovaný z KiCADu.....	66
Obr. 61: osazení DPS	67
Obr. 62: digitální výstupy program	68
Obr. 63: digitální výstupy HW	68
Obr. 64:digitální vstupy program	69
Obr. 65:digitální vstupy HW	69
Obr. 66:PWM výstup program	70
Obr. 67:PWM výstup HW	70
Obr. 68:měření frekvence program	71
Obr. 69:měření frekvence HW	71
Obr. 70:analogové výstupy program	72
Obr. 71:analogové výstupy HW	72
Obr. 72:analogové vstupy program	73
Obr. 73:analogové vstupy HW	73
Obr. 74:měření DP R=1k C=100n.....	74
Obr. 75:zapojení měření filtrů	74
Obr. 76:V-A charakteristika Zenerovy diody 1SMA4733-R1	75
Obr. 77: zapojení měření VA char. diod	75

Seznam tabulek

Tabulka 1: signály RS2323 [1].....	16	
Tabulka 2: parametry BZT52B3V3 [10].....	29	
Tabulka 3: pravdivostní tabulka [18].....	37	
Tabulka 4: převodní tabulka ADS1601 [17]	44	
Tabulka 5: vysílací rámeček	Tabulka 6: přijímací rámeček	45
Tabulka 7: měření spolehlivosti metod IC a CP	53	
Tabulka 8: rámeček AD5543 [12].....	56	
Tabulka 9: rámeček AD9832 [14].....	56	

Úvod

Měřicí karty neboli také karty pro sběr dat (Data Acquisition-DAQ) se používají v laboratořích či průmyslu jako automatické měřicí systémy pro měření různých fyzikálních veličin, nebo pro testování funkčnosti celých zařízení. Asi největším zástupcem v průmyslu je firma National Instrument, která vyrábí měřicí zařízení od základních karet s několika digitálními a analogovými vstupy/výstupy až po složité rackové systémy PXI. Tyto systémy ve spolupráci se softwarem pak umožňují komplexní řešení měřicí úlohy včetně jejího automatického provedení. Karty do rackových systémů pak mohou nahradit několik laboratorních přístrojů najednou. Například: laboratorní zdroj, osciloskop, multimetr, spektrální analyzátor, logický analyzátor atd. Tato práce pojednává o problematice měřicích systémů. Teoretická část se věnuje popisu a dělení těchto zařízení. Praktická část je věnována samotné konstrukci a jejímu popisu při zhotovení tohoto zařízení.

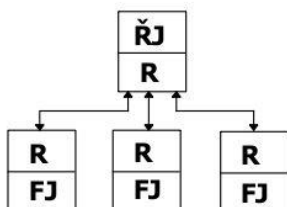
1 Dělení měřicích systémů

Jak již bylo řečeno v úvodu, tak měřicí systémy slouží pro automatické měření fyzikálních dějů nebo k testování funkčnosti konkrétních zařízení. Dají se dělit podle několika parametrů, a to buď dle hardwarové konstrukce, struktury systému nebo komunikačního rozhraní.

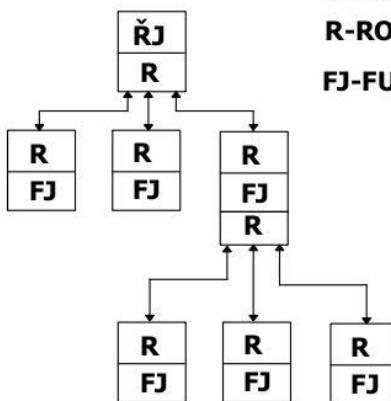
1.1 Dělení podle struktury systému

- Hvězdicová
Je to nejjednodušší struktura. Jednotlivé funkční bloky jsou připojeny většinou sériovými linkami k jednotlivým portům počítače, což výrazně snižuje jak počet připojených funkčních jednotek tak rychlost přenosu.
- Stromová
Je používána spíše pro vysoké přenosy dat, které jsou srovnatelné s IEEE 1394 Fire-wire
- Sběrnicová
Pro použití vyšších rychlostí se častěji používá sběrnicová struktura, která umožňuje jak vyšší přenosové rychlosti, tak více připojitelných funkčních jednotek.
- Kruhová
Tato struktura se používá u některých typů průmyslových sběrnic.

a)hvězdicová struktura

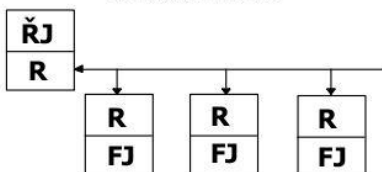


b)stromová struktura

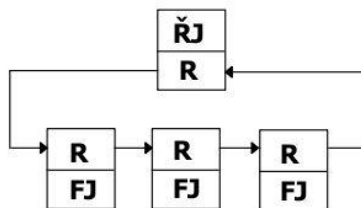


ŘJ-ŘIDICÍ JEDNOTKA
R-ROZHRANÍ
FJ-FUNKČNÍ JEDNOTKA

c)sběrnicová struktura



d)kruhová struktura



Obr. 1:struktura systémů [1]

1.2 Dělení podle rozhraní

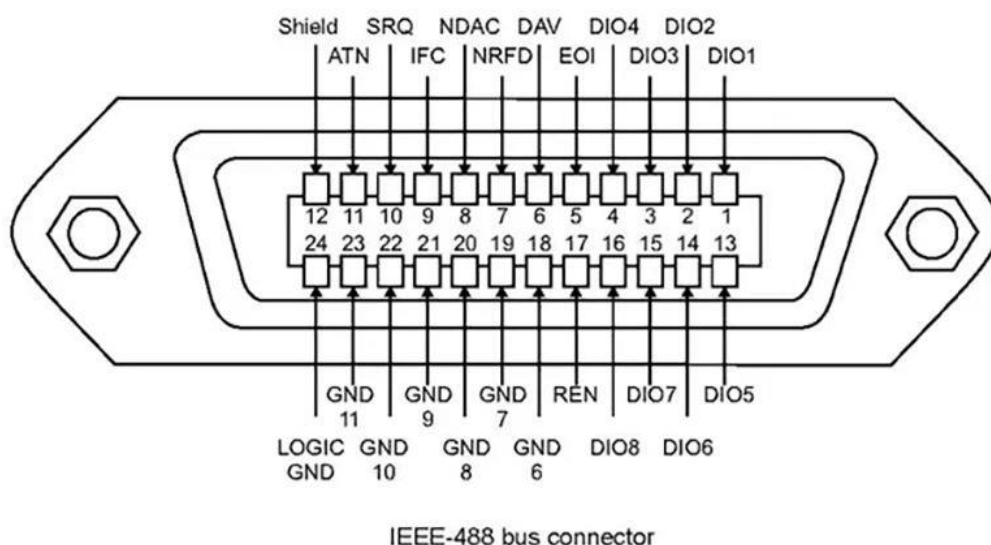
a) IEEE 488

Jedná se o systémy složené z autonomních přístrojů propojený standardizovanou sběrnici IEEE488. Jsou nejrozšířenějšími systémy vůbec. Sběrnice byla navržena koncem šedesátých let firmou Hewlett Packard.

Základní parametry sběrnice

- Celkový počet funkčních jednotek zapojených v systému maximální 15
- Celková maximální délka sběrnice 20m
- Maximální vzdálenost mezi dvěma funkčními jednotkami 2m
- Počet vodičů sběrnice 24 (8 datových DIO1-DIO8; 3 pro řízení přenosu DAV,NRFD,NDAC; 5 pro vysílání jedno vodičových zprav ATN,IFC,REN,SRQ,EOI; 8 zemnicích vodičů)
- Maximální přenosová rychlost 1MB/s (typicky menší 250kB/s)
- Elektrická úroveň signálu TTL

[1]



Obr. 2: IEEE488 rozhraní [2]

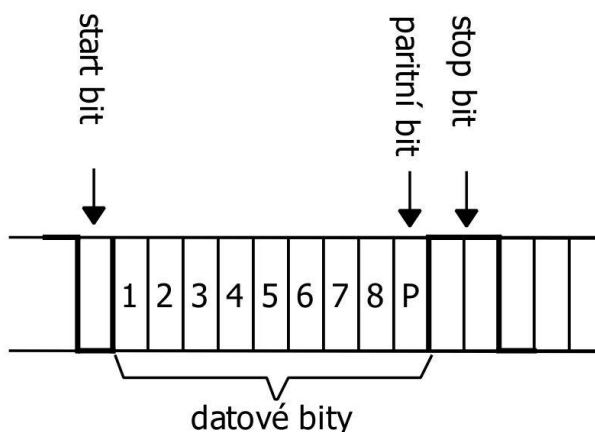
b) Sériová komunikace RS-232

Při sériové komunikaci jsou data posílána jako posloupnost jednotlivých bitů, přičemž v jednom časovém okamžiku je přenášen jeden bit. Přenášené bity nabývají logických hodnot 0 nebo 1. V případě RS232-C log. 1 odpovídá napěťové úrovni -3 až -15 V a log 0 3 až 15V. Obvody rozhraní jsou nesymetrické, proto se uvedené úrovně vztahují k potenciálu nulového signálového vodiče. [1]

SIGNÁL	SYMBOL	ČÍSLO KONTAKTU		FUNKCE
		25 kontaktů	9 kontaktů	
PROTECTIVE GROUND	-	1	-	Ochranný zemní vodič
TRANSMITTED	TxD	2	3	Data vysílaná z DTE
RECIEVERD	RxD	3	2	Data přijímaná z DTE
REQUEST TO SEND	RTS	4	7	Signál vysílaný z DTE sděluje DCE, že DTE je připraveno přijímat data
CLEAR TO SNED	CTS	5	8	Signál vysílaný z DCE; sděluje DTE, že DCE je připraveno přijímat data od DCE a vysílat do komunikačního kanálu
DATA SET READ	DSR	6	6	Signál vysílaný z DCE; sděluje DTE, že DCE je funkční a připraveno komunikovat
SIGNAL GROUND	-	7	5	Signálový zemní vodič
DATA CARRIE DETECTION	DCD	8	1	Signál vysílaný z DCE; sděluje DTE, že byl detekován signál vysílaný modemem na opačném konci komunikačního kanálu
DATA TERMINAL READY	DTR	20	4	Signál vysílaný z DTE; sděluje DCE, že DTE je funkční
RING INDICATOR	RI	2	9	Signál vysílaný z DCE; indikuje 'vyzváněcí' signál

Tabulka 1: signály RS2323 [1]

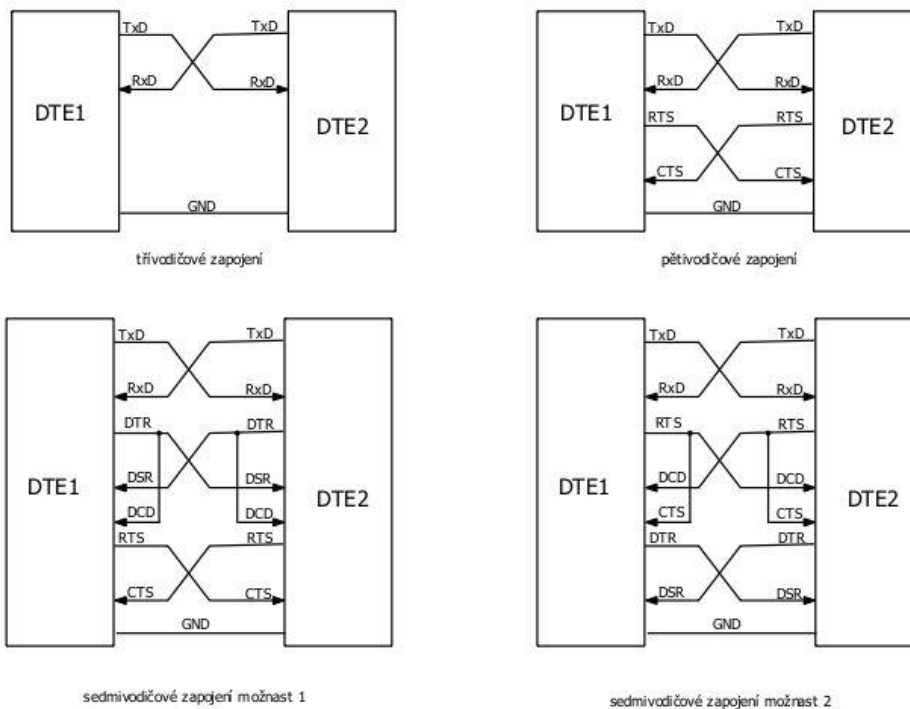
Přenosové parametry při asynchronní sériové komunikaci je naprosto nezbytné, aby byly správně nastaveny přenosové parametry. Těmito parametry jsou především přenosová rychlost-ta se volí z řady 110-115200 bit/s. Dále pak šířka slova většinou 8 bitů. Poté paritního bitu a nakonec 1-2 stop bitu.[1]



Obr. 3: rámec RS komunikace [1]

Komunikace mezi dvěma zařízeními

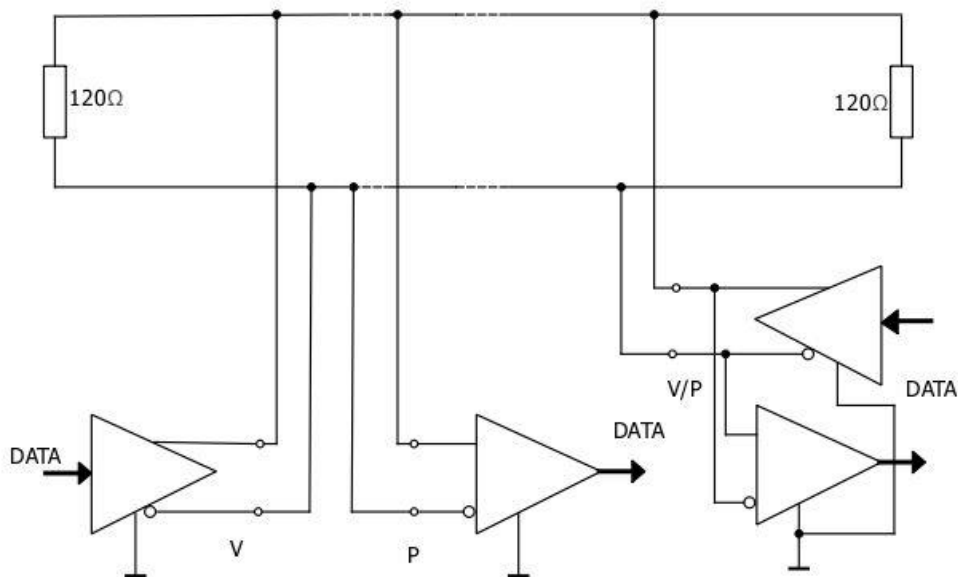
V převážné většině aplikací RS232-C jsou v měřicí technice propojovány dvě zařízení typu DTE (zpravidla osobní počítač a měřicí přístroj) na krátkou vzdálenost (řádově jednotky až desítky metrů). V těchto případech se používá bez modemové propojení, v němž se přenosový kanál nahrazuje speciálně zapojeným kabelem, který zajišťuje vhodné propojení výstupních a vstupních signálů obou zařízení a simuluje tak, do jisté míry činnost modemu. Situace je o to komplikovanější, že výrobci využívají jen některé z devíti výše popsaných signálů a přiřazují jim různé funkční významy. Příklady bez modemových zapojení je na Obrázku (Obr.4). Nejjednodušší je tzv. tříhodinové zapojení, ve kterém je použito pouze datových vodičů a signálové země. Řízení přenosu dat v tomto zapojení je možné pouze programově. Často užívanou metodou programového řízení je tzv. Xon/Xoff, kdy přístroj přijímající data ovládá komunikaci vysíláním speciálních řídicích znaků. Jestliže je na příjem připraven vyšle signál Xon (ASCII19). Přístroj na opačném konci rozhraní signál identifikuje a začne vysílat. V okamžiku, kdy přijímací přístroj není schopen data zpracovávat, vyšle druhý přístroj signál Xoff (ASCII17), na který druhý přístroj reaguje přerušením komunikace. Činnost se může libovolně opakovat. Nevýhodou této metody je její omezení na ASCII znaky a relativně dlouhá reakční doba. Hardwarově řízený přenos dat umožňuje zapojení na Obrázku (Obr.4). Většinou se používá kombinace RTS, CST nebo DTR, DSR signálů, případně kombinace se signálem DCD. Signál RI se používá výjimečně. [1]



Obr. 4: možné zapojení komunikace RS232 [1]

RS485

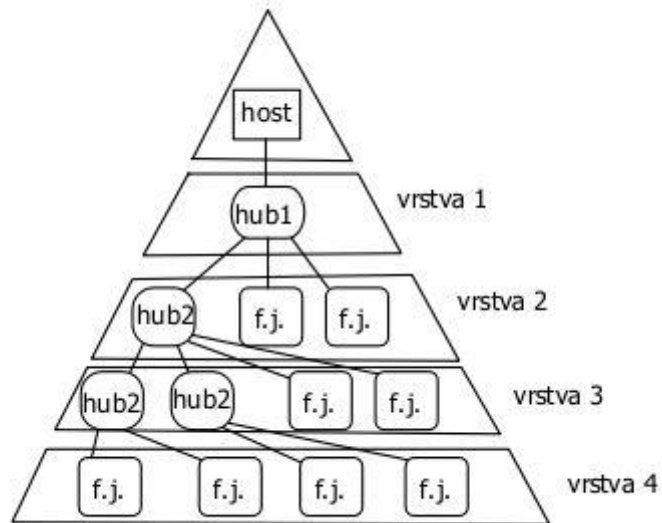
Další velmi rozšířeným sériovým kanálem je sběrnice RS485. Jedná se také o sériovou komunikaci bod-bod, na rozdíl od RS232 má jiné napěťové úrovně a diferenční zapojení přijímačů a vysílačů tzn. Na rozdíl od RS232, kde datové signály jsou vázány na signálovou zem. Zde je jsou data reprezentována rozdílem napětí mezi oběma vodiči. To je výhodné zejména pro eliminaci indukovaných rušivých napětí. Při rozdílu napětí menších jak -200mV je log. 0 naopak při rozdílu větší jak $+200\text{mV}$ je log 1.



Obr. 5: RS485 [1]

c) USB

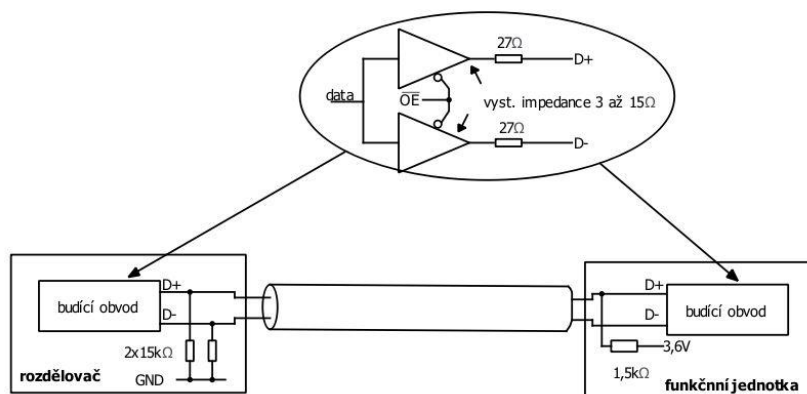
Zařízení vybavené rozhraním USB je buď rozdělovač (hub-centrální jednotka hvězdicové struktury) nebo funkční jednotka (periferní zařízení např: myš, klávesnice, audio vstup, analogově-číslicový měřicí modul). Propojení je řešeno pomocí několika úrovně hvězdicové struktury podle (Obr. 6) Středem každého hvězdicového propojení je rozdělovač a jednotlivé propojovací segmenty. Ty spojují buď počítač, který obsahuje centrální rozdělovač s funkčními jednotkami a rozdělovači na vyšší úrovni, nebo rozdělovač na vyšší úrovni s funkčními jednotkami a rozdělovači na nižší úrovni. Každé USB zařízení má svoji USB adresu a podporuje jednu nebo několik koncových jednotek(end-points), se kterými může počítač komunikovat. Pro veškerou komunikaci mezi počítačem a funkční jednotkou jsou k dispozici tři typy paketů. Každá výměna začíná tím, že počítač vyšle tzv. token packet obsahující popis typu a směru výměny dat, adresu USB zařízení a číslo koncové jednotky (end point number). Pak zařízení, které má vysílat data, vyšle datový packet nebo indikuje, že žádná data nejsou k dispozici. Přijímací strana nakonec vyšle tzv. handshake packet, který informuje, zda přenos proběhl úspěšně.[1]



Obr. 6: struktura USB [1]

Elektrické vlastnosti

Přenosová rychlost se pohybuje od 1,5Mb/s až do 12Mb/s podle fyzické vrstvy USB. K propojení se používají čtyři vodiče D+ a D- pro přenos dat a Vbus a GND pro napájení. Jedná se o diferenční zapojení, kde logické úrovně jsou pro logickou nulu 0,3V a pro logickou jedničku 2,8V.



Obr. 7: elektrická struktura USB [1]

1.3 Dělení podle provedení

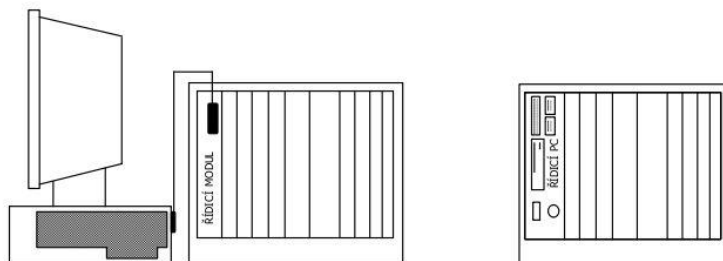
a) Systém se zásuvnými moduly

Je to nejrozšířenější typ DAQ systémů jedná se o systém kde v racku je umístěna sběrnice, na kterou se postupně připojují moduly s různými funkcemi. Nejčastěji se jedná o tyto funkce:

- vícekanálové měření napětí (proudu)
- generování napětí(proudu)
- vstup číslicových signálů
- výstup číslicových signálů

V jiných případech složitějších systémů můžou karty nahrazovat celé přístroje jako je: napájecí zdroj, osciloskop, funkční generátor atd. .

Na Obrázku (Obr.8) jsou vidět dvě varianty tohoto provedení. První varianta má řídicí počítač propojený externě a to pomocí řídicího modulu. Na druhé je PC součástí sběrnice zásuvných modulů. Na obrázku (Obr. 9) je vidět příklady jednak několika systémů se zásuvnými moduly PXI a compact RIO od firmy Nation Instrument. Dále pak na obrázku (Obr. 10) je příklad jedné karty pro zásuvné moduly.



Obr. 8:DAQ se zásuvnými moduly [1]



Obr 9: DAQ systém od Nation instrument [3]



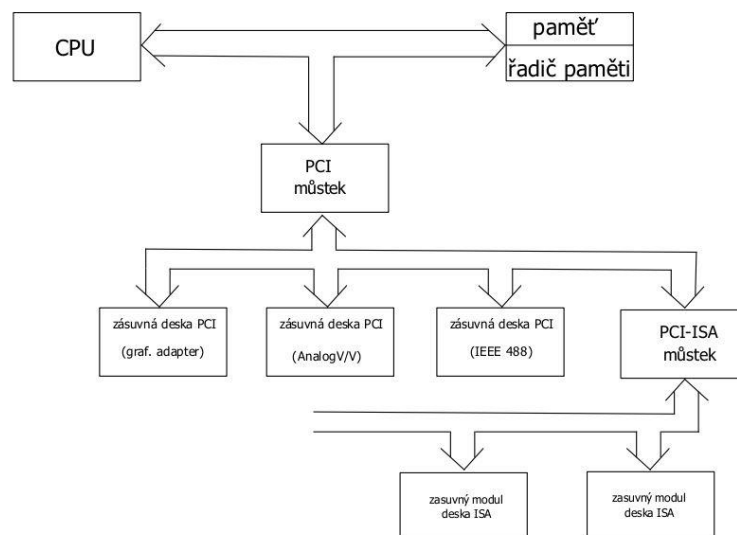
Obr. 10:příklad karty PXIe-4610 od NI [3]

b) Systémy se zásuvnými moduly do PC

Občas se jako měřicí rackových systémů využívá přímo počítač s tím, že jako komunikační interface se používá sběrnice PCI, PCI-E a občas ještě používaná ISA. To má výhodu v tom, že již nepotřebují žádné další zařízení. Další výhodou je cena, jelikož rackové vany například k PXI systémům se pohybují v několika tisících eur. Nevýhodou může být nemožnost realizovat složitější měřicí systémy. Na obrázku (Obr.11) je pak příklad komerčně vyráběných karet od firmy ADVANTECH. Na obrázku pod ním (Obr. 12) je pak sběrniceová struktura v PC



Obr. 11: příklady PCI-E karty od ADVANTECH [4]



Obr. 12: struktura PC sběrnice [1]

c) externí DAQ systémy

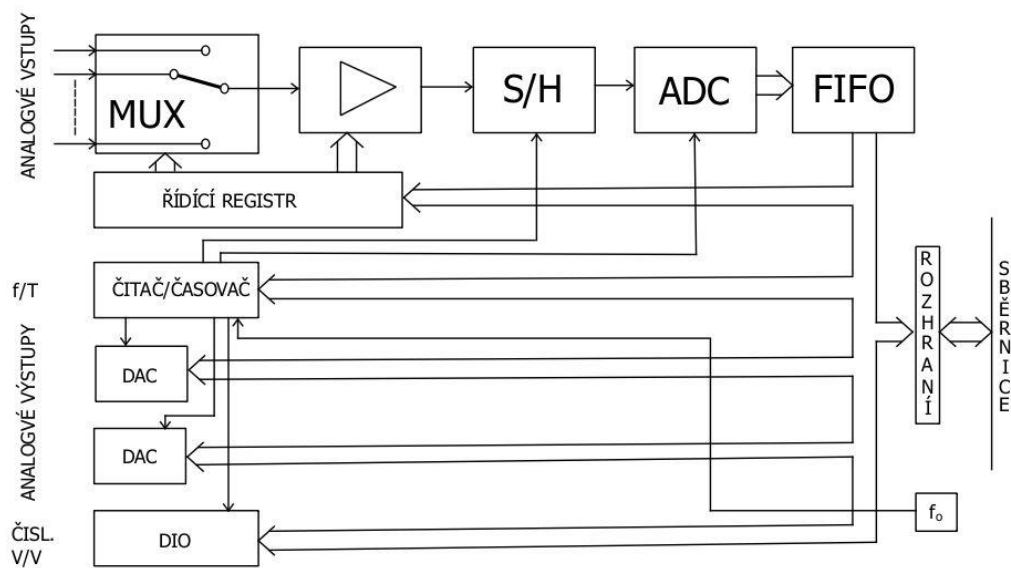
Pro realizaci malých měřicích systémů se ideálně hodí externí karty (plug-play). Jedná se o zařízení, které komunikuje s nadřazeným systémem (PC) pomocí vhodného komunikačního interface: RS232, RS485, GPIOB a nejčastěji USB. Příklad takové karty je na Obrázek (Obr.13). Tyto DAQ desky mají nejčastěji funkci tzv. multifunkčních systému, kdy jedno zařízení kombinuje několik funkcí (Obr.14).

Například:

- měření elektrických signálů
- generování elektrických signálů
- vstup číslicových signálů
- výstup číslicových signálů



Obr. 13:příklad USB DAQ karty od NI [3]



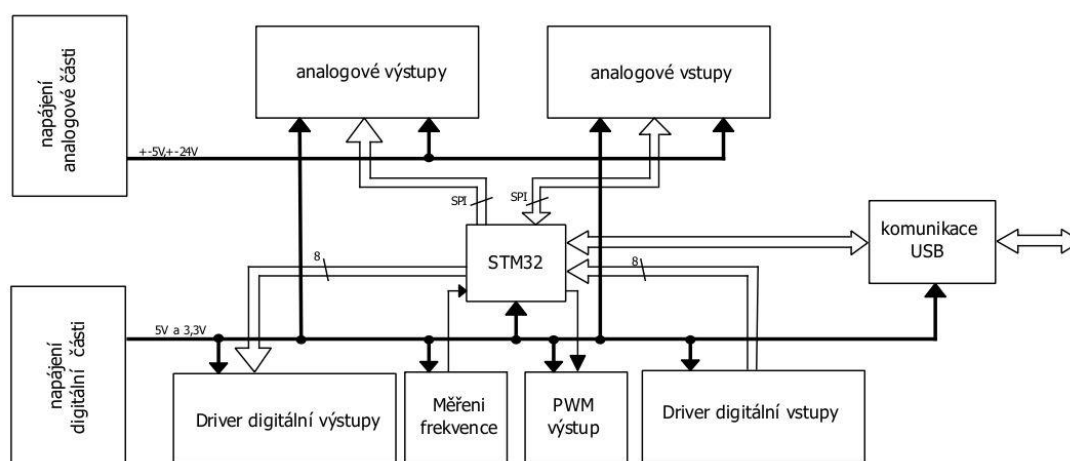
Obr. 14:blokové schéma multifunkční karty [1]

2 Praktická část

V této části bude krok po kroku popsán postup při realizaci USB DAQ měřicí karty. Jedná se o multifunkční kartu s možností měření a generování analogových a digitálních signálů. Toto zařízení pak komunikuje s nadřazeným systémem (počítačem) pomocí USB portu. Řízení je pak uskutečněno přes několik programů v C#, které komunikují stanovenými vysílacími a přijímacími rámci.

2.1 Návrh hardwarové části

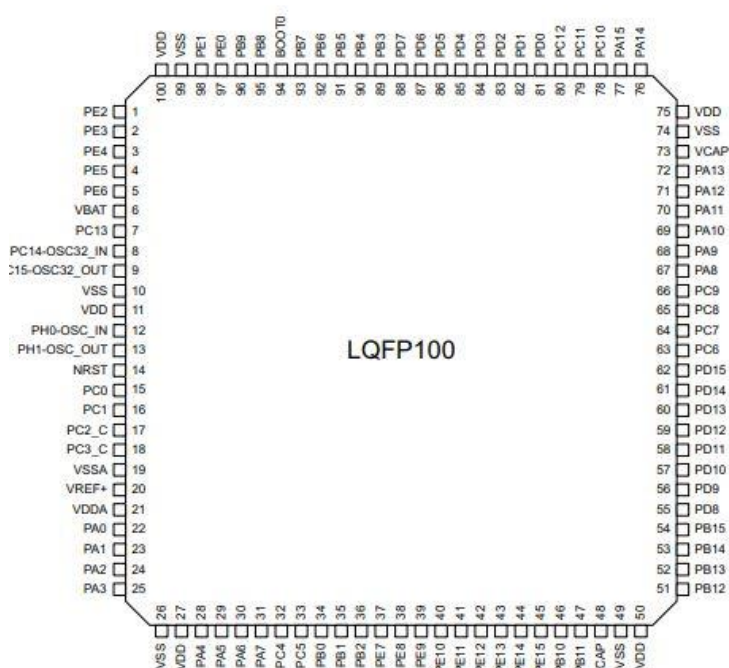
Na Obrázku (Obr.15) je vidět koncept návrhu DAQ měřicí karty. Základem je procesor STM32 který řídí veškeré periferie a komunikuje s PC pomocí USB komunikace. Na procesoru je rezervováno 8 GPIO pinů ty jsou nakonfigurované jako výstupy, které pak budí vstupní drivers digitálních výstupů. Dále pak 8 GPIO pinů, které jsou nakonfigurovány jako vstupy a slouží pro čtení hodnoty výstupů z driveru pro digitální vstupy. Dále je jeden GPIO pin nastaven jako výstup čítače s funkcí PWM, který slouží pro buzení vstupu PWM driveru. Pro spojení STM32 s blokem měření frekvence slouží dva GPIO piny, které jsou oba nakonfigurovány jako vstupy čítače ovšem s různými funkcemi. Pro komunikaci s periferiemi analogových výstupů slouží standardní SPI sběrnice. Pro komunikaci s analogovými vstupy slouží dva SPI kanály ve speciálním modu. Vše napájí tři DC/DC konvertory, které z 24V dělají potřebná napětí. V následujících kapitolách bude popsán postup hw návrhu jednotlivých bloků od součástkové základny až po finální návrh.



Obr. 15:koncept praktické část

2.1.1 Řídicí procesor

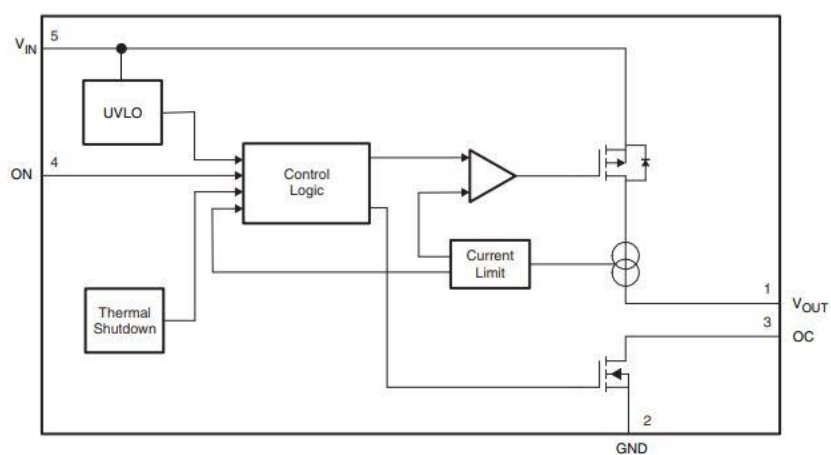
Po delší úvaze a několika pokusech byl zvolen jako řídicí procesor STM32H730VBT6 od firmy ST. Volba právě na tento procesor padla hlavně kvůli jeho rychlosti až 500MHz, dále dostatečnému počtu periférií, hlavně SPI kanálů, timerů a dostatečnému počtu konfigurovatelných GPIO pinů(až 80). Dalším důvodem byla i příznivá cena. Na obrázku (Obr.16) je vidět pouzdro procesoru s popisem pinů. V procesoru jsou využity tři komunikační SPI kanály z toho jeden pro řízení analogových výstupů a dva pro řízení analogových vstupů. Dále pak tři čítače časovače, kde dva se používají pro měření frekvence a jedem pro generování PWM signálu. Další využívanou periferií jsou GPIO piny pro řízení výstupů a čtení vstupů. Poslední periferií je vestavěná USB komunikace pro řízení nadřazeným systémem.



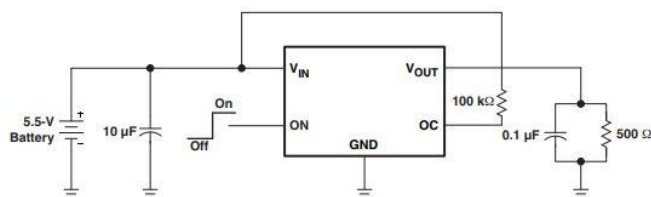
Obr. 16: STM32H730 rozložení vývodů [7]

2.1.2 Digitální výstupy

Jako obvod driveru pro digitální výstupy byl zvolen TPS22942DCKR, jehož vnitřní schéma je na obrázku (Obr.17). Obvod disponuje podpěťovou vstupní ochranou, teplotní ochranou a proudovou limitací. Obvod je napájen 5Va spínán 3,3V. Obvod je zapojen dle doporučeného zapojení datasheetu (Obr. 18). Vstup obvodu je zapojen na GPIO piny, které jsou nastaveny jako standardní výstupy .



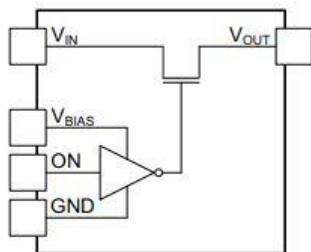
Obr. 17: blokové schéma TPS22942DCKR [8]



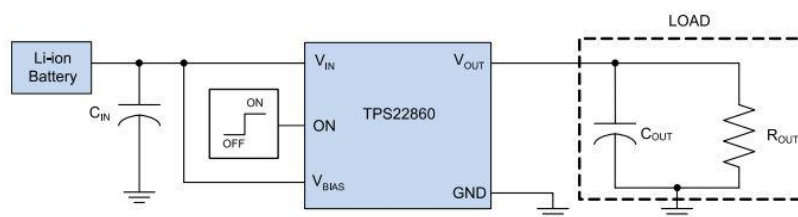
Obr. 18: typické zapojení TPS22942DCKR [8]

2.1.3 Digitální PWM výstup

Jako obvod pro výstup PWM signálu byl zvolen TPS22860 jehož vnitřní schéma je na obrázku (Obr. 19). Obvod má typické spínací časy $t_{ON}=4,5ns$ a $t_{OFF}=9ns$ což pro maximální frekvenci osmi-bitového PWM signálu $F_{PWM}=10kHz$ $T_{PWM}=100us$ je více než vyhovující. I zde je opět využito doporučeného zapojení uvedeného v datasheet obrázek (Obr. 20). Vstup obvodu je připojen na GPIO pin, který je nastaven jako výstup osmi-bitového časovače. Ten je pak pomocí příslušných registrů řízen, tak aby výstupní PWM signál měl stanovenou střihu a frekvenci. Bude vysvětleno v kapitole software



Obr. 19: blokové schéma TPS22860 [9]



Obr. 20: doporučené zapojení [9]

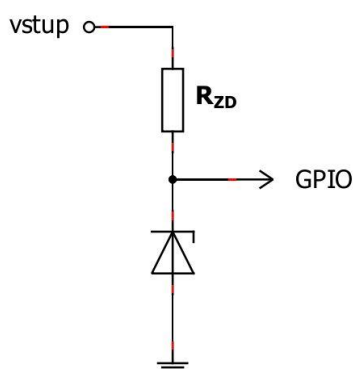
2.1.4 Digitální vstupy

Jako obvod pro digitální vstupy bylo zvoleno standardní sériové zapojení zenerovy diody pro 3,3V a předřadného odporu (Obr.21). Jako zenerova dioda byla zvolena BZT52B3V3. Ta má následující parametry(Tabulka 2). Ze zadáných parametrů při proudu 5mA se mohl vypočítat předřadný odpor. Dále podobně jako u digitálních výstupů byly výstupy připojeny na GPIO piny, které byly nastaveny jako vstupy s vnitřním pull down rezistorem.

$$R_{ZD} = \frac{U_{nap} - U_{ZD}}{I_{max}} = \frac{5 - 3,3}{0,005} = 340\Omega \dots \dots \dots R1$$

V_{Zmin} [V]	V_{Zmax} [V]	R_{zj} [Ω] při $I=5mA$	Temp Coef	V_R [V]/ I_R [μA]	I_{Zmax} [mA]	P_{TOT} [mW]
3,23	3,37	<130	-8...-5	1/20	148	500

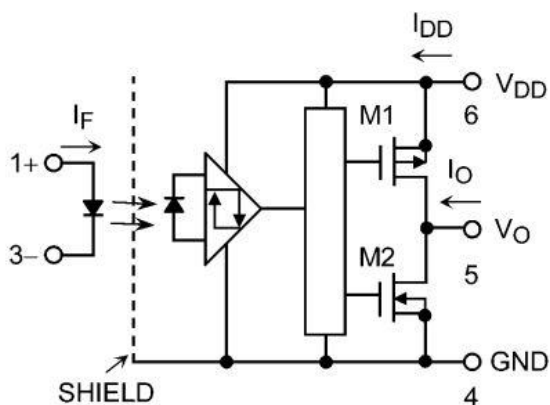
Tabulka 2: parametry BZT52B3V3 [10]



Obr. 21: zapojení zenerovy diody

2.1.5 Digitální vstup měření frekvence

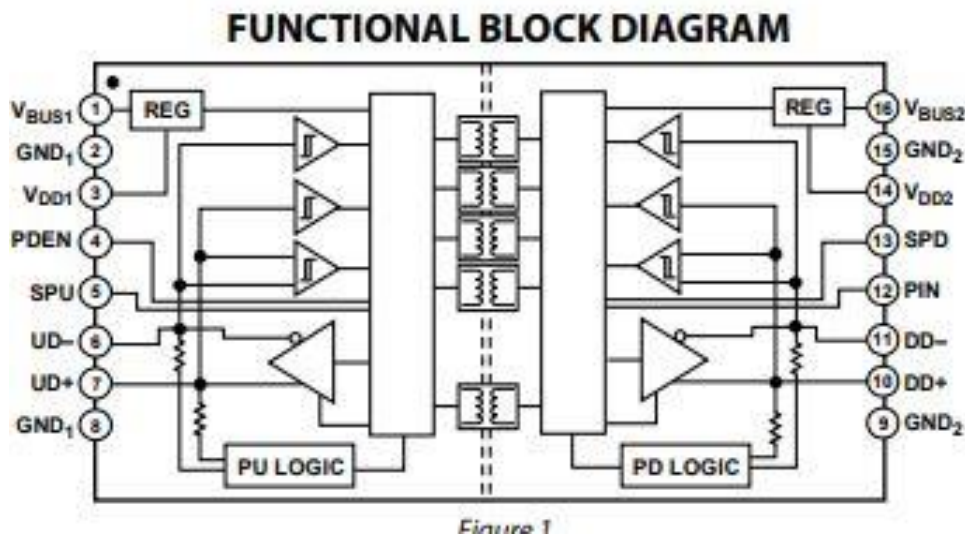
Jako vstupní obvod pro měření frekvence u digitální části byl použit obvod optron TLP2367, jehož vnitřní zapojení je na obrázku (Obr. 22). Jeho výhodou je vestavěný tvarovač signálu, který zajišťuje, aby buzení výstupních tranzistorů bylo obdélníkovým signálem. Další jeho výhodou je, že nepotřebuje téměř žádné další součástky. Vstup tohoto obvodu je připojen do dvou vstupních pinů GPIO, z nichž každý je napávan jako timer. Bude vysvětleno v sekci software.



Obr. 22: vnitřní zapojení TLP2367 [10]

2.1.6 USB komunikace

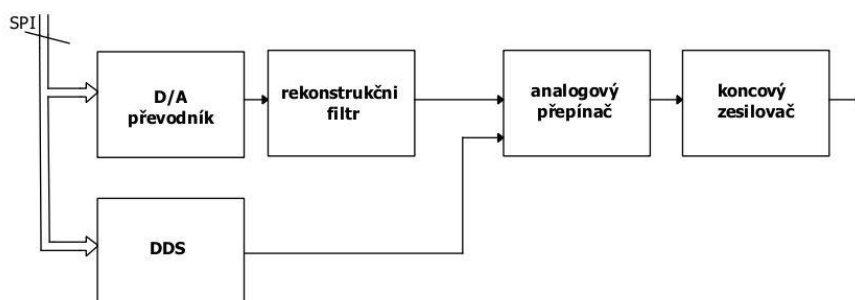
Jako komunikace s nadřazeným systémem slouží USB komunikace, která je dedikována přímo v hardwaru procesoru. Tu ještě bylo nutné galvanicky oddělit. K tomuto účelu byl zvolen obvod ADUM3160 jehož vnitřní schéma je na obrázku (Obr. 23). Princip tohoto obvodu je založen na kombinaci vysokorychlostního CMOS a technologie monolitického vzduchového jádra. Izolace dosahuje dle výrobce odolnosti 2,5kV. Bitová propustnost se pohybuje od 1,5Mb/s až do 12Mb/s.



Obr. 23: vnitřní blokové schéma ADUM3160 [12]

2.1.7 Analogové výstupy

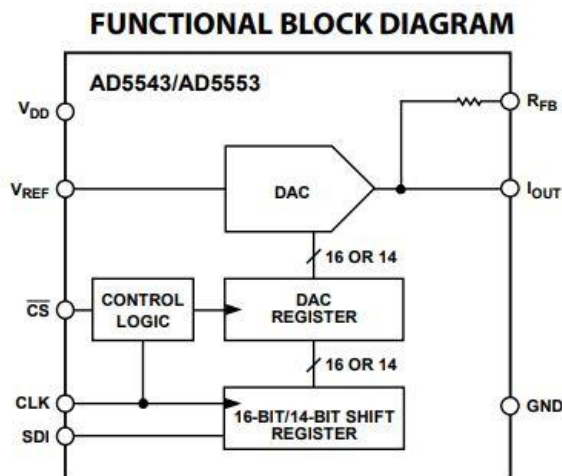
V této části bude popsána hardwarová realizace analogového výstupu. Jelikož už se nejedná o jeden obvod a několik pasivních součástek, ale o spojení číslicově analogových a analogových obvodů. Bude zde věnována část s popisem jednotlivých obvodů. Na obrázku (Obr. 24) je blokové schéma jednoho kanálu analogového výstupu. Jedná se o spojení obvodů digitálně analogového převodníku, který slouží k generování DC složky. Dále DDS obvodu pro generování harmonického signálu. Rekonstrukčního filtru pro vyhlazení průběhu signálu. Dále pak analogový přepínač pro přepínání mezi DC napětí a harmonickým signálem a koncovým zesilovačem pro požadovanou velikost amplitudy.



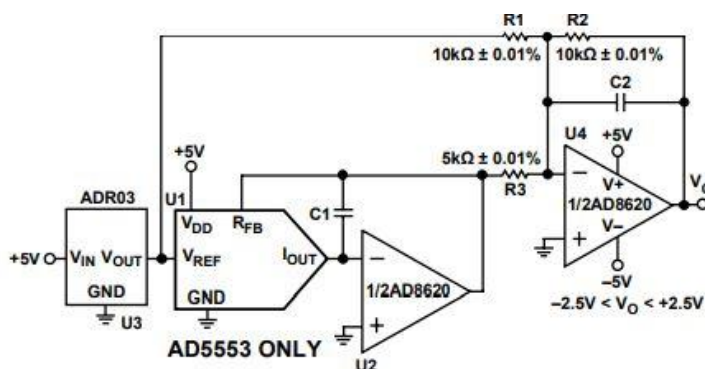
Obr. 24: blokové schéma jednoho kanálu analogového výstupu

- **Digitálně analogový převodník**

Jako digitálně analogový převodník byl zvolen AD5543. Jedná se o standardní paralelní převodník se sítí R-2R s SPI komunikací. Jeho bitové rozlišení je 16bitů, šířka pásma přes 6MHz a rychlostí vyčítání 0,5us. Dále pak chyba zesílení (GE) ± 1 LSB a chyba nelinearity (DNL) také ± 1 LSB. Na obrázku (Obr.25) je jeho vnitřní zapojení. Výstup převodníku je proudový s maximálním rozsahem 2mA. Z vnitřního schématu vyplývá, že obvod nemá vnitřní napěťovou referenci. Ta se musí zapojit externě v podobě obvodu ADR03 do vstupu V_{ref} . Také je nutno zapojit na výstup AD8620, což operační je zesilovač, který zde slouží jako převodník / proud napětí (Obr.26). Proces komunikace bude vysvětlen v sekci software



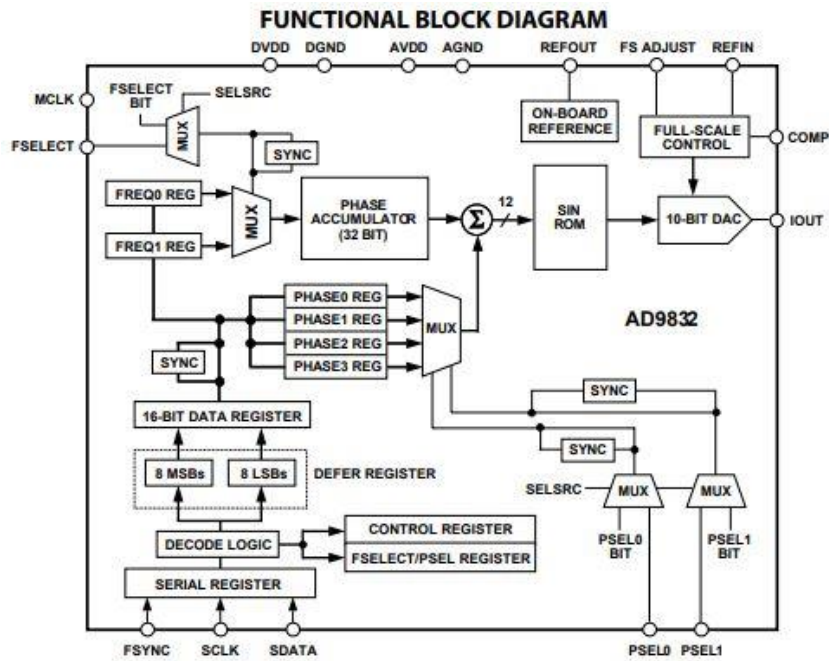
Obr. 25: vnitřní schéma AD5543 [11]



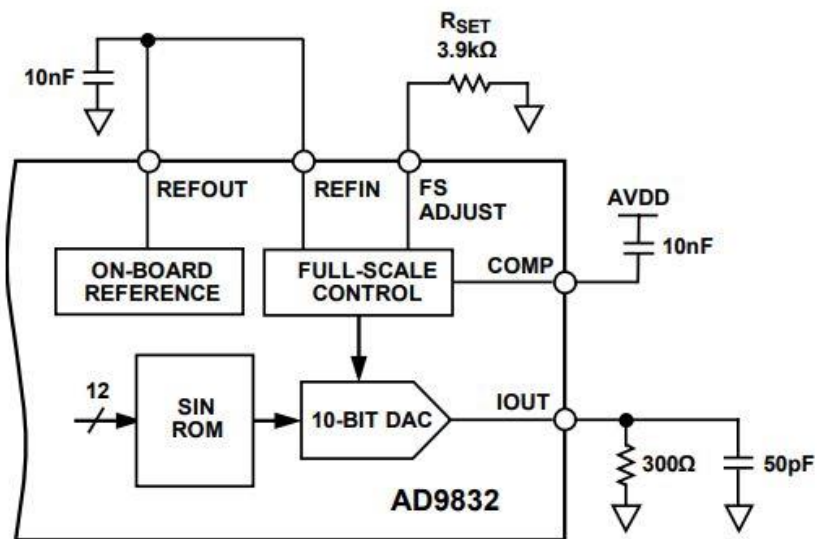
Obr. 26 doporučené schéma [11]

- **DDS obvod**

Jako obvod pro generování harmonických signálu pro případné měření kmitočtových charakteristik byl zvolen obvod AD9832. Jehož vnitřní zapojení je na obrázku (Obr.27). Tento obvod s přímou digitální syntézou, funguje jako řízený generátor. Základem je fázový akumulátor s ROM paměti, která je naplněna vzorky signálu sinus a výstupním digitálně-analogovým převodníkem. Změna kmitočtu se provede tak, že do příslušných registrů se zapíše požadovaná hodnota. Logika obvodu začne vynechávat vzorky v ROM paměti a tím se frekvence výstupního signálu zrychlí. Hodiny obvodu jsou v podobě externího oscilátoru 25MHz. Tudiž při maximálním kmitočtu 100kHz stačí pouze jednoduchý rekonstrukční filtr prvního řádu (Obr.28). Řízení bude vysvětleno v sekci software.



Obr. 27: blokové schéma AD9832 [14]



Obr. 28: doporučené zapojení AD9832 [14]

- **Rekonstrukční filtr**

Jako rekonstrukční filtr byl zvolen obvod TLV9062. Jedná se o operační zesilovač zapojeny jako filtr v Sellen-Key topologii typu dolní propust druhého řádu. Pro přenosovou funkci dle zadání platí, že přenosová funkce musí mít zlomový kmitočet 100kHz. Jedná se o Butterworth aproximaci, kde zlomový kmitočet má nastaveny právě na 100kHz. Na Obrázku (Obr. 29) je schéma zapojení, které je navrženo pro unipolární signál. Na Obrázku (Obr. 30) je vidět přenosová funkce tohoto filtru. Pro výpočet hodnot rezistorů a kapacit platí.[19]

$$H(s) = \frac{\frac{1}{R_1 \times R_2 \times C_1 \times C_2}}{s^2 + s \left(\frac{1}{R_1 \times C_1} + \frac{1}{R_2 \times C_1} \right) + \frac{1}{R_1 \times R_2 \times C_1 \times C_2}} \dots \dots \dots R2[19]$$

Pro Butterworth aproximaci platí

$$H(s) = \frac{a_0}{s^2 + a_1 \times s + a_0} \dots \dots \dots R3[19]$$

Při porovnání obou členů a po algebraických úpravách vyjdou koeficienty

$$a_1 = \frac{1}{R_1 \times C_1} + \frac{1}{R_2 \times C_1}, a_0 = \frac{1}{R_1 \times R_2 \times C_1 \times C_2} \dots \dots \dots R4[19]$$

Jelikož jsou koeficienty $a_0=1, a_1=\sqrt{2}$ již přepočítané, lze je dosadit a vypočítat požadované hodnoty kapacit a rezistorů. Při normalizované frekvenci $\omega_n=1$ a zvolení normalizovaných odporů $R_{1n}=R_{2n}=1$, Jsou normalizované kapacity.[19]

$$C_{1n} = \sqrt{2} = 1.414F, C_{2n} = \frac{1}{C_{1n}} = 0.707F \dots \dots \dots R5[19]$$

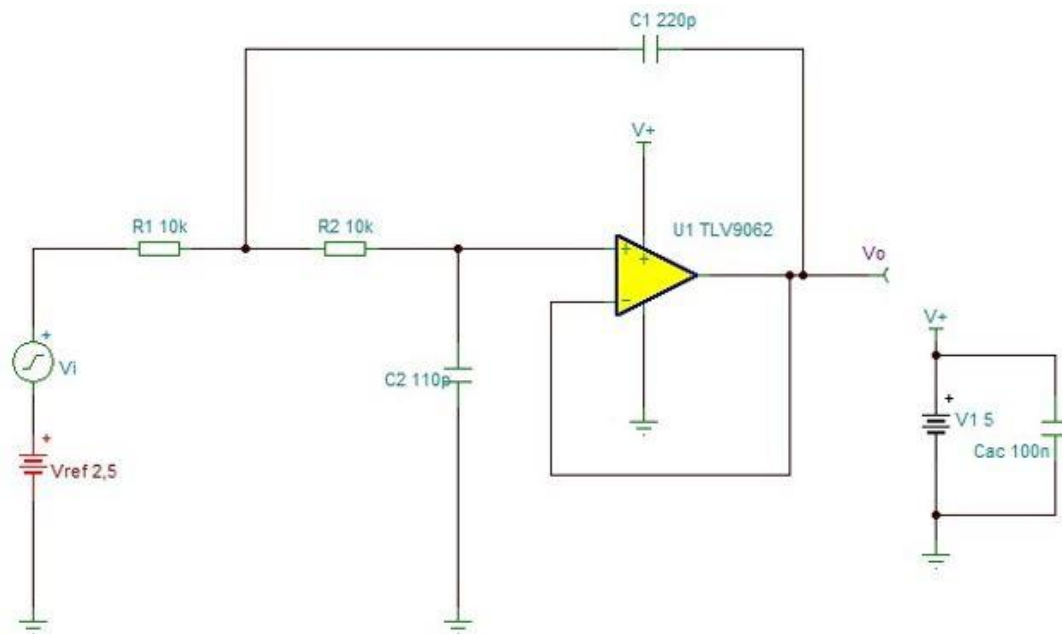
Jelikož při $\omega_n=1$ rad/s jsou hodnoty odporů příliš malé a hodnoty kondenzátorů příliš velké, tak je potřeba je škálovat. Mezní frekvence má rozsah 1rad/s do ω_0 . Pokud zvýším hodnotu odporu M-krát, tak hodnotu kondenzátorů musím 1/M-krát snížit. Pokud je mezní frekvence nastavena na ω_0 , pak hodnota kondenzátorů se musí snížit o $1/\omega_0$. [19]

Pak platí:

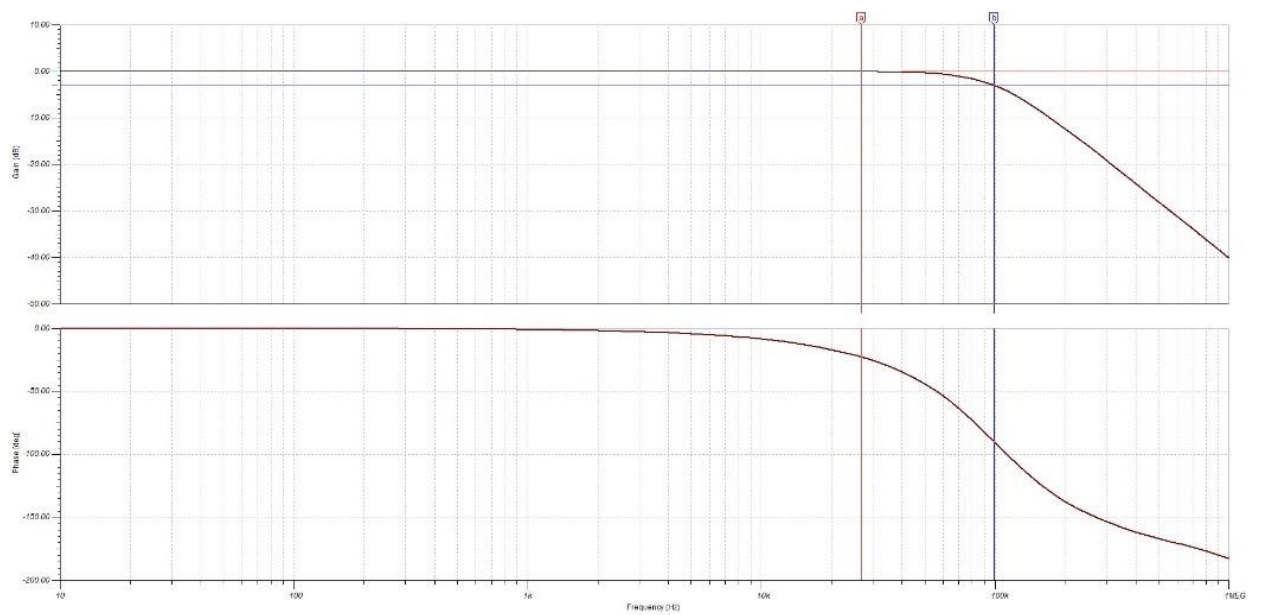
$$R_1 = R_{1n} \times m, R_2 = R_{2n} \times m \Rightarrow R_1 = R_2 = 10k\Omega \dots \dots \dots R6[19]$$

$$C_1 = \frac{1,414}{m \times \omega_0} = \frac{1,141}{10k \times 2 \times \pi \times 100kHz} = 220pF \dots \dots \dots R7[19]$$

$$C_2 = \frac{C_{2n}}{m \times \omega_0} = \frac{0,707}{10k \times 2 \times \pi \times 100kHz} = 110pF \dots \dots \dots R8[19]$$



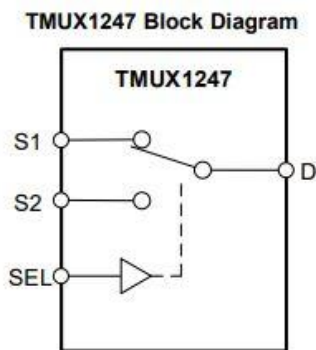
Obr. 29: schéma S-K filtru[19]



Obr. 30: přenosová funkce S-K filtru[19]

- **Analogový multiplexor**

Jako analogový multiplexor byl zvolen obvod TMUX1247, jehož blokové schéma je na Obrázku (Obr. 31). Obvod se napájí v rozsahu od 1,08V – 5V. Doba přechodu je 14ns a šířka pásma 250MHz. Obvod má dva vstupy S1 a S2, které se dle volby na pinu SEL propojí s výstupem. V tabulce (Tabulka3) je popsána logika přepínání.



Obr. 31: analogový multiplexor [18]

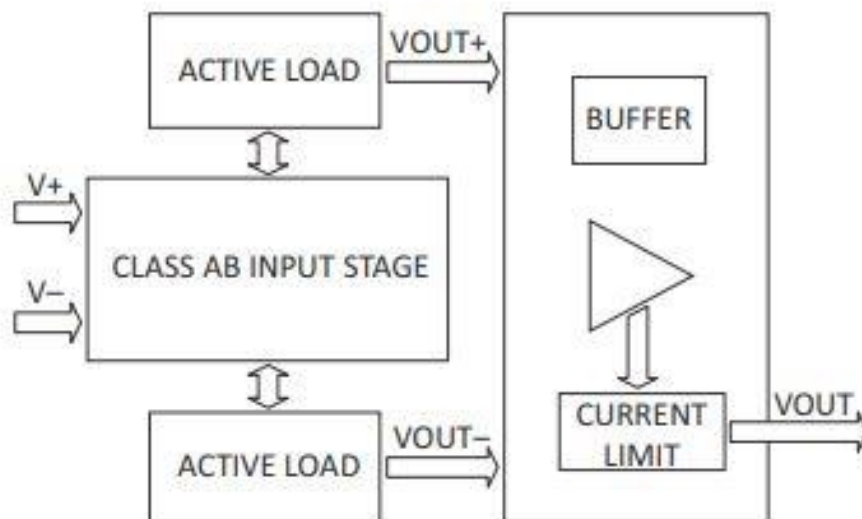
Table 1. TMUX1247 Truth Table

CONTROL LOGIC (SEL)	Selected Source (Sx) Connected To Drain (D) Pin
0	S1
1	S2

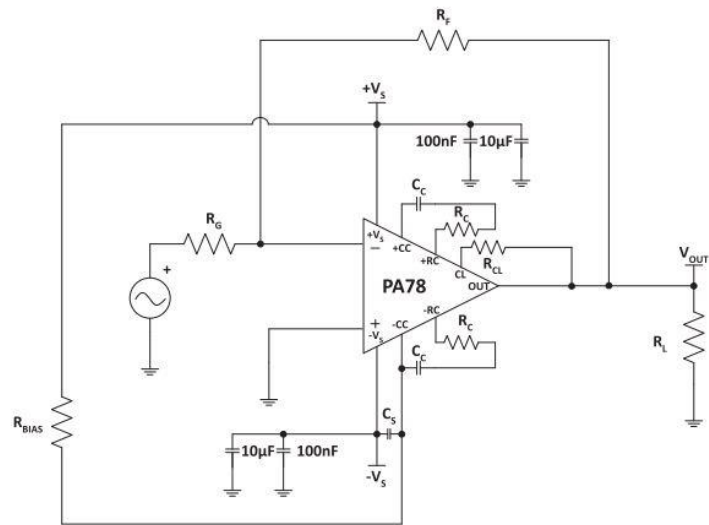
Tabulka 3: pravdivostní tabulka [18]

- **Koncový zesilovač**

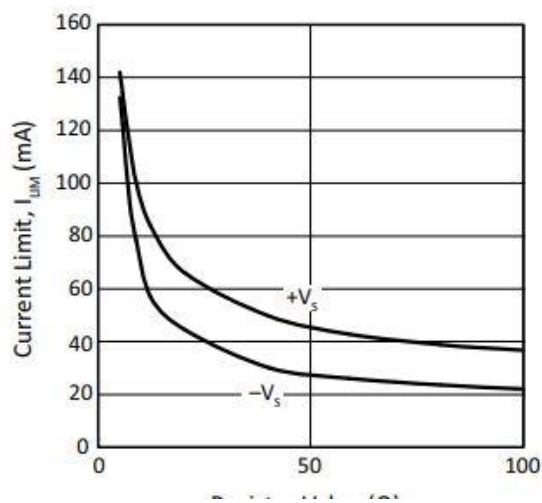
Jako koncový zesilovač byl zvolen obvod PA78DK od firmy Ampex jehož blokové schéma je na Obrázku (Obr. 32). Obvod je operačním zesilovačem v proudovém módu s vnitřní proudovou limitací, šířkou pásma až 1MHz, rychlostí přeběhu až 350 V/us a napájecím napětím v rozsahu od +-10V do +- 175V. Na Obrázku (Obr.33) je doporučené zapojení, které bylo inspirací pro celkové zapojení OZ. Na Obrázku (Obr. 34) je závislost odporu pro proudovou limitaci. Dle zadání pro 100 mA vyšla při odečtení z grafu hodnota $R=12\Omega$. Invertující vstup zesilovače je připojen na napěťový dělič, ten vytváří z reference D/A převodníku potřebný napěťový posuv. Do neinvertujícího vstupu je připojen signál z multiplexoru (Obr.35). Zesílení je pak dáno standardním přenosem odporu ve zpětné vazbě a vstupní ho odporu. Tyto jsou je $R_{in}=1k\Omega$ a $R_{fb}=12k\Omega$ tedy $G=12$. Při vstupním signálu max 3V a offset 1,5V, bude výstupní signál $\pm 20V$.



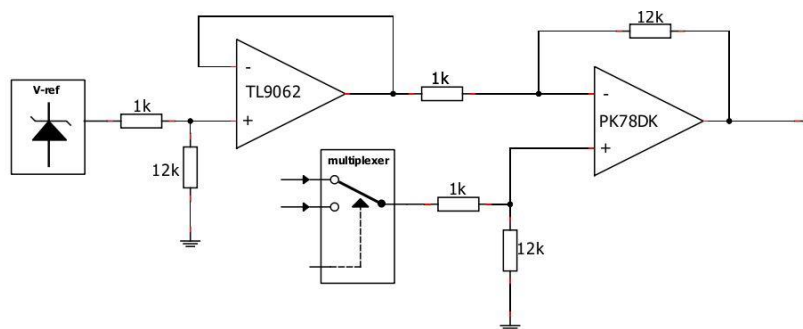
Obr. 32: blokové schéma PK78DK [15]



Obr. 33: PA78DK doporučené zapojení [15]



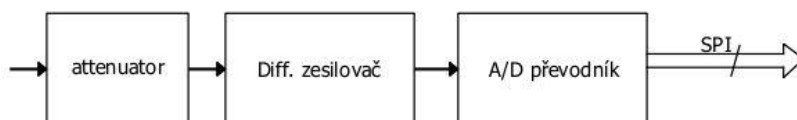
Obr. 34: graf pro závislost proudové limitace a odporu [15]



Obr. 35: blokové schéma zapojení

2.1.8 Analogové vstupy

V této části bude popsána hardwarová realizace analogových vstupů. I zde se jedná o spojení analogových a analogově digitálních obvodů. Na Obrázku (Obr. 36) je vidět blokové schéma jednoho analogového vstupu. V zapojení je jako vstupní obvod atenuátor pro požadovaný utlum signálu, dále pak diferenciální zesilovač, a nakonec samotný analogově-digitální převodník. V následující kapitole budou popsány jednotlivé bloky.



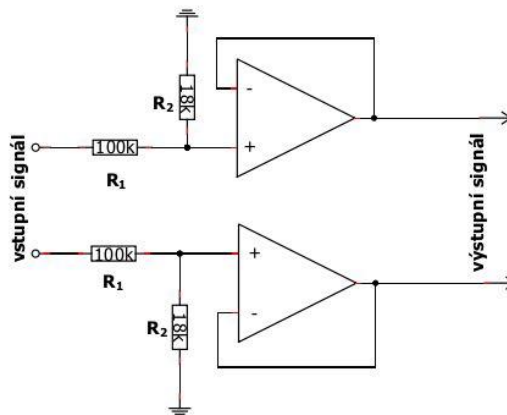
Obr. 36: blokové schéma analogového vstupu

- **Atenuátor**

Jako tlumící člen slouží zapojení napěťového děliče a operačního zesilovače zapojeného jako napěťový sledovač(Obr.37). Jako sledovač slouží v obvodu již jednou použitý v analogových výstupech AD8620, který má dostatečně velkou přenosovou charakteristiku i rychlost přeběhu. Poměr mezi výstupním a vstupním napětím je :

$$u_{out} = \frac{R_2}{R_1+R_2} \cdot u_{in} = \frac{18k}{118k} \cdot u_{in} = 0,015254 \cdot u_{in} V \dots\dots\dots R9$$

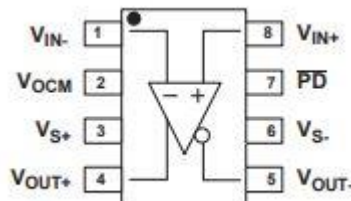
Tedy při maximálním vstupním napětí 20 V je výstupní 3V.



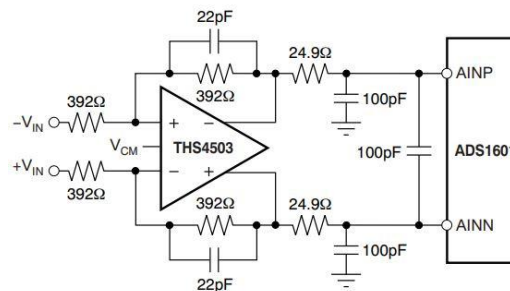
Obr. 37: zapojení atenuátoru

- **Diferenciální zesilovač**

Jako diferenciální zesilovač je zde použit odvod THS4503. Mezi jeho parametry patří vysoká doba přeběhu 2800 V/us dále pak velká šířka pásma 350MHz. Obvod se napájí ± 5 V a pro správnou funkci vyžaduje na pinu V_{ocm} napětí 2,7V. Na Obrázku (Obr. 38) je vidět doporučené zapojení s převodníkem A/D převodníkem ADS1601. Zesílení obvodu větší než $G > 1$ je doporučeno pouze pro malé signály. Jinak se standardně u zesilovače doporučuje zesílení $G = 1$.



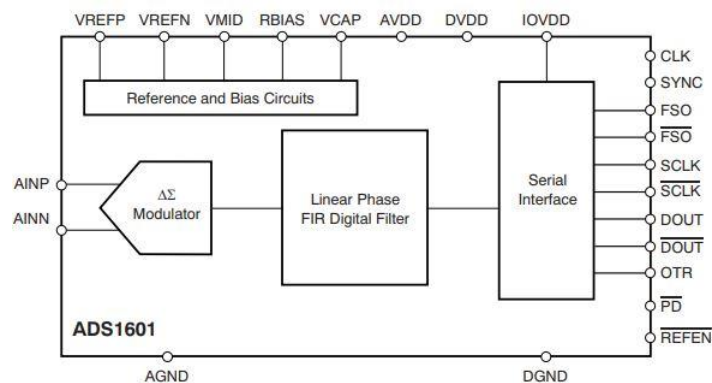
Obr. 38: THS4503 [16]



Obr. 39: zapojení TH4503 s převodníkem ADS1601 [17]

- **A/D převodník**

Jako analogově digitální převodník byl zvolen ADS1601, což je převodník typu sigma-delta s rozlišením 16bitů, šířkou pásma 615kHz a taktovací frekvencí 20MHz. Maximální vzorkovací rychlost je tedy 1,25MSPS. Zapojení převodníku je v souladu datasheetového zapojení. Na obrázcích (Obr.40 a Obr. 41) je zapojení a tabulka s externím rezistorem, který určuje mód vzorkování. Zde byl zvolen ten nevyšší možný, tedy 60k Ω a tomu odpovídající 1,25MSPS. Dále na Obrázku (Obr.42) je doporučené zapojení napájení, zapojení je stejné jako na obrázku s tím, že VDD a IOVD mají společnou napájecí větev. ADS1601 komunikuje přes tři vodičový sériový port, připomínající SPI v master režimu, který je nutno synchronizovat náběžnou hranou na pin SYNC. Dále pak převodník posílá data s hodinami a jako synchronizace jednotlivých rámců slouží signál na pinu FSO. Pevodník posílá data ve formátu dvojkového doplňku (Tabulka 4). Podrobněji v kapitole software .



Obr. 40:ADS1601 blokové schéma [17]

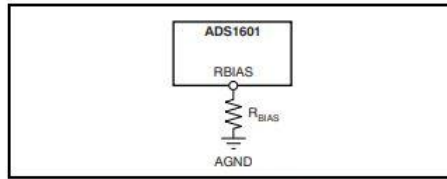
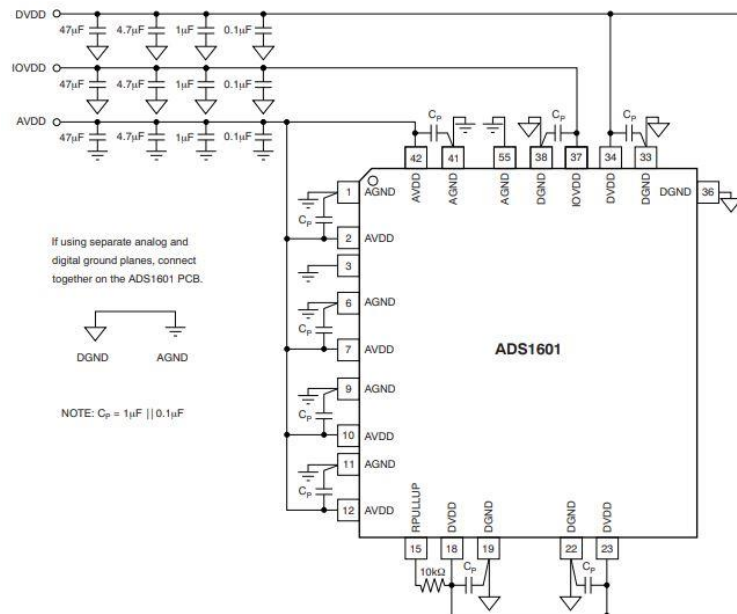


Figure 49. External Resistor Used to Set Analog Power Dissipation

Table 3. Recommended R_{BIAS} Resistor Values for Different CLK Frequencies

f_{CLK}	DATA RATE	R_{BIAS}	TYPICAL POWER DISSIPATION WITH REFEN HIGH
5MHz	315kSPS	267k	100mW
10MHz	625kSPS	210k	145mW
15MHz	940kSPS	140k	200mW
20MHz	1.25MSPS	60k	325mW

Obr. 41: ADS1601 určení výkonu [17]



Obr. 42: ADS1601 doporučené zapojení napájení [17]

INPUT SIGNAL (INP – INN)	IDEAL OUTPUT CODE ⁽¹⁾	OTR
$\geq +0.94V_{REF}$ (> 0dB)	7FFFh	1
$-0.94V_{REF}$ (0dB)	7FFFh	0
$\frac{+0.94V_{REF}}{2^{15} - 1}$	001h	0
0	0000h	0
$\frac{-0.94V_{REF}}{2^{15} - 1}$	FFFFh	0
$-0.94V_{REF} \left(\frac{2^{15}}{2^{15} - 1} \right)$	8000h	0
$-0.94V_{REF} \left(\frac{2^{15}}{2^{15} - 1} \right)$	8000h	1

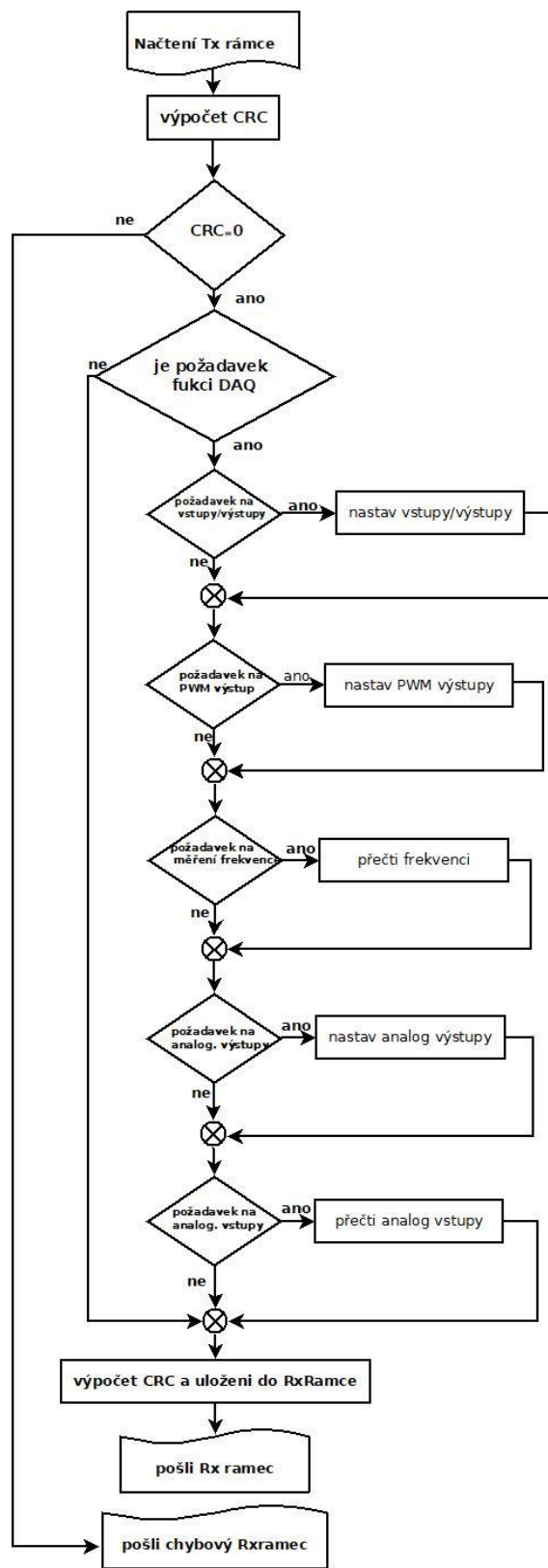
Tabulka 4: převodní tabulka ADS1601 [17]

2.2 Návrh softwarové části

V této části bude popsána softwarová realizace pro řízení jednotlivých periférií desky. Komunikační protokol je vymyšlen jako dotaz z PC a příslušná odpověď z STM32. Celý algoritmus stojí na vymyšleném přijímacím a vysílacím rámci. Pomocí hodnot obsažených v těchto rámcích jsou řízeny jednotlivé periférie desky. V tabulkách dole jsou struktury přijímacího a vysílacího rámce. V první tabulce (Tabulka 5) je význam jednotlivých bajtů následující. Prvních osm bitů v rámci slouží pro výběr jednotlivých funkcí, kde první bit v bajtu představuje zvolení funkce PWM výstupu, další pak možnost měřit frekvenci až po poslední, který slouží pro vyčítání analogových vstupů. Další dva bajty v rámci slouží pro konkrétní nastavení PWM výstupu. Druhý bajt ovládá nastavení střidy 0-100 procent. Třetí bajt ovládá výstupní frekvence PWM signálu a to následovně. Pokud je bajt nulový $F_{PWM}=100$ Hz případně jsou v bytu samé jedničky $F_{PWM}=10$ kHz. Čtvrtý bajt ovládá výstupy, pokud je jakýkoliv bit v bytu nastaven do jedničky, tak na příslušném výstupu se objeví napětí. Pátý bajt slouží pro zvolení kanálu analogového výstupu a jeho funkce. Šestý až třináctý pak k nastavení konkrétní hodnoty periférie analogového výstupu. Ve druhé tabulce (Tabulka 6) je význam jednotlivých bajtů následující. První bajt slouží k informaci stavů vstupu na kartě. Druhý a třetí reprezentuje data změřené frekvence. Poslední čtyři bajty slouží také jako reprezentace dat, ovšem pro výstup AD-převodníků. V následující kapitole budou popsány jedlové algoritmy, jak u STM32, tak v řídicích programech v PC.

2.2.1 Hlavní smyčka

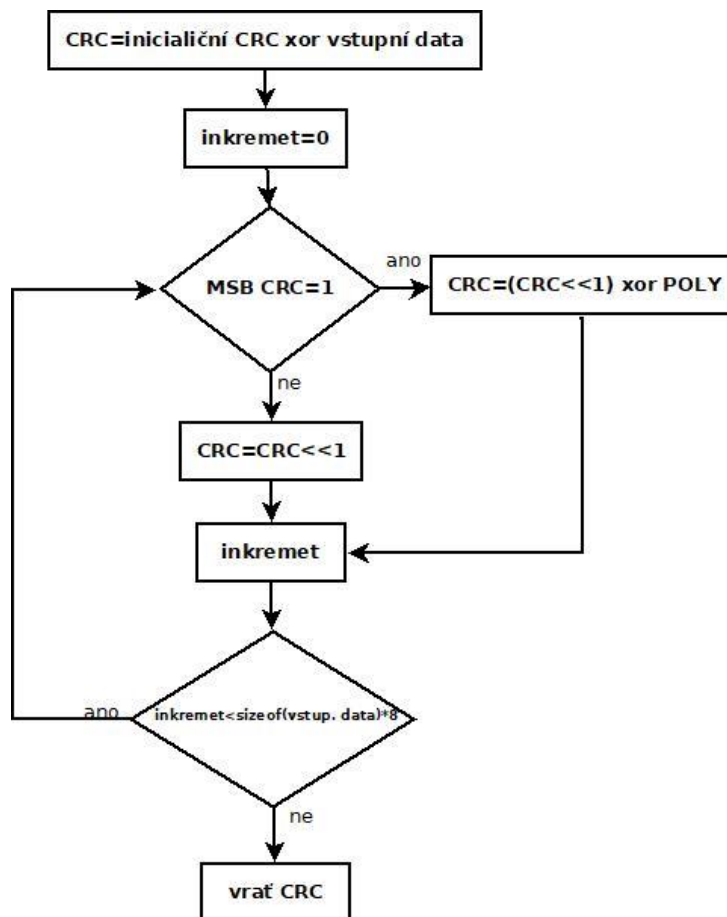
Na obrázku (Obr. 43) je diagram hlavní smyčky v programu pro mikrokontroler STM32. Po přijetí rámce z PC se vypočte kontrolní součet a vyhodnotí se integrita dat. Pokud nevyjde kontrolní součet, program přeskočí na konec a do bajtů 2 a 3 vysílacího rámce, které jsou původně určeny pro hodnotu měřené frekvence zapíše hodnotu 0xFF a 0x00 a do posledního bajtu zapíše kontrolní součet. Tento krok je z toho důvodu, aby ovládací program v PC věděl, že data vyslaná z PC přišli do mikrokontroleru špatně. Pokud je vše v pořádku, tak program pokračuje dál. Základem algoritmu je pak cyklus, kde se v nekonečné smyčce porovnává, jestli první bajt Tx rámce je nenulový. Tedy jestli je požadavek na jednu nebo více z funkcí DAQ karty. Pokud ne, zařízení přeskočí program a pošle zpět do PC rámec samých nul. Pokud je ale rámec nenulový tudíž je požadavek na funkce DAQ karty, tak program pokrčuje do rozhodovacích podmínek, kde se porovnávají jednotlivé bity prvního bajtu a na základě toho se pak do vysílacího rámce zapisují jedlové údaje. Po vykonání všech těchto požadovaných funkcí se z vysílacího rámce vypočítá kontrolní součet a uloží se do posledního bajtu v rámci. Následně se celý rámec odešle do PC a vše se znovu opakuje



Obr. 43: hlavní smyčka

2.2.2 Kontrolní součet CRC

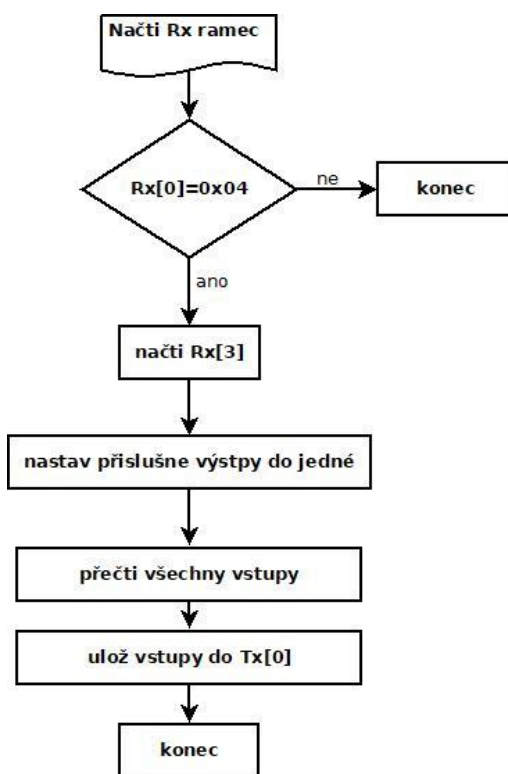
Na obrázku(Obr.44) je vývojový diagram algoritmu kontrolního součtu. Počáteční hodnota CRC je pevně nastavena na 0xFF. Při spuštění algoritmu se nastaví vstupní CRC na počáteční hodnotu CRC XOR vstupní data. Jakmile se CRC MSB rovná jedné, algoritmus posune CRC o jeden bit doleva a XOR jej spojí s polynomem generátoru. V opačném případě posune CRC pouze o jeden bit doleva.



Obr. 44:algoritmus CRC

2.2.3 Řízení vstupů a výstupů

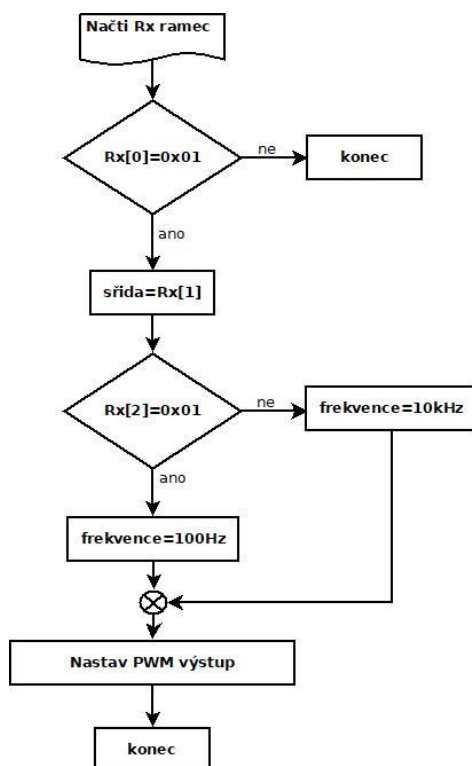
Na obrázku (Obr. 45) je vývojový diagram program v STM32 pro řízení GPIO pinů. Prvním krokem je načtení Rx – rámce poslaného z PC. Dalším krokem je zjištění, jestli třetí bit prvního bajtu je jedničkový, což je příznak k tomu, aby se nastavili a vyčetli GPIO piny. Pokud je podmínka splněná, tak v následujícím kroku se načte čtvrtý bajt z Rx rámce, kde je informace o tom, jaké výstupy se mají nastavit. Další krokem je samotné nastavení GPIO výstupu, což probíhá jednoduchým vymaskováním v HAL funkci. Dále se přečtou vstupy a uloží do Tx rámce pro následné poslání dat zpět do PC. Což probíhá jednoduchých bitovým posunem a funkcí OR. Následně se zapíše do příslušného rámce a program pokračuje v dalších případných funkcích



Obr. 45: vývojový diagram pro řízení GPIO

2.2.4 Řízení PWM výstupu

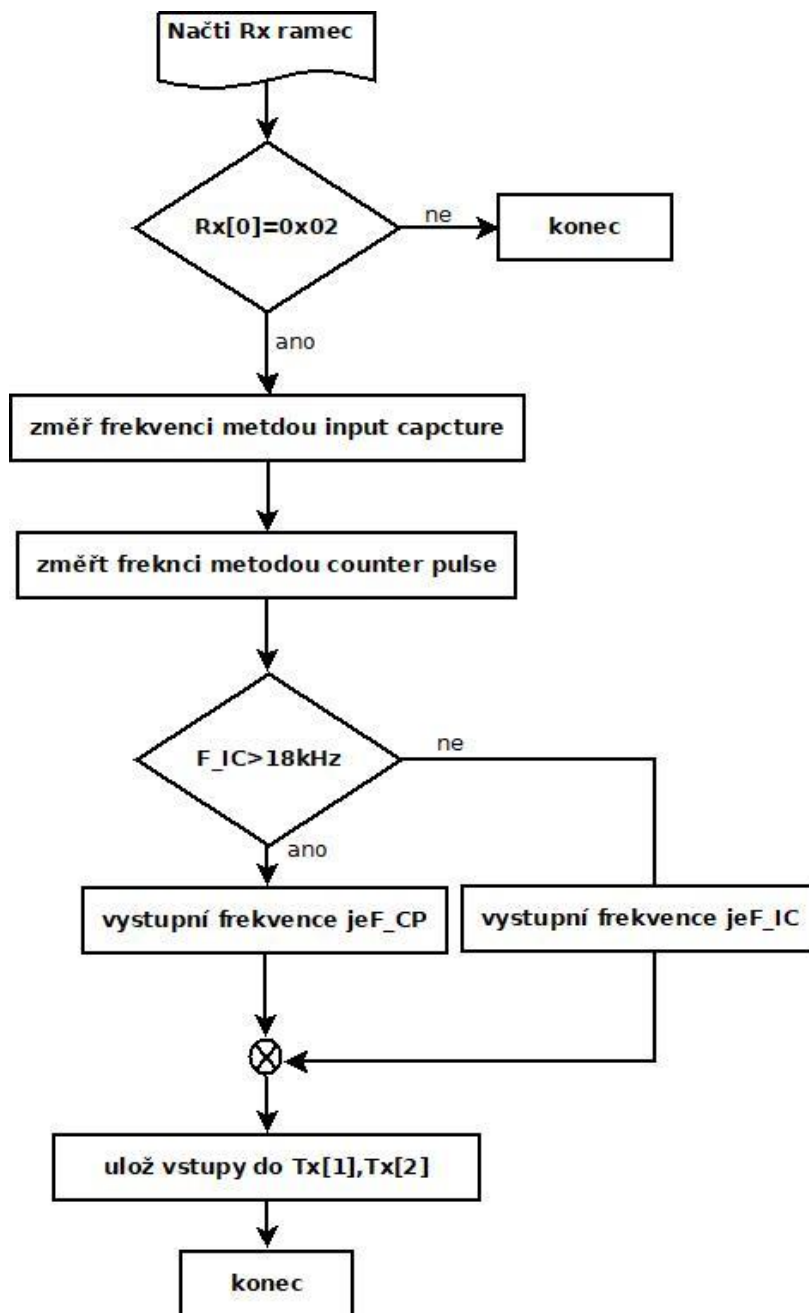
Na obrázku (Obr.46) je vývojový diagram pro řízení PWM výstupu. Základem je GPIO-PE9, který je v programu namapovaný časovač v modu 8bitového PWM výstupu. Registrem CCR1 se pak nastavuje střída výstupního signálu a registrem PSC se pak ovládá předdělička, kterou lze měnit výstupní frekvenci. Jako v předchozím případě se nejdříve načte první bajt z Rx-rámce, kde se následně zkontroluje, jestli první bit bytu je nastaven do jedničky. Pokud ano, tak program skočí do funkce pro ovládání PWM výstupu. Zde se nastaví střída, což je hodnota druhého bajtu Rx- rámce. Dále se pak zkontroluje hodnota třetího bajtu. Potud se rovná jedničce, tak se předdělička nastaví tak, aby výstupní frekvence signálu byla 100Hz. Jinak bude výstupní frekvence 10kHz.



Obr. 46:vývojový diagram PWM výstupu

2.2.5 Měření frekvence

V této části bude popsán algoritmus pro měření frekvence, jehož vývojový diagram je na obrázku (Obr. 47). Základ jsou dva čítače, z nichž první je nastavena do módu IC a druhý v módu běžného čítače s externím zdrojem signálu tzv. ETR módu. U metody IC čítač měří čas mezi dvěma náběžnými hranami a jejich rozdílem lze vypočítat frekvenci. Tato metoda je vhodná pro měření nižších kmitočtů. Naproti tomu metoda CP měří počet pulsů za definovaný čas. Podílem počtu pulsů a času lze stavit frekvenci. Tato metoda se hodí spíše pro vyšší kmitočty. Začátek programu je podobný jako předchozí algoritmy, tedy načíst Rx-Rámec a zkontrolovat, jestli v prvním bajtu je druhý bit jedničkový. Pokud ano, zavolá se program pro měření frekvence. V té se nejdříve změří frekvence metodou IC a následně metodou CP. Následně se vyhodnotí, jestli změřená frekvence metodou IC $F_{IC} > 18\text{kHz}$. Tato hodnota byla zjištěna externím měřením, kdy bylo zjištěno, že metoda IC měří spolehlivě až do 18kHz (Tabulka 7). Dále je spolehlivější metoda CP. Následně dle vyhodnocené podmínky se zvolí hodnota frekvence konkrétní změřená metodou a ta se zapíše do vysílacího rámce.



Obr. 47: vývojový digram algoritmu pro měření frekvence



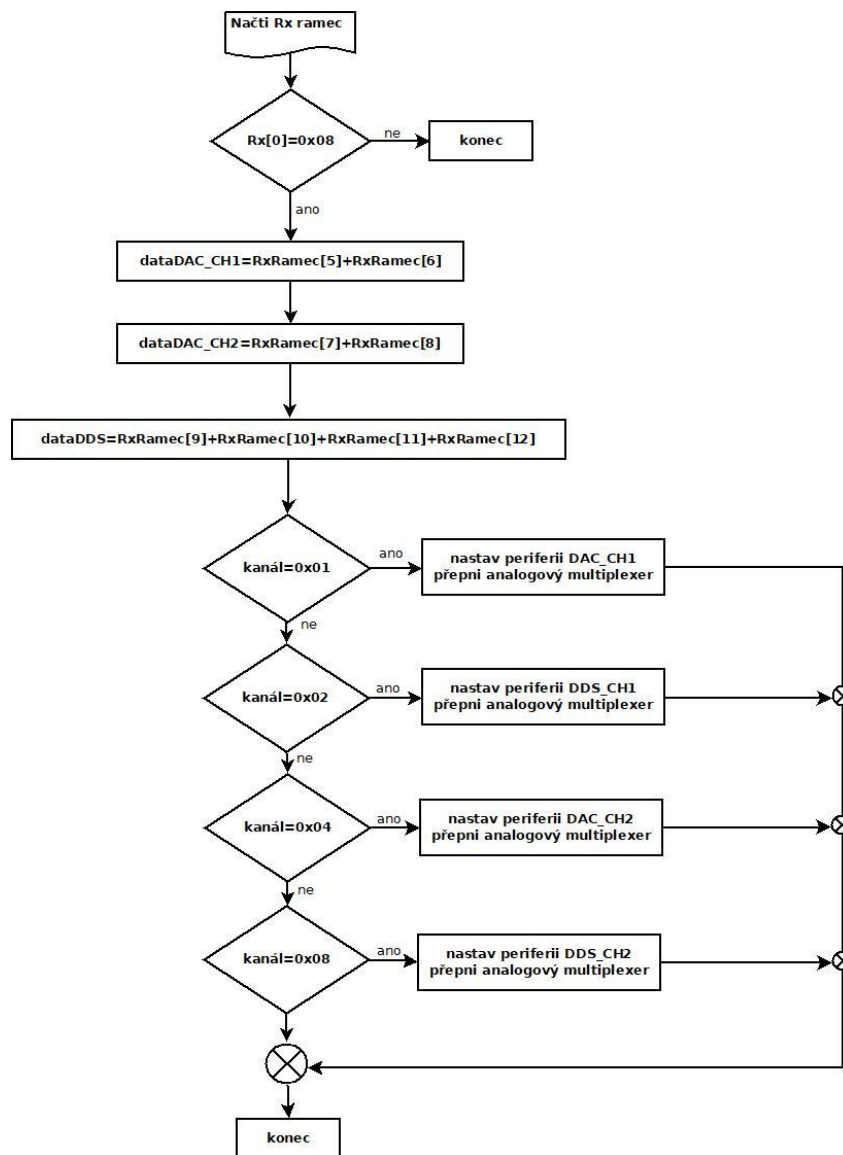
frekvence[Hz]	IC mode[Hz]	poznámka k IC	CP[Hz]	Poznámka k CP	abs. chyba IC[-]	abs. chyba CP[-]	rel.chyba IC [%]	rel. chyba CP [%]
1000	1000	-	1010	-	0	10	0	1
2000	2000	-	2020	-	0	20	0	1
3000	2994	-	3030	-	6	30	0,2	1
4000	4000	-	4040	-	0	40	0	1
5000	4975	-	5050	-	25	50	0,5	1
6000	5988	-	6050	-	12	50	0,2	0,8333333333
7000	6993	-	7070	-	7	70	0,1	1
8000	8000	-	8080	-	0	80	0	1
9000	9009	-	9090	-	9	90	0,1	1
10000	10000	-	10100	-	0	100	0	1
11000	10989	-	11110	-	11	110	0,1	1
12000	12048	-	12120	-	48	120	0,4	1
13000	12987	-	13130	-	13	130	0,1	1
14000	14085	-	14130	-	85	130	0,607142857	0,928571429
15000	15152	-	15150	-	152	150	1,013333333	1
16000	16129	-	16160	-	129	160	0,80625	1
17000	17241	-	17160	-	241	160	1,417647059	0,941176471
18000	18182	-	18180	-	182	180	1,011111111	1
19000	19231	-	18200	-	231	800	1,215789474	4,210526316
20000	20000	-	20200	-	0	200	0	1
21000	21277	občas 0	21210	-	277	210	1,319047619	1
22000	0	-	22220	-	22000	220	100	1
23000	0	-	23230	-	23000	230	100	1
24000	0	-	24240	-	24000	240	100	1
25000	0	-	25240	-	25000	240	100	0,96
26000	0	-	26250	-	26000	250	100	0,961538462
27000	0	-	27260	-	27000	260	100	0,962962963
28000	0	-	28280	-	28000	280	100	1
29000	0	-	29290	-	29000	290	100	1
30000	30303	občas 0	30290	-	303	290	1,01	0,966666667
31000	31250	-	31300	-	250	300	0,806451613	0,967741935
32000	32258	-	32310	-	258	310	0,80625	0,96875
33000	32258	-	33320	-	742	320	2,248484848	0,96969697
34000	34438	-	34340	-	438	340	1,288235294	1
35000	35714	-	35340	-	714	340	2,04	0,971428571
36000	35714	-	36360	-	286	360	0,794444444	1
37000	37037	-	37360	-	37	360	0,1	0,972972973
38000	0	-	38380	-	38000	380	100	1
39000	0	-	39380	-	39000	380	100	0,974358974
40000	0	-	40390	-	40000	390	100	0,975
41000	0	-	41410	-	41000	410	100	1
42000	0	-	42420	-	42000	420	100	1
43000	43478	-	43430	-	478	430	1,111627907	1
44000	45455	-	44450	-	1455	450	3,306818182	1,022727273
45000	45455	-	45450	-	455	450	1,011111111	1
46000	47619	-	46430	-	1619	430	3,519565217	0,934782609
47000	47619	-	47440	-	619	440	1,317021277	0,936170213
48000	50000	-	48480	-	2000	480	4,166666667	1
49000	47619	-	49490	-	1381	490	2,818367347	1
50000	50000	-	50510	-	0	510	0	1,02

Tabulka 7: měření spolehlivosti metod IC a CP

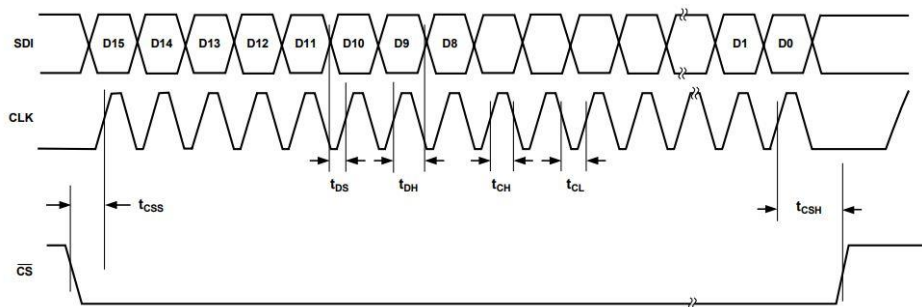
2.2.6 Řízení analogových výstupů

Algoritmus pro řízení analogových výstupů funguje dle vývojového diagramu na obrázku (Obr.48). Opět se načte Rx-rámec u kterého se porovná, jestli čtvrtý bit v prvním bajtu se rovná jedné. Čtvrtý bit značí dotaz na analogové výstupy. Dále při splnění této podmínky se pak nastaví hodnoty jednotlivých periférií, které jsou reprezentovány jako pátý až dvanáctý bajt v Rx-rámci. Následně se zavolá funkce pro obsluhu periférií pro analogové výstupy. Dále se zvolí kanál a jeho funkce. Tato informace je reprezentována čtvrtým bajtem v rámci (Tabulka 4). Poté se zavolá program pro SPI komunikaci a nastaví GPIO pin, který ovládá analogový multiplexor. Při zvolení digitálně analogového převodníku se tedy nejdříve nastaví příslušný CS pro komunikaci se správným DA-převodníkem. Podle toho, jestli je nastavený první nebo druhý kanál. Následně se data rozdělí z jedné šestnácti bitové proměnné na pole o dvou osmibitových prvcích (Tabulka8) a vše se pošle přes standardní SPI komunikaci, kterou daný obvod disponuje (Obr.49). Pokud ovšem nastane požadavek pro DDS, tak situace je trochu odlišná. I zde se komunikuje přes standardní SPI dle časového diagramu obvodu (Obr.50). Rozdíl je v tom, že se nejdříve musí podle datasheetu přepočítat frekvence dle (R10) a následně komunikace popsané v datasheetu nastavit správně bity v ovládacích rámcích (Tabulka 9). Nejdříve je nutné inicializovat obvod. To se provede nastavením bitů D15-D14 do jedničky, tím se obvod dostane do modu pro nastavení resetu, sleep modu a clear modu. A právě bity D12-D11 reset a clear se nastaví do jedničky odešle se rámec a pak stejným způsobem se nastaví do nuly. Tím je obvod inicializován. Dále se již můžou posílat samotná data pro zvolenou frekvenci. Ta se posílají po osmi bitech v rámci D0-D7, které reprezentují samotná data. Potom pomocí D8-D11, která reprezentují o jaká data z 32 bitového čísla reprezentující frekvenci se jedná. Jestli jde o první bajt až čtvrtý bajt. Bity D12-D13 reprezentují, jestli se daná data mají uložit do akumulátoru nebo sečíst s obsahem akumulátoru. Tyto kroky se opakují, dokud není odesláno celé 32 bitové číslo.

$$f_{out} = \frac{\Delta phase \times f_{MCL}}{2\pi}, kde 0 < \Delta phase < 2^{32} \dots\dots\dots R10$$



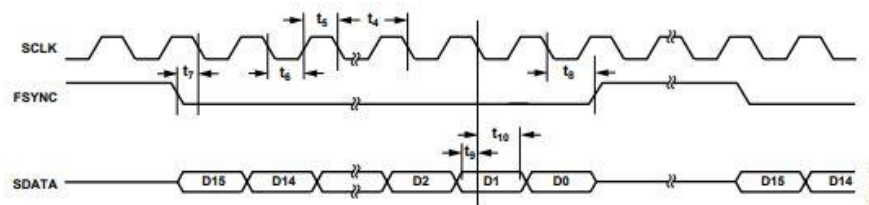
Obr. 48: vývojový diagram řízení analogových vstupů STM32



Obr. 49: časový diagram pro AD5543 [12]

B15 (MSB)	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0 (LSB)
D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0

Tabulka 8:rámec AD5543 [12]



Obr. 50:časový diagram AD9832 [14]

Table 11. Writing to the AD9832 Data Registers

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
C3	C2	C1	C0	A3	A2	A1	A0	MSB	X ¹	X ¹	X ¹	X ¹	X ¹	X ¹	LSB

¹ X = don't care.

Table 12. Setting SYNC and SELSRC

D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
1	0	SYNC	SELSRC	X ¹	X ¹	X ¹	X ¹	X ¹	X ¹	X ¹	X ¹	X ¹	X ¹	X ¹	X ¹

¹ X = don't care.

Table 13. Power-Down, Resetting and Clearing the AD9832

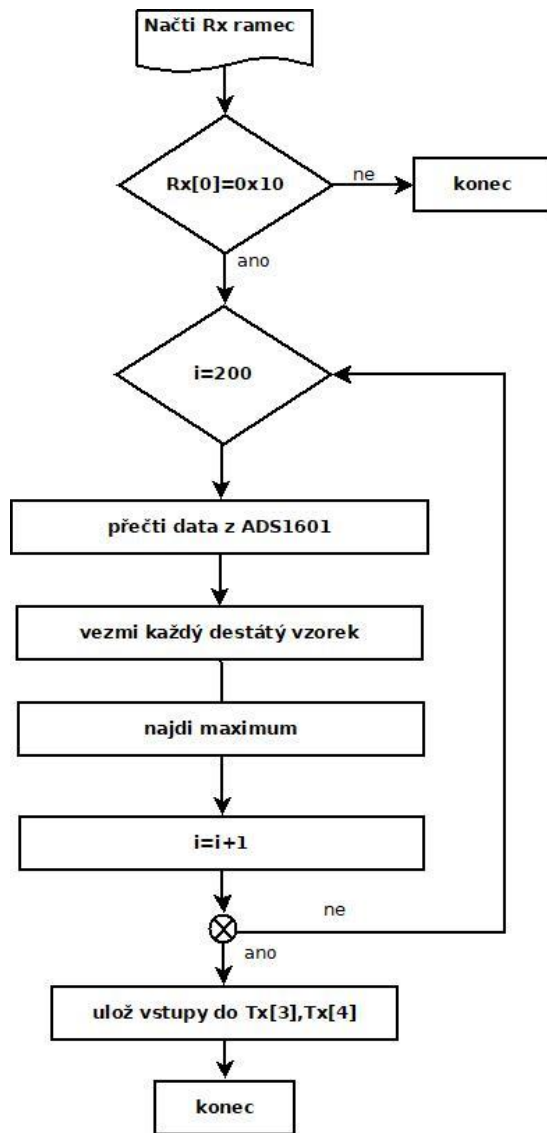
D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
1	1	SLEEP	RESET	CLR	X ¹	X ¹	X ¹	X ¹	X ¹	X ¹	X ¹	X ¹	X ¹	X ¹	X ¹

¹ X = don't care.

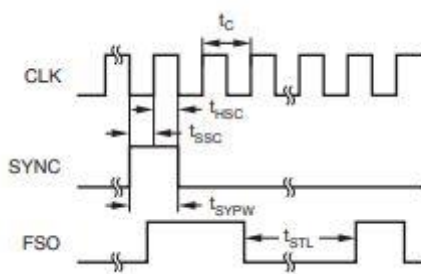
Tabulka 9:rámce AD9832 [14]

2.2.7 Řízení analogových vstupů

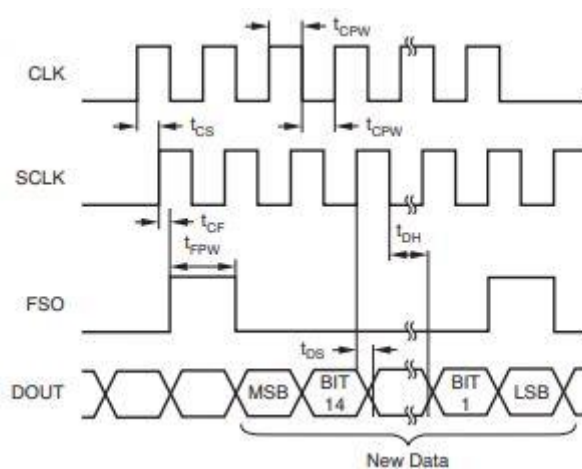
Základem komunikace jsou dva SPI kanály nastavené jako slave only receiver v TI modu. Na obrázku (Obr. 52) je časový diagram pro inicializaci převodníku. Tento krok je nutný, aby převodník začal vysílat validní data. Po synchronizaci již převodník posílá správná data, ale je nutno je ještě synchronizovat, na obrázku (Obr.53) je vidět časový diagram pro odesílání dat z převodníku. K synchronizaci slouží signál FSO, který se nastaví do jedničky při vysílání každého nového rámce. Naopak na obrázku (Obr. 54) je vidět časový diagram STM32 v TI modu, tady kromě standardních signálů MISO, MOSI a SCLK je zde signál NSS, který slouží právě pro synchronizaci rámců při příjmu. Na tento signál, který je vyveden na GPIO pin je přiveden signál FSO a tím se zaručí synchronizace jednotlivých rámců. Princip řízení analogových vstupů z obrázku na diagramu (Obr.51). Začátek je podobný jako v předchozích případech. Načte se Tx-rámec a porovná se, jestli pátý bit v prvním bajtu je roven jedné. Tento bit signalizuje požadavek na analogové vstupy. Následně se v cyklu for 200x přečtou data z ADS1601 a vybere se každý desátý vzorek. Tento krok je nutný pro snížení vzorkovacího kmitočtu a možnosti měřit i amplitudu pomalejších signálů. V dalším kroku se porovná, jestli nynější vzorek je větší než předchozí. Pokud ano, tak tento vzorek se bere jako maximální hodnota. Po doběhnutí cyklu se uloží maximální hodnota k odeslání do TX- rámce a program skončí.



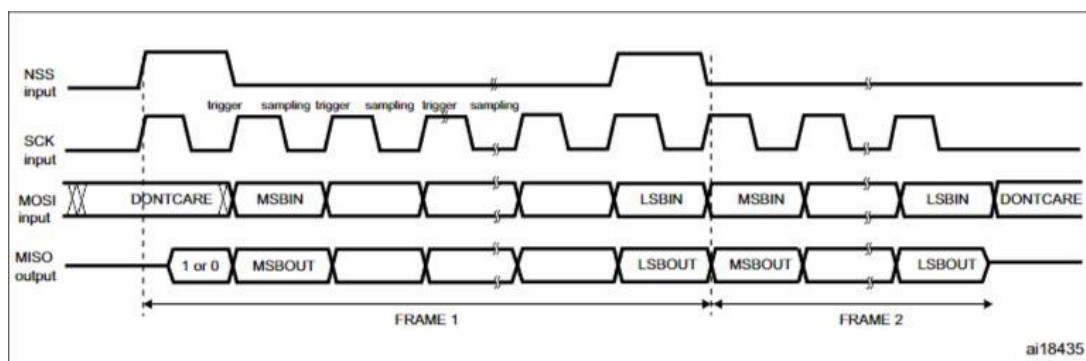
Obr. 51: diagram řízení analogového vstupu



Obr. 52: časový diagram inicializace ADS1601 [17]



Obr. 53: časový diagram odesílání dat ADS1601 [17]



Obr. 54: časový diagram SPI v TI modu STM32 [7]

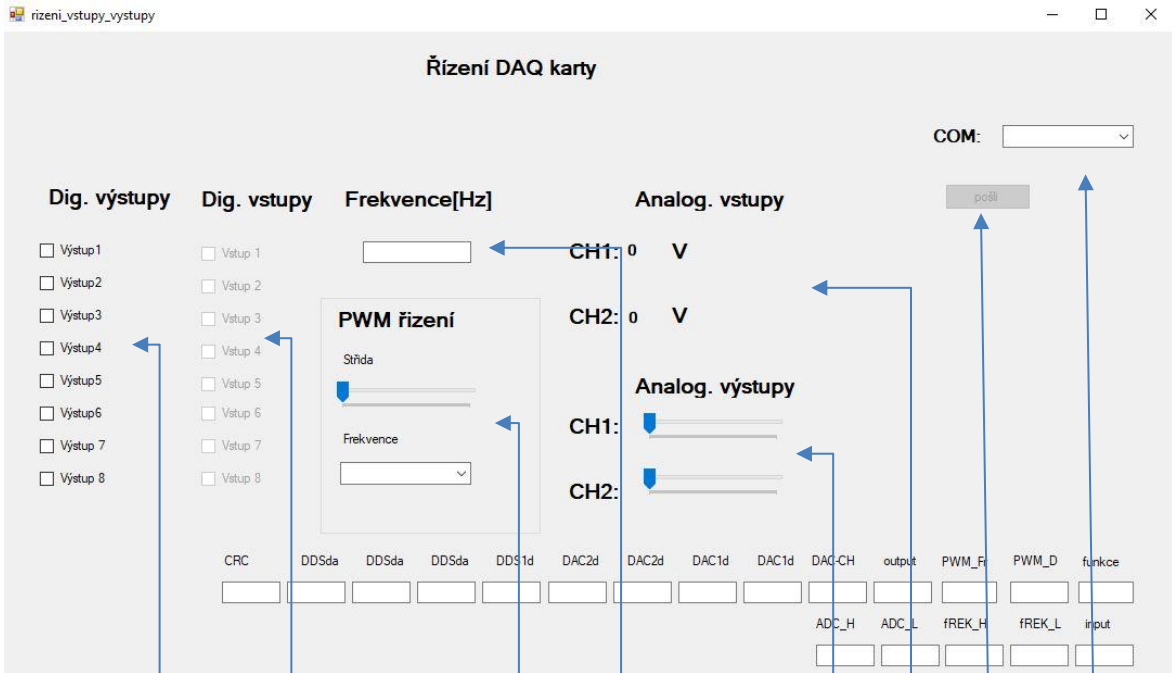
2.3 Řídící software

V této kapitole budou popsány všechny řídicí softwary pro ovládání karty. Všechny byly napsány v programovacím jazyku C# v IDE SharpDevelop.

2.3.1 Program pro ovládání vstupů a výstupů

Na obrázku (Obr. 55) je okno ovládacího programu. Pomocí grafických ovládacích prvků lze řídit digitální a analogové výstupy, taktéž PWM výstup. Lze jimi z nastavení digitálních a analogových vstupů a hodnotu měřené frekvence. Popis jednotlivých elementů, dle již zmíněného obrázku (Obr. 55) je následující. V části jedna je osm check box pro nastavení patřičných výstupů. Část dvě jsou také check boxy, ale nelze je nastavit přímo, slouží pro zobrazení stavu digitálních vstupů. V části tři jsou ovládací prvky pro PWM. V dolní části je combo box, který slouží pro výběr frekvence PWM. Nad ním je pak slidebar, který slouží pro nastavení střidy. Ve čtvrté části je pak text box pro zobrazení měřené frekvence. V páté části jsou dva slide bary sloužící k nastavení analogového výstupu. V šesté části jsou dva label elementy, které slouží pro zobrazení analogových vstupů. Dále pak v sedmé části je tlačítko na spouštění komunikace. V poslední osmé části je combo box pro výběr komunikačního portu.

- 1 -část pro řízení výstupů
- 2 -část pro zobrazování vstupů
- 3 -část pro řízení PWM výstupu
- 4 -část pro zobrazování frekvence
- 5 -část pro řízení analogových výstupů
- 6 -část pro zobrazování analogových vstupů
- 7 -tlačítko pro odesílání
- 8 -část pro výběr COM portu



Obr. 55: okno pro program – řízení vstupů a výstupů



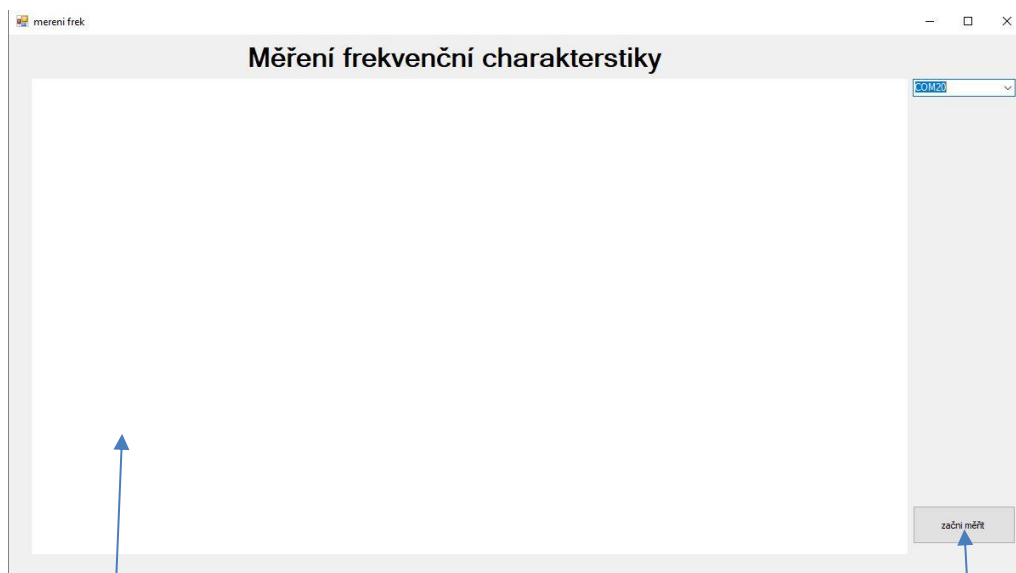
2.3.2 Program pro měření frekvenčních charakteristik

Program pro měření frekvenčních charakteristik, jehož okno je na obrázku (Obr.56) má následující elementy. V první části je samotná oblast grafu. Ve druhé pak tlačítko, které zahájí měření a v poslední části výběr COM portu jako v předchozím programu. Program funguje následovně. Nejdříve se inicializují všechny proměnné a následně se sestaví rámec tak, aby na patřičném analogovém výstupu byl generován sinusový signál o požadované frekvenci. Následně se počká 2 sekundy pro ustálení přechodových dějů a poté se pošle nový rámec s požadavkem na analogové vstupy. Opět se počká 2 sekundy a následně se přepočítají data pro novou vyšší frekvenci a vše se znovu opakuje, dokud není změřené celé frekvenční spektrum. Výsledný graf je závislost přenosu reprezentovaného jako poměr vstupní známé amplitudy a změřené analogové hodnoty a frekvence generovaného signálu. Algoritmus je vyobrazen na diagramu (Obr. 57).

1 -oblast vykreslení frekvenční charakteristiky grafu

2 -tlačítko pro zahájení měření

3 -výběr COM portu

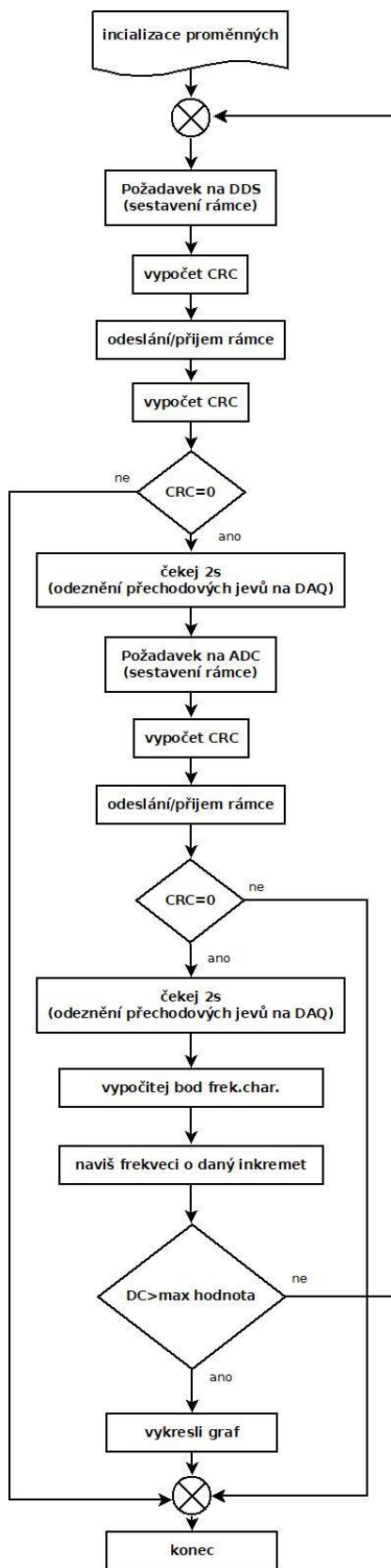


Obr. 56: okno pro program měření frekvenční charakteristiky

1

2

3

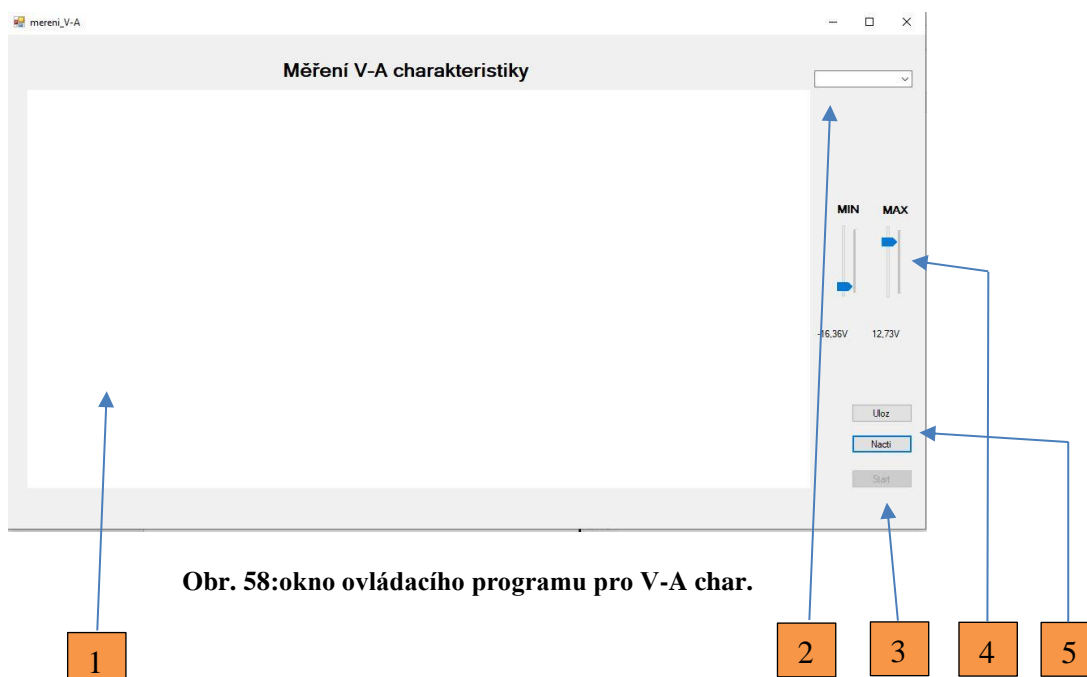


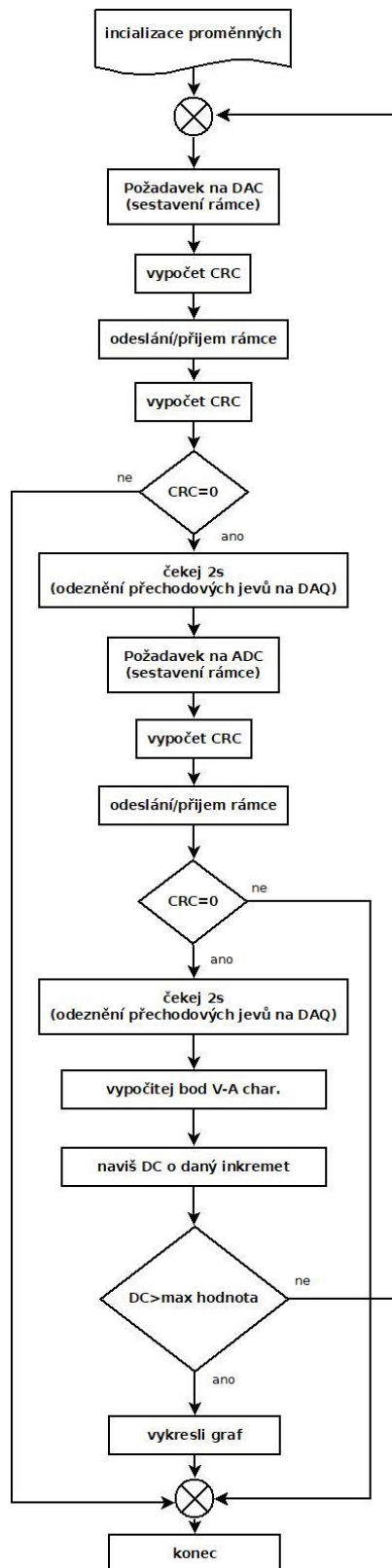
Obr. 57: diagram algoritmu pro měření frekvence

2.3.3 Program pro měření V-A charakteristik

Na obrázku (Obr.58) je vyobrazeno okno programu pro měření V-A charakteristik. Ovládací elementy jsou prakticky stejné jako případě měření frekvenčních charakteristik. V tomto případě v první části, kde je oblast pro vykreslení grafu. Ve druhé části oblast pro výběr COM portu a ve třetí části tlačítko pro odstartování měření. Funkce programu je opět podobná jako v předchozím případě. I zde se nejdříve inicializují proměnné a potom se sestaví rámec pro řízení DC výstupu o požadované úrovni. Po odeslání rámce se čeká 2s na ustálení přechodových dějů a následně se pošle nový dotaz tentokrát na analogové vstupy. Opět se počká 2s a provede se navýšení hodnoty DC ofsetu a celý postup se opakuje dokud není DC změřen celý rozsah $-20V+20V$. Následně se vykreslí graf, kde na vodorovné ose je napětí měřeným polovodičem a svislé pak proud.

- 1 -oblast vykreslení frekvenční charakteristiky grafu
- 2 -výběr COM portu
- 3 -tlačítko pro zahájení měření
- 4 -posuvníky pro nastavení maximální a minimální hodnoty napětí
- 5 -tlačítka pro uložení a načtení hodnot posuvníku pro maximum a minimum





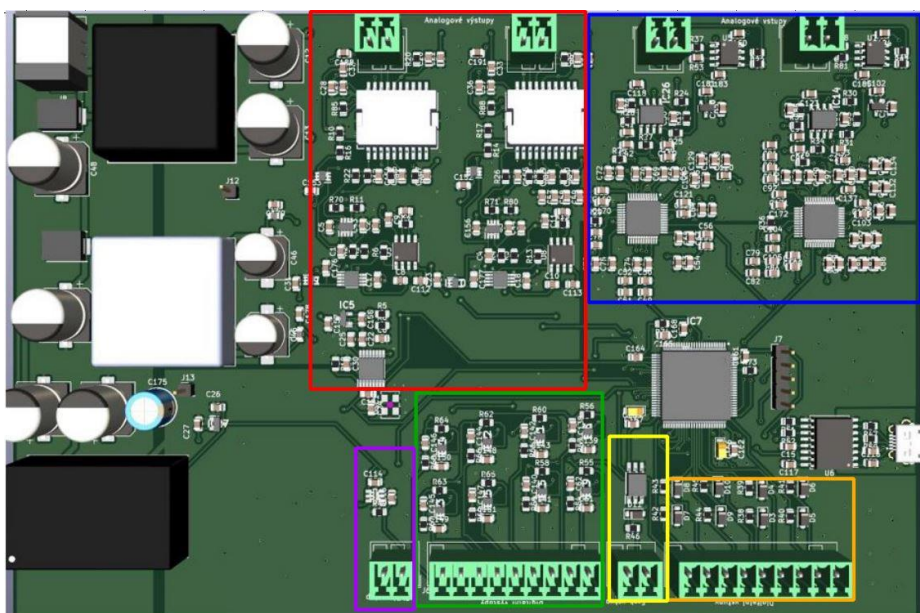
Obr. 59: diagram algoritmu pro měření V-A charakteristik

3 Návrh, oživení a testování

V této kapitole bude popsán postup od návrhu až po odzkoušení zařízení

3.1 Návrh

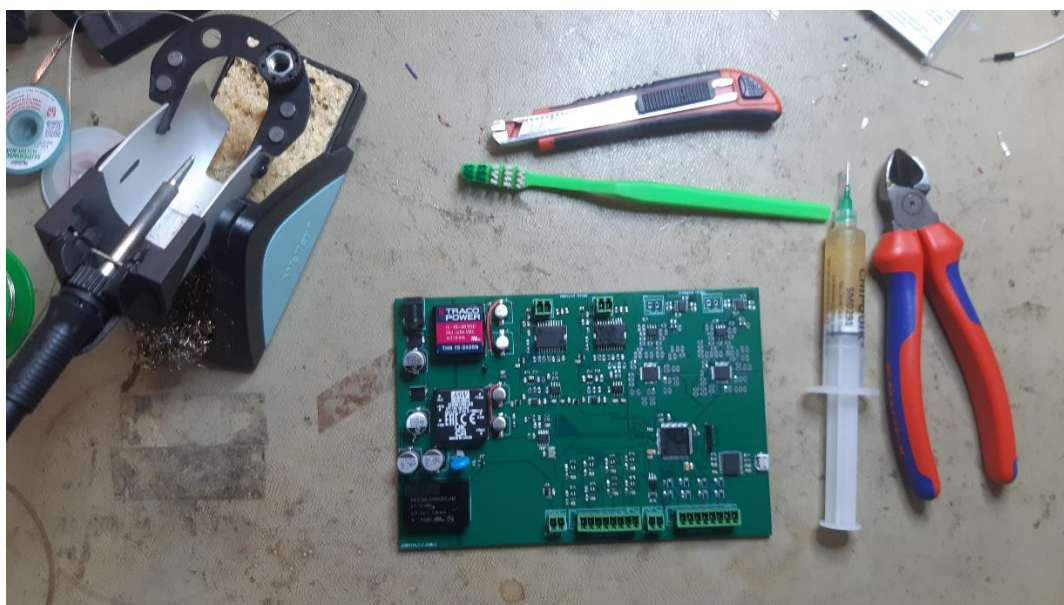
Celé zařízení je zhotoveno na jedné desce v software KiCAD. Na obrázku je 3D model vygenerovaný právě v KiCADu (Obr.60). V dolní části desky jsou obvody pro digitální část zařízení. Ve fialovém obdélníku je část starající se o generování PWM signálu. V zeleném obdélníku je část s obvody, které se starají o digitální výstupy. Ve žlutém obdélníku je pak část starající se o měření frekvence a v oranžovém obdélníku je část pro digitální vstupy. V horní části desky jsou obvody starající se o analogové zpracování, resp. generování signálu. V červeném obdélníku jsou obvody sloužící pro výstupy analogového signálu a v modrém pak obvody pro analogové vstupy. Uprostřed desky je samotný mikrokontrolér, který celé zařízení řídí. Vedle mikrokontroléru je pak USB komunikace s izolátorem. Úplně vlevo je pak napájení část v podobě DC/DC měničů. Deska na obrázku (Obr.59) je druhým upraveným návrhem, jelikož v první verzi se našlo mnoho chyb. Jednou z nich byl špatně zvolený obvod pro řízený PWM, jelikož u původního obvodu TPS22943DCKR při vyšším kmitočtu byla zjištěna jeho nedostatečná rychlost. Dále při rotování DPS byla zjištěna chyba u měření frekvence, kdy byl špatně zapojen pin u STM32. Dále u analogové části byly vynechány odpory do vstupu koncového OZ. Další chyba byla ve špatně zvoleném koncovém OZ OPA548, který měl příliš malý slew rate a musel být nahrazen rychlejším OZ. Dále u analogové části bylo nutné přidat utlumovací člen, následně překreslit zpětnou vazbu dif. OZ. Nakonec bylo nutné přidat signály v komunikaci ADS1601. Po všech těchto úpravách je výsledná podoba desky na obrázku (Obr.60)



Obr. 60: 3D model DPS karty vygenerovaný z KiCADu

3.2 Oživení

Na obrázku (Obr.61) je vidět proces při oživení DPS DAQ . Při oživení karty bylo nejprve nutno napájet celou digitální část, tedy od digitálních vstupů/výstupů až po mikrokontrolér a USB izolátor. Poté bylo nutné naprogramovat mikrokontrolér a otestovat digitální výstupy a PWM pomocí osciloskopu. Dále bylo nutné zkontrolovat funkci digitálních vstupů pomocí jednoduchého přípravku v podobě několika tlačítek umístěných v krabičce s výstupem na digitální vstupy. Přípravek se připojil do konektoru, na který jsou vyvedeny všechny vstupy a +5V. Postupným mačkáním jednotlivých tlačítek se na jednotlivých vstupech připojuje +5V, pomocí osciloskopu a ovládacího programu byla sledována velikost napětí 3,3V a jestli daný výstup v programu bude v log 1. Dále při ožívování vstupu pro měření frekvence je nejprve nutné připojit generátor funkcí a nastavit nejnižší možnou frekvenci dle zadání a postupně ji zvyšovat až k nejvyšší. Poté se ještě musela upravit konstanta hodin v programu, která zajišťuje vypočet frekvence. Při oživení analogových výstupů se nejdříve napájely všechny součástky až po výstupní zesilovač. Pomocí terminálu (Docklight) se do mikrokontroleru posílaly potřebná data, buď pro řízení DC složky nebo harmonického signálu a osciloskopem se kontrolovalo, jestli daný signál odpovídá nastaveným datům a je v rozmezí 0-3V. Dále se dopájely zbylé koncové zesilovače a celý postup se zopakoval, ale tentokrát v rozmezí +20V. Při oživení analogových vstupů se nejdříve napájely součástky attenuátoru a následně se změřilo, jestli obvody signál ztlumí z +20V na +3V. Dále se napájely součástky pro dif. zesilovač a pomocí generátoru a osciloskopu se změřilo, jestli je průchozí pro signál. Nakonec se připojil samotný AD převodník a pomocí generátoru, osciloskopu a ovládacího programu se ověřilo, jestli dává validní data.

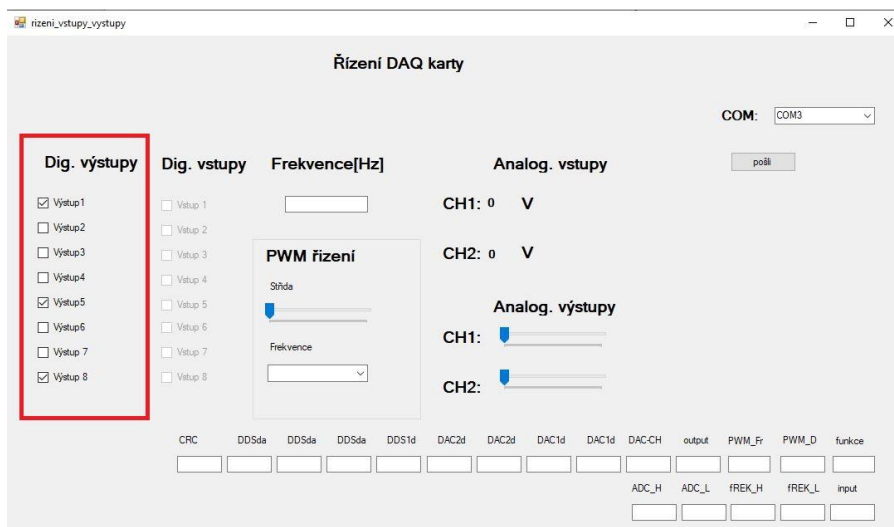


Obr. 61: osazení DPS

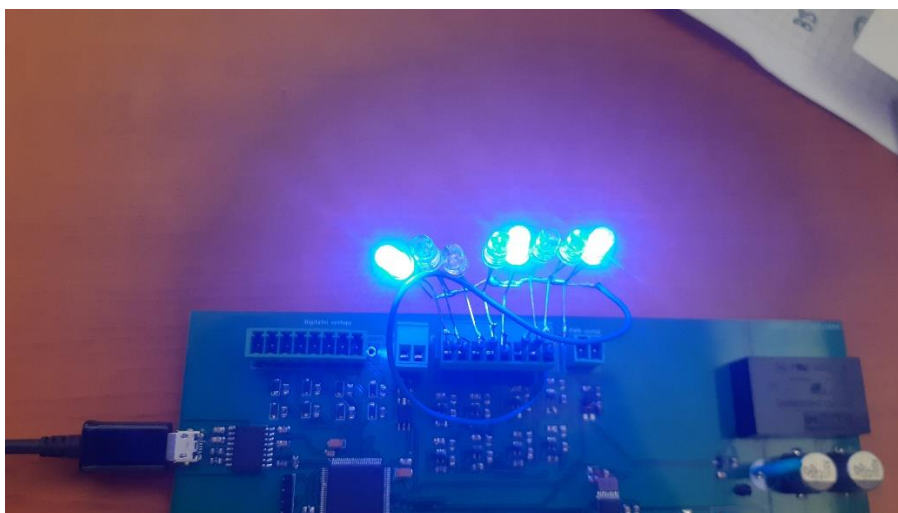
3.3 Testování

3.3.1 Digitální výstupy

Na obrázku (Obr. 62) je ovládací program pro DAQ kartu, v červeném rámečku jsou pak ovládací prvky pro řízení digitálních výstupů. Zde jsou zaškrtnuté checkboxy výstup1, výstup5 a výstup8. Tomu odpovídají rozsvícené LED na výstupní svorkovnici DAQ na obrázku (Obr. 63).



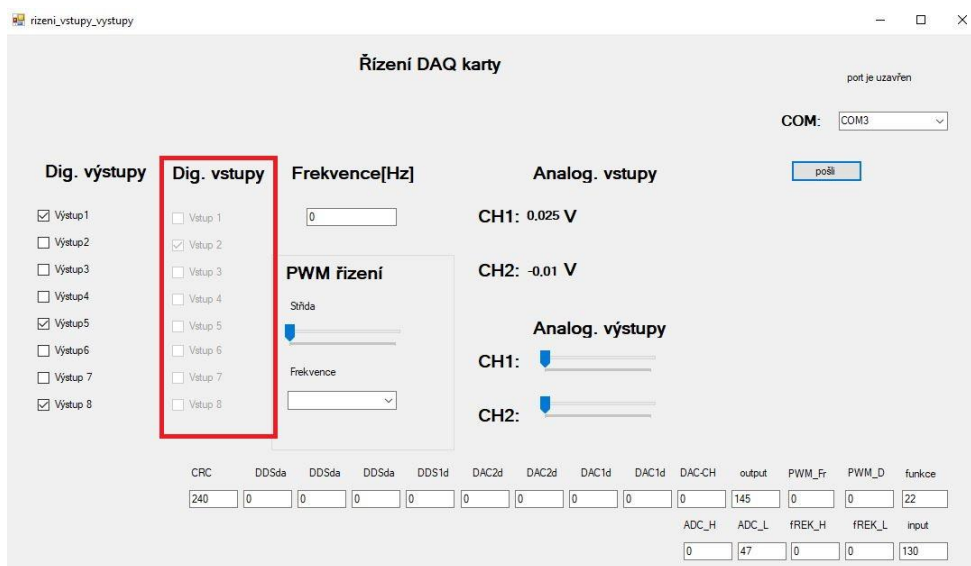
Obr. 62: digitální výstupy program



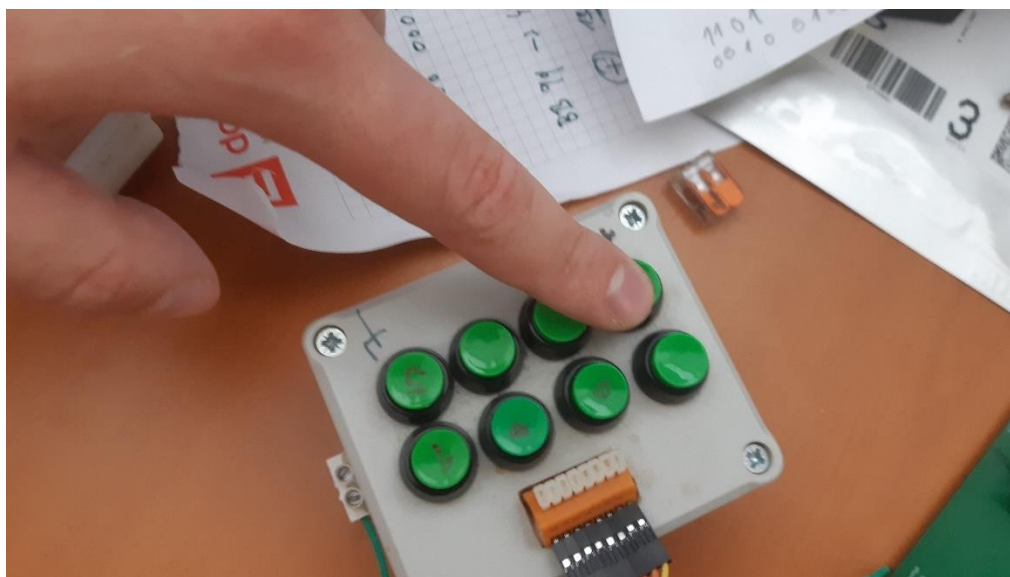
Obr. 63: digitální výstupy HW

3.3.2 Digitální vstupy

Na obrázku (Obr.64) je ovládací program, kde v červeném rámečku jsou označeny prvky pro zobrazení přečtených digitálních vstupů. Zde je označený vstup1, což odpovídá stisklému tlačítku na obrázku (Obr.65), který je připojen do svorkovnice digitálních vstupů DAQ.



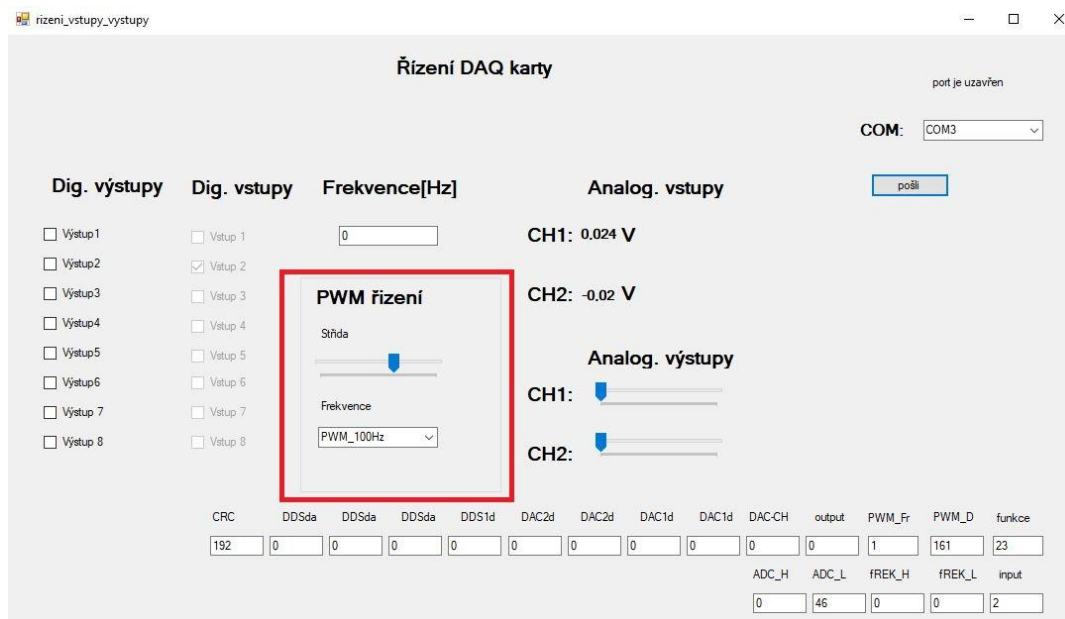
Obr. 64:digitální vstupy program



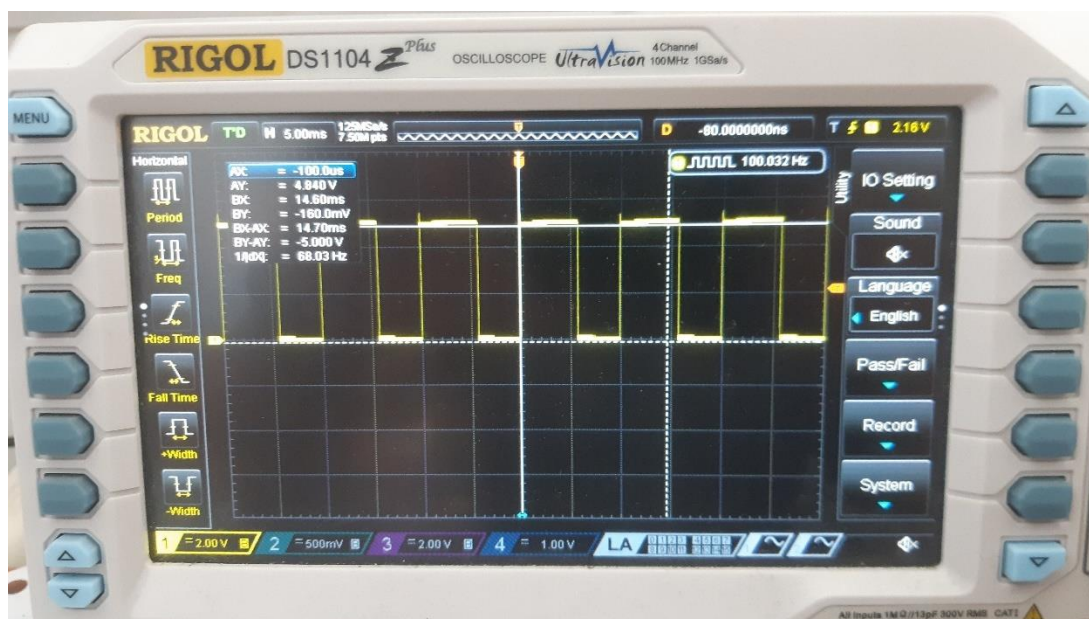
Obr. 65:digitální vstupy HW

3.3.3 PWM výstup

Na obrázku (Obr.66) je okno ovládacího programu DAQ, kde v červeném rámečku jsou ovládači prvky, které řídí PWM výstup. Pomocí slide baru se nastavuje střída a pod ním v comboboxu lze nastavit frekvenci. V této situaci je střída nastavená lehce za polovinu a frekvence na 100 Hz. Na Obrázku (Obr.67) je pak oscilogram z výstupu na DAQ.



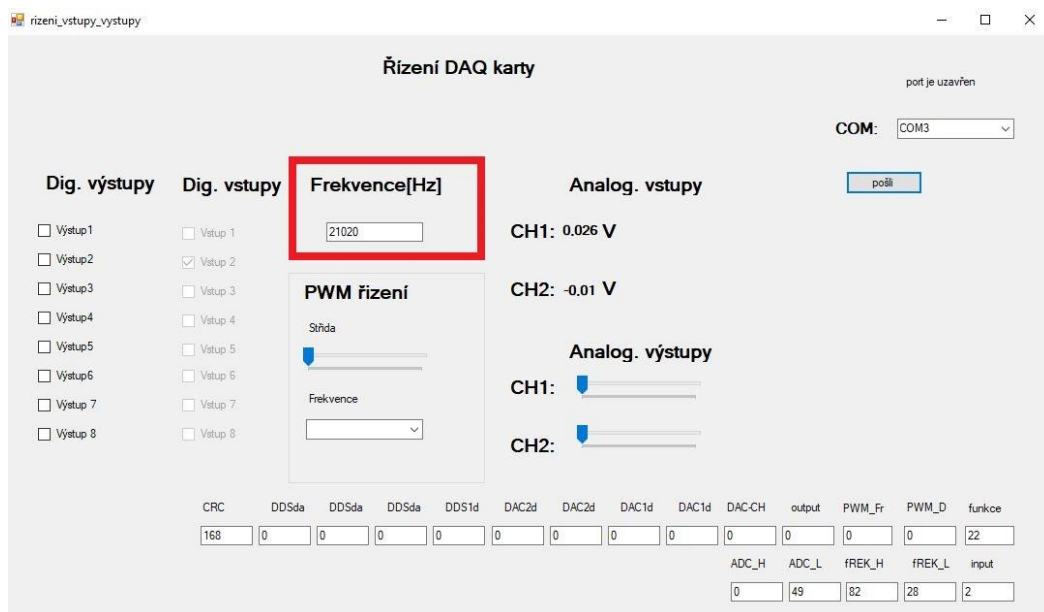
Obr. 66: PWM výstup program



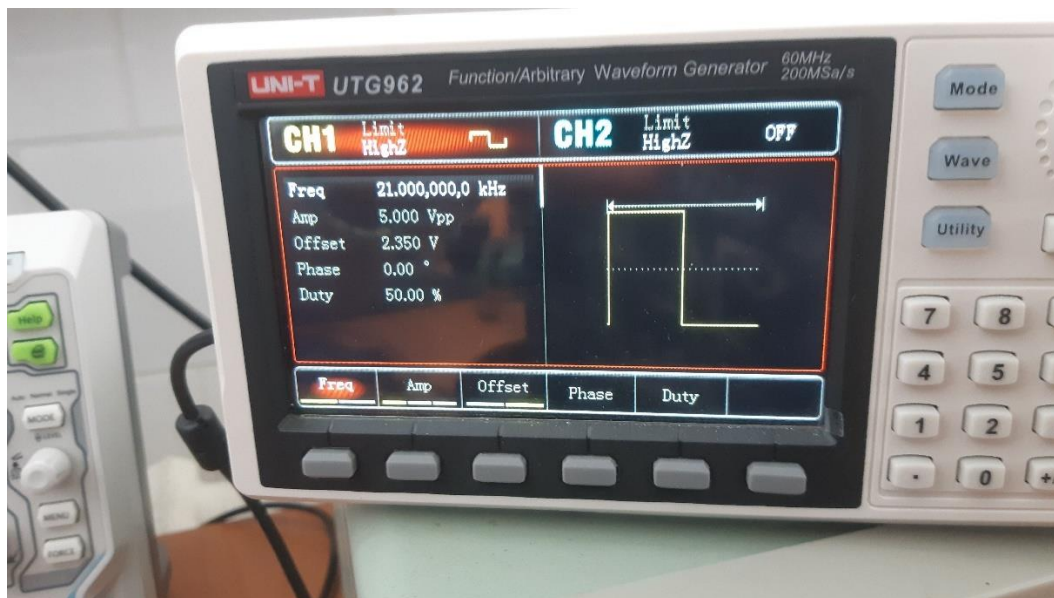
Obr. 67: PWM výstup HW

3.3.4 Měření frekvence

Na obrázku (Obr.68) je opět okno ovládacího programu část okna označená červeným obdélníkem slouží pro zobrazení měřené frekvence na vstupu DAQ. V tomto případě je zobrazená frekvence 21kHz což odpovídá vstupnímu signálu z generátoru (Obr.69).



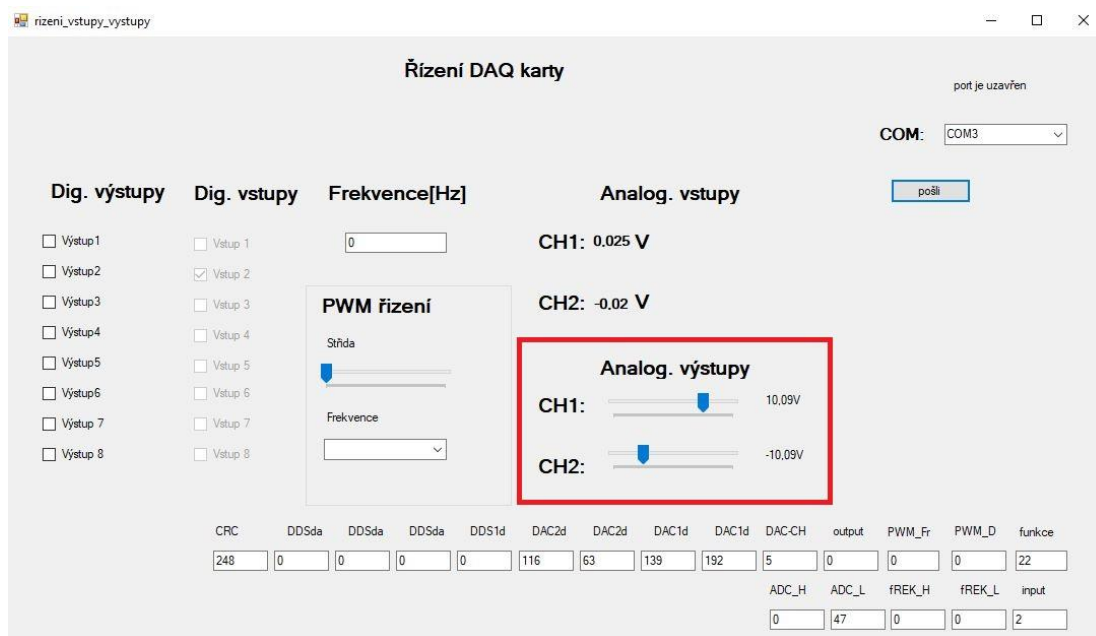
Obr. 68:měření frekvence program



Obr. 69:měření frekvence HW

3.3.5 Analogové výstupy

Na obrázku (Obr.70) je ovládací program pro DAQ, kde v červeném obdélníku jsou ovládací prvky v podobě dvou slidebaru pro řízení analogových výstupů DAQ karty. Zde byl první kanál nastaven na 10,09V a výstupní na -10,09V. Na obrázku (Obr.71) je pak oscilogram na výstupních svorkovnicích DAQ, kde žlutý průběh patří a CH1 a modrý CH2.



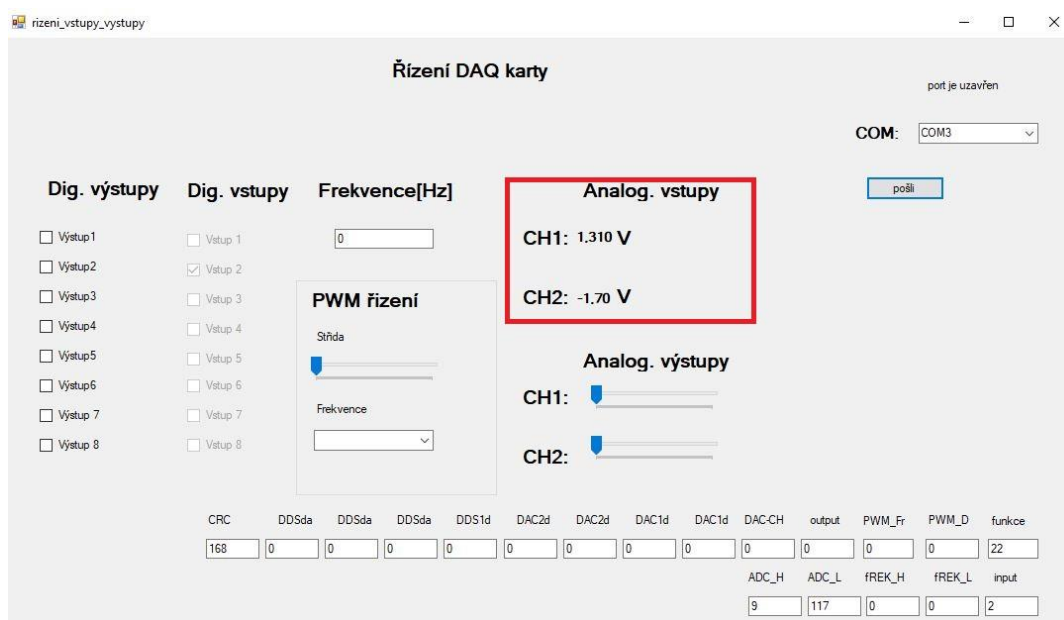
Obr. 70:analogové výstupy program



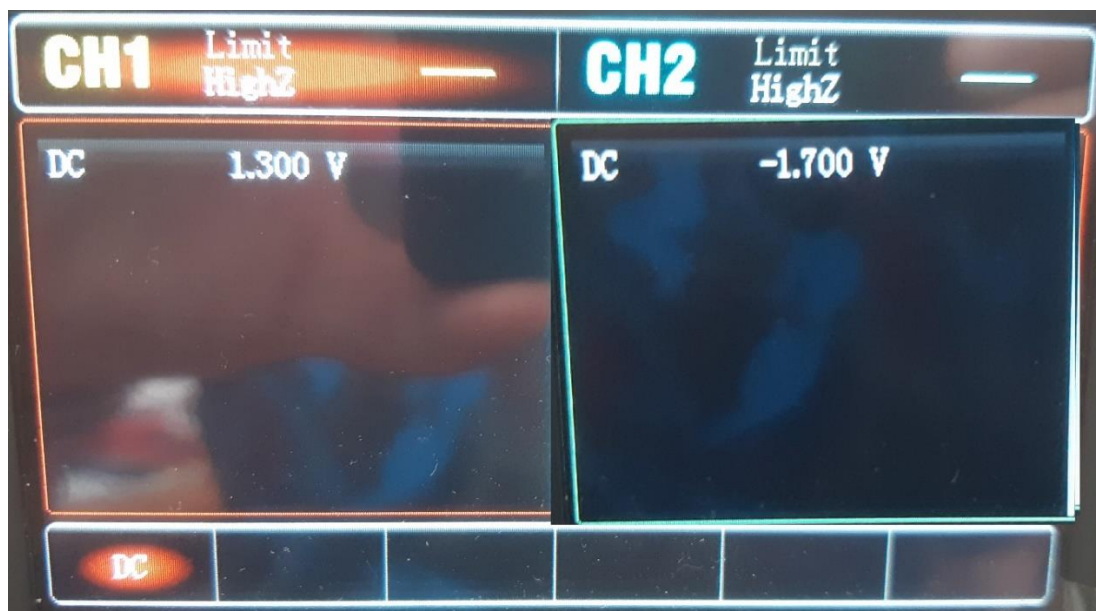
Obr. 71:analogové výstupy HW

3.3.6 Analogové vstupy

Na obrázku (Obr.72) je ovládací program pro DAQ kartu v červeném obdélníku jsou vidět vyčítaná napětí z analogových vstupů. Na obrázku (Obr.73) je pak vidět nastavená napětí na výstupu generátoru, jehož výstupu byli připojeny na vstupy DAQ karty.



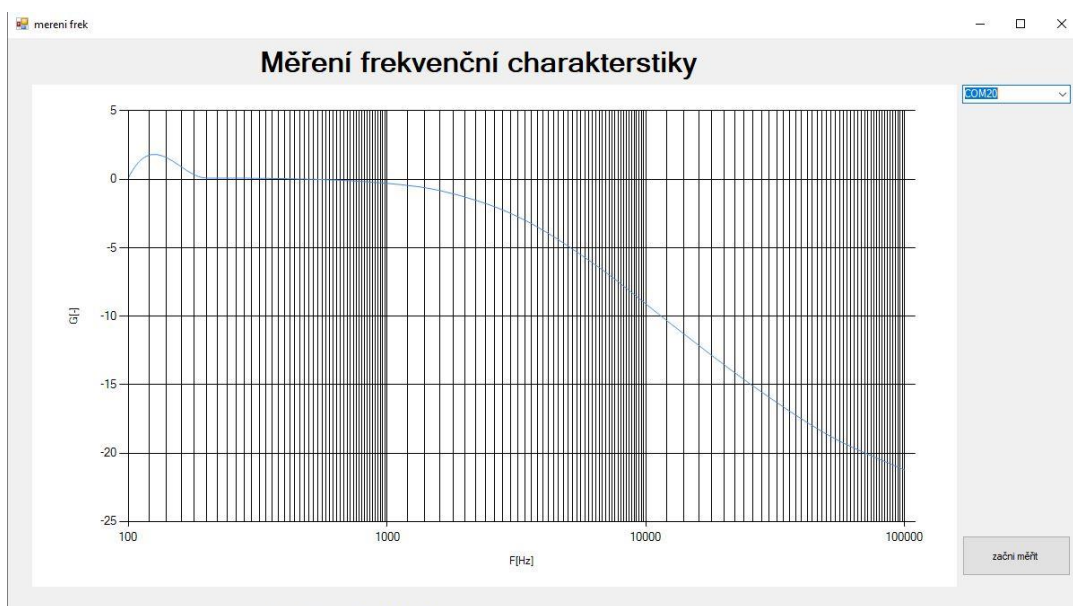
Obr. 72:analogové vstupy program



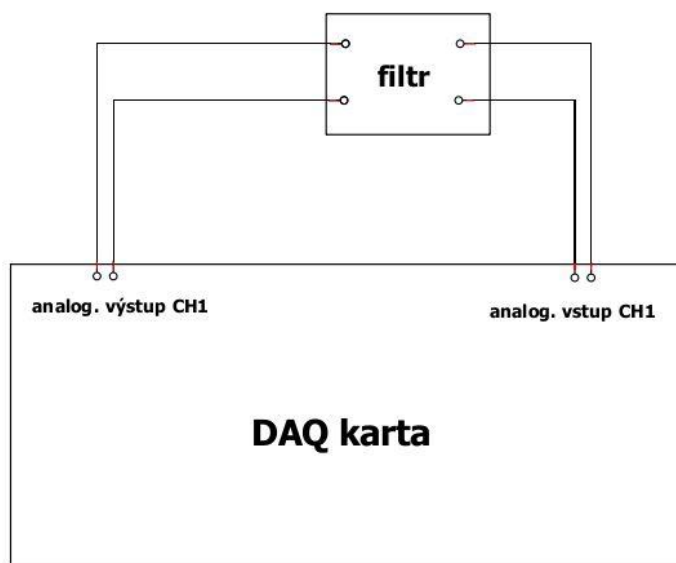
Obr. 73:analogové vstupy HW

3.3.7 Měření frekvenční charakteristik

Na obrázcích (Obr.74) jsou vidět změřená přenosová charakteristika dolní propusti. S hodnotami odporu $R=1k\Omega$ a kondenzátoru $C=100nF$. Vstup článku mě být původně připojen na analogový výstup prvního kanálu a výstup analogový vstup, taktéž prvního kanálu(Obr.75). Bohužel pro špatně zvolený operační zesilovač, který nedokázal zesílit harmonický signál při vyšších kmitočtech na hodnotu $\pm 20V$. Bylo toto měření realizováno na zkušební DPS s výstupním harmonickým napětí $\pm 3V$



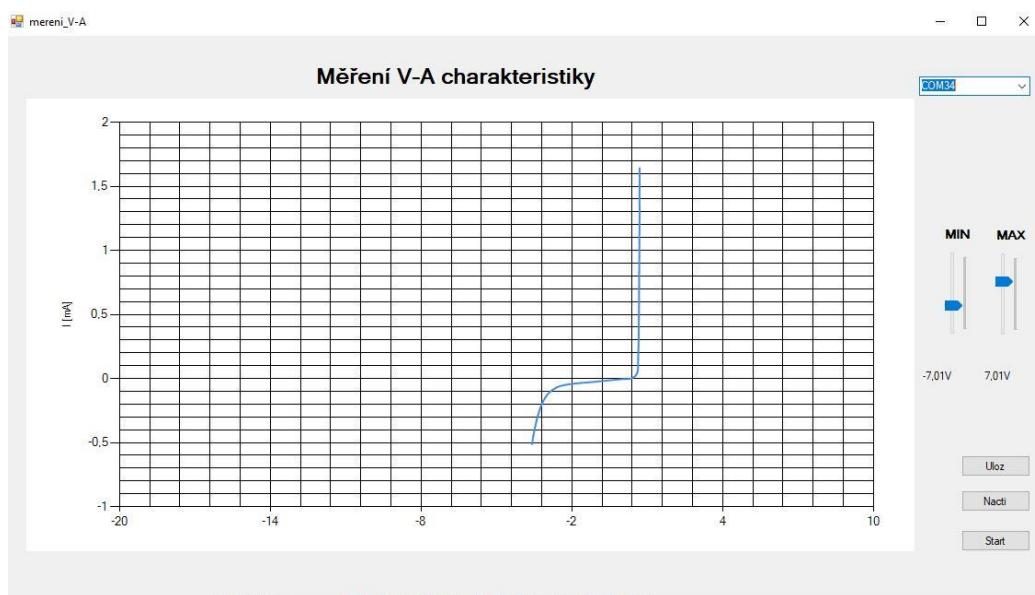
Obr. 74:měření DP $R=1k$ $C=100n$



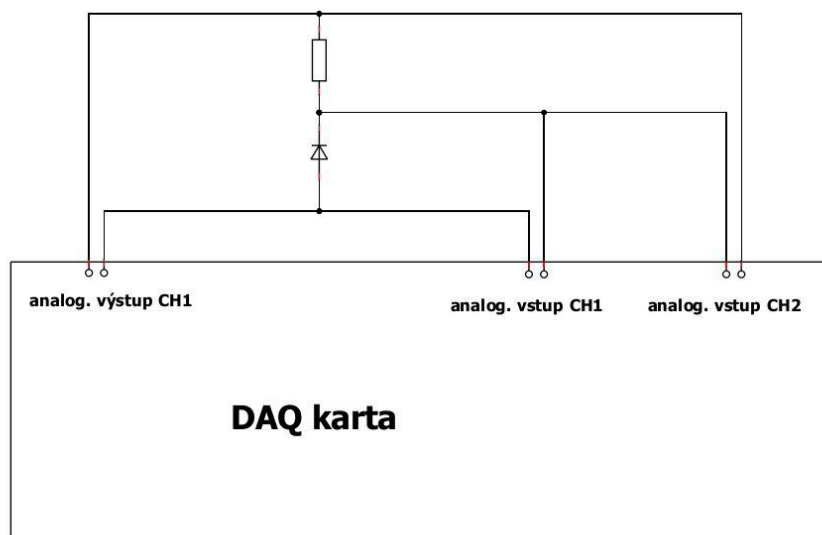
Obr. 75:zapojení měření filtrů

3.3.8 Měření V-A charakteristik

Na obrázku (Obr.76) je vidět změřená V-A charakteristika polovodičové Zenerovy diody. Dioda byla při měření zapojena v sérii s rezistorem $3,2\text{k}\Omega$. Vstup obvodu byl pak zapojen na analogový výstup kanálu 1 DAQ karty. Dále první kanál analogového vstupu karty snímal napětí na diodě a druhý úbytek na odporu, který byl ovládacím programem přepočítán na proud. Schéma zapojení je na obrázku (Obr.77)



Obr. 76: V-A charakteristika Zenerovy diody 1SMA4733-R1



Obr. 77: zapojení měření VA char. diod

Závěr

Cílem této práce bylo navrhnout DAQ zařízení pro sběr dat. První kapitola je věnována dělení systémů od struktury propojení systémů mezi sebou, přes používaná rozhraní až po HW realizaci. Druhá kapitola popisuje samotný postup při realizaci a je rozdělena na tři části. V první části kapitoly je popsána problematika HW realizace od konceptu až po popis jednotlivých komponent. Druhá část je pak věnována popisu algoritmu v programu mikrokontroleru STM32, který řídí veškeré periferie. V poslední část druhé kapitoly je popis ovládacích programů pro řízení DAQ karty psaných v C#. Třetí a poslední kapitola popisuje návrh desky plošných spojů, oživení a testování jednotlivých funkcí.

Návrh zařízení trval od myšlenky přes blokové schéma až k realizaci samotného hardwaru devět měsíců. Jednotlivé komponenty byly nejdříve vyzkoušeny na nepájivém poli nebo zkušební desce. Poté se přešlo k samotnému návrhu a výrobě finálního hardwaru. Bohužel i tak se daný návrh neobešel bez chyb, hlavně v analogové části.

Zařízení se ovládá pomocí tří programů, první z nich ovládá, resp. čte digitální, resp. analogový vstupy a výstupy. Další dva slouží pro provedení automatického měření V-A charakteristik diod nebo pro měření přenosových charakteristik filtrů.

Dále při realizaci analogového výstupu se ukázal problém se špatně zvoleným výstupním OZ, který má tendenci zkreslovat harmonický signál. Nejspíše kvůli nízké době přeběhu. Bohužel pro časovanou tíseň se nepodařilo tuto chybu odradit

Pokud by byla realizována další verze, tak by tento nedostatek byl odstraněn. Vhodně zvoleným výstupním OZ. Další vylepšení by určitě mohlo být vhodnější naroutování DPS, jelikož tento návrh je značně rozměrný.

Zadání tedy až na možnost generovat harmonicky signál bylo splněno. Zařízení se dá napájet externím adaptérem 24V/0,5A, který má konektor v podobě barel jacku 3,5mm. Zařízení disponuje 8 digitálními vstupy a výstupy. Také jedním digitálním vstupem pro měření frekvence a jedním digitálním výstupem pro generování PWM signálu. Dále pak dvěma analogovými výstupy, které se dají nastavit v rozmezí $\pm 20V$ DC. Také dvěma analogovými vstupy s rozsahem měření $\pm 20V$ a to jak DC složky, tak harmonického signálu (resp. amplitudy signálu). Zařízení se ovládá pomocí tří programů popsaných výše, kde jeden slouží pro jednoduché ovládaní vstupů a výstupu. Zbývající dva pak pro automatické provedení měření. Komunikace probíhá pomocí USB rozhraní s galvanickým oddělením. Pro ovládaní zařízení byly navrženy dva komunikační rámce, vysílací a přijímací. Pro kontrolu integrity dat byl do všech programů implementován kontrolní součet.

Literatura

- [1] HAASZ, Vladimír; NOVÁK, Jiří a ROZTOČIL, Jaroslav. *Číslicové měřicí systémy*. Vyd. 2. přeprac. Praha: České vysoké učení technické, 2000. ISBN 80-01-02219-6.
- [2] *Konektor IEEE-488 GPIB HPIB CN24 A Kabel IEEE 488*. Online. <https://cz.serial-cable.com>. 2018. Dostupné z: <https://cz.serial-cable.com/info/ieee-488-gpib-hpib-cn24-connector-and-ieee-74962829.html>. [cit. 2024-05-19].
- [3] NATION INSTRUMENT. *Nation Instrument*. Online. © 2024. Dostupné z: <https://www.ni.com/en.html>. [cit. 2024-05-25].
- [4] *Microlink*. Online. C. Dostupné z: <https://www.microlink.co.uk/tcpip-data-acquisition.html>. [cit. 2024-05-26].
- [5] *Referenční model ISO/OSI*. Online. In: Wikipedia: the free encyclopedia. San Francisco (CA): Wikimedia Foundation, 2023. Dostupné z: https://cs.wikipedia.org/wiki/Referen%C4%8Dn%C3%AD_model_ISO/OSI. [cit. 2024-05-26].
- [6] *Advantech*. Online. © 1983-2024. Dostupné z: <https://www.advantech.com/en-eu>. [cit. 2024-06-01].
- [7] *Datasheet stm32h730ab*. Online. © 2023. Dostupné z: <https://www.st.com/resource/en/datasheet/stm32h730ab.pdf>. [cit. 2024-06-06].
- [8] *TPS22942DCKR Datasheets*. Online. © 2008–2014. Dostupné z: <https://componentsearchengine.com/Datasheets/1/TPS22942DCKR.pdf>. [cit. 2024-06-06].
- [9] *TPS22860 Ultra-Low Leakage Load Switch*. Online. Copyright © 2015. Dostupné z: <https://www.ti.com/lit/ds/symlink/tps22860.pdf?ts=1717740696412>. [cit. 2024-06-07].
- [10] *Datasheet-bzt52b2v4*. Online. 2024. Dostupné z: <https://diotec.com/request/datasheet/bzt52b2v4.pdf>. [cit. 2024-06-07].
- [11] *TLP2367*. Online. 2017. Dostupné z: https://toshiba.semicon-storage.com/info/TLP2367_datasheet_en_20171025.pdf?did=36692&prodName=TLP2367. [cit. 2024-06-07].
- [12] *Data Sheet AD5543/AD5553*. Online. ©2002–2020. Dostupné z: https://www.analog.com/media/en/technical-documentation/data-sheets/ad5543_5553.pdf. [cit. 2024-06-09].
- [13] *Data Sheet ADuM3160*. Online. ©2010–2014. Dostupné z: <https://www.analog.com/media/en/technical-documentation/data-sheets/ADuM3160.pdf>. [cit. 2024-06-09].
- [14] *Datasheets-AD9832BRU*. Online. ©1999–2013. Dostupné z: <https://componentsearchengine.com/Datasheets/1/AD9832BRU.pdf>. [cit. 2024-06-09].
- [15] *Pa78u*. Online. 2023. Dostupné z: <https://www.apexanalog.com/resources/products/pa78u.pdf>. [cit. 2024-06-10].

- [16] *Wideband, Low-Distortion Fully Differential Amplifiers*. Online. 2002. Dostupné z: <https://www.ti.com/lit/ds/symlink/th4503.pdf?ts=1718200064265>. [cit. 2024-06-12].
- [17] *16-Bit, 1.25MSPS Analog-to-Digital Converter*. Online. © 2004–2011. Dostupné z: https://www.ti.com/lit/ds/symlink/ads1601.pdf?ts=1718139553842&ref_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FADS1601. [cit. 2024-06-12].
- [18] *TMUX1247 5-V Bidirectional, 2:1 (SPDT) General Purpose Switch*. Online. 2019. Dostupné z: <https://www.ti.com/lit/ds/symlink/tmux1247.pdf?ts=1718525167753>. [cit. 2024-06-16].
- [19] TEXAS INSTRUMENTS. *Single-supply, 2nd-order, Sallen-Key low-pass filter circuit*. Online. 2021. Dostupné z: <https://www.ti.com/lit/an/sboa226/sboa226.pdf?ts=1723973040894>. [cit. 2024-08-19].