

Univerzita Pardubice

Fakulta elektrotechniky a informatiky

Simulátor snímače průjezdu kolejového vozidla

Bakalářská práce

2023

Michal Kaplan

Univerzita Pardubice  
Fakulta elektrotechniky a informatiky  
Akademický rok: 2022/2023

# ZADÁNÍ BAKALÁŘSKÉ PRÁCE

(projektu, uměleckého díla, uměleckého výkonu)

Jméno a příjmení: **Michal Kaplan**  
Osobní číslo: **I20039**  
Studijní program: **B0714A150008 Automatizace**  
Téma práce: **Simulátor snímače průjezdu kolejového vozidla**  
Zadávající katedra: **Katedra řízení procesů**

## Zásady pro vypracování

Cílem práce je návrh a realizace elektronické jednotky hardwarového simulátoru senzoru průjezdu kolejového vozidla. Simulátor bude využit ke generování signálů potřebných pro testování příslušných monitorovacích elektronických přístrojů kolejových vozidel. Základem hardwarové realizace bude vybraný typ jednočipového mikropočítače. Vstupně výstupní obvody simulátoru budou kopírovat chování reálného senzoru. Firmware mikropočítače bude realizován v jazyce C, který bude vytvořen ve vhodně zvoleném vývojovém software. Kompletní realizace zařízení bude provedena na úrovni prototypového řešení, včetně příslušného testování. Součástí práce bude rešerše tematického zaměření práce, kompletní výrobní dokumentace konstrukčního řešení, okomentované zdrojové kódy firmware mikropočítače a podrobný uživatelský manuál.

Rozsah pracovní zprávy: **40**  
Rozsah grafických prací:  
Forma zpracování bakalářské práce: **tištěná/elektronická**

Seznam doporučené literatury:

MATOUŠEK, D., Aplikace mikrokontrolérů řady Atmel SMART SAM D na bázi ARM Cortex-M0+ CPU, 1. vydání, BEN – technická literatura, 2016, ISBN 978-80-7300-531-3  
MATOUŠEK, D., Práce s mikrokontroléry ATMEL AVR-3.díl, edice uP a praxe, 2. vydání, BEN – technická literatura, 2006, ISBN 80-7300-209-4  
ZÁHLAVA, V., Návrh a konstrukce DPS, BEN-technická literatura, 2010, ISBN 978-80-7300-266-4  
MAIXNER, L. a kol., Mechatronika, Brno, Computer Press, 2006, ISBN 80-251-1299-3

Vedoucí bakalářské práce: **Ing. Libor Havlíček, Ph.D.**  
Katedra řízení procesů

Datum zadání bakalářské práce: **16. prosince 2022**  
Termín odevzdání bakalářské práce: **12. května 2023**

**Ing. Zdeněk Němec, Ph.D.** v.r.  
děkan

L.S.

**Ing. Daniel Honc, Ph.D.** v.r.  
vedoucí katedry

V Pardubicích dne 9. ledna 2023

Prohlašuji:

Práci s názvem Simulátor snímače průjezdu kolejového vozidla jsem vypracoval samostatně. Veškeré literární prameny a informace, které jsem v práci využil, jsou uvedeny v seznamu použité literatury.

Byl jsem seznámen s tím, že se na moji práci vztahují práva a povinnosti vyplývající ze zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, zejména se skutečností, že Univerzita Pardubice má právo na uzavření licenční smlouvy o užití této práce jako školního díla podle § 60 odst. 1 autorského zákona, a s tím, že pokud dojde k užití této práce mnou nebo bude poskytnuta licence o užití jinému subjektu, je Univerzita Pardubice oprávněna ode mne požadovat přiměřený příspěvek na úhradu nákladů, které na vytvoření díla vynaložila, a to podle okolností až do jejich skutečné výše.

Beru na vědomí, že v souladu s § 47b zákona č. 111/1998 Sb., o vysokých školách a o změně a doplnění dalších zákonů (zákon o vysokých školách), ve znění pozdějších předpisů, a směrnicí Univerzity Pardubice č. 7/2019 Pravidla pro odevzdávání, zveřejňování a formální úpravu závěrečných prací, ve znění pozdějších dodatků, bude práce zveřejněna prostřednictvím Digitální knihovny Univerzity Pardubice.

V Pardubicích dne 13. 3. 2023

Michal Kaplan v.r.

## **PODĚKOVÁNÍ**

Rád bych zde poděkoval vedoucímu střediska elektroniky firmy STARMON, Ing. Jiřímu Holingerovi a kolegům za jejich rady a čas, který mi věnovali při tvorbě této práce. Dále děkuji vedoucímu práce, Ing. Liboru Havlíčkovi, Ph.D., za odbornou pomoc při zpracovávání podkladů.

V Pardubicích dne 13. 3. 2023

Michal Kaplan

## **ANOTACE**

*Bakalářská práce se věnuje návrhu a realizaci simulátoru snímače kolejových vozidel. Rešerše nás seznámí s využitím skutečného (simulovaného) senzoru, jeho principem a uvede možnosti pro dosažení jeho vstupně-výstupních parametrů. Obsahem jsou také algoritmy, použité pro generování výstupních průběhů pomocí mikropočítače. Závěr práce porovnává výsledky stanovených algoritmů.*

## **KLÍČOVÁ SLOVA**

*Snímač kolejového vozidla, RSR180, STM32, D/A převodník*

## **TITLE**

*Railway vehicle wheel pass sensor simulator*

## **ANNOTATION**

*This bachelor's thesis focuses on the design and implementation of a railway wheel pass sensor simulator. The thesis introduces us to the principle of the real (simulated) sensor and presents the possibilities for achieving its input-output parameters. In the thesis are also included algorithms used to generate the output waveforms using a microcontroller. The work concludes by comparing the effectiveness of the specified algorithms.*

## **KEYWORDS**

*Railway wheel pass sensor, RSR180, STM32, DAC*

# OBSAH

SEZNAM ILUSTRACÍ .....	9
SEZNAM TABULEK .....	11
SEZNAM ZKRATEK A ZNAČEK .....	12
ÚVOD .....	13
1. Železniční zabezpečovací technika .....	14
1.1 Přejezdová a staniční zabezpečovací zařízení .....	14
1.1.1 Kolejové obvody .....	14
1.1.2 Počítač náprav .....	15
1.2 Zabezpečovací technika firmy STARMON .....	15
1.2.1 Objektový kontrolér počítačícího bodu OCac .....	16
1.2.2 Snímač průjezdu kolejových vozidel RSR180 .....	17
2. Simulátor snímače kolejového vozidla .....	22
2.1 Požadavky na navrhovaný simulátor .....	22
3. Koncept hardware .....	24
4. Návrh hardware .....	26
4.1 Mikroprocesor a řízení .....	28
4.2 Howlandova proudová pumpa .....	31
4.3 Převodník USB-UART .....	32
4.4 Galvanické oddělení .....	33
4.5 Napájecí obvody .....	34
4.6 Uživatelské rozhraní .....	34
4.7 Měřicí a ochranné obvody .....	35
5. Návrh firmware .....	37
5.1 Příjem dat UART periferií .....	37
5.2 Komunikační protokol .....	37
5.3 Nastavení časovače .....	38

5.4	Nastavení digitálně-analogového převodníku.....	39
5.5	Výpočetní metody pro generování výstupních průběhů .....	40
5.5.1	Metoda lineární aproximace .....	40
5.5.2	Metoda zobecněné funkce .....	43
5.5.3	Metoda přímé digitální syntézy .....	46
6.	Výsledky navržených výpočetních metod.....	48
6.1	Výsledky metody lineární aproximace.....	48
6.2	Výsledky metody zobecněné funkce.....	49
6.3	Výsledky metody přímé digitální syntézy.....	50
7.	Desktopová aplikace.....	51
8.	Konstrukční řešení.....	54
	ZÁVĚR .....	56
	POUŽITÁ LITERATURA .....	57
	SEZNAM PŘÍLOH.....	59



## SEZNAM ILUSTRACÍ

<b>Obrázek 1:</b> Sériový a paralelní KO (PAVLAS, 2015) .....	15
<b>Obrázek 2:</b> OCcpu se síťovými prvky (STARMON, 2023) .....	16
<b>Obrázek 3:</b> Korektní ovlivnění nápravy (STARMON, 2022b).....	17
<b>Obrázek 4:</b> Uspořádání cívek v pouzdře snímače (ČERVENÝ, 2009).....	18
<b>Obrázek 5:</b> Upevnění snímače RSR180 (ČERVENÝ, 2009) .....	18
<b>Obrázek 6:</b> Průběh proudu při ovlivnění (ČERVENÝ, 2009) .....	19
<b>Obrázek 7:</b> Výstupní průběh nápravy č. 1 .....	20
<b>Obrázek 8:</b> Výstupní průběh nápravy č. 2 .....	20
<b>Obrázek 9:</b> Výstupní průběh nápravy č. 3.....	20
<b>Obrázek 10:</b> Náhradní schéma zapojení RSR180 (STARMON, 2023).....	21
<b>Obrázek 11:</b> Testovací kolej se snímačem RSR180.....	22
<b>Obrázek 12:</b> Blokové schéma navrhovaného simulátoru .....	22
<b>Obrázek 13:</b> Jednoduchý proudový zdroj (VALIPE, 2018).....	24
<b>Obrázek 14:</b> Improved Howland Pump (TEXAS INSTRUMENTS, 2020) .....	25
<b>Obrázek 15:</b> Horní pohled na DPS .....	26
<b>Obrázek 16:</b> Spodní pohled na DPS .....	27
<b>Obrázek 17:</b> Zapojení mikrokontroléru.....	29
<b>Obrázek 18:</b> Blokové schéma STM32L072xx .....	30
<b>Obrázek 19:</b> Schéma použitých proudových zdrojů .....	31
<b>Obrázek 20:</b> Schéma zapojení převodníku USB-UART.....	32
<b>Obrázek 21:</b> Schéma galvanického oddělení komunikace .....	33
<b>Obrázek 22:</b> Schéma napájecích obvodů .....	34
<b>Obrázek 23:</b> Obvod s LED a tlačítky .....	35
<b>Obrázek 24:</b> Programovací konektor a reset .....	35
<b>Obrázek 25:</b> Schéma měřícího a ochranného obvodu .....	36
<b>Obrázek 26:</b> Nízká frekvence časovače .....	39
<b>Obrázek 27:</b> Dostatečná frekvence časovače .....	39
<b>Obrázek 28:</b> Průběh metody lineární aproximace .....	41
<b>Obrázek 29:</b> Sekce generovaného průběhu .....	41
<b>Obrázek 30:</b> Průběh metody zobecněné funkce .....	44
<b>Obrázek 31:</b> Parametry výpočtu samostatného systému .....	45
<b>Obrázek 32:</b> Změna frekvence fázového akumulátoru (PINI, 2019) .....	46

<b>Obrázek 33:</b> Výsledek metody lineární aproximace .....	49
<b>Obrázek 34:</b> Výsledek metody zobecněné funkce .....	49
<b>Obrázek 35:</b> Výsledek metody přímé digitální syntézy .....	50
<b>Obrázek 36:</b> Úvodní strana aplikace .....	51
<b>Obrázek 37:</b> Průběh zobrazený grafem aplikace .....	52
<b>Obrázek 38:</b> Záložka DDS Generátor .....	53
<b>Obrázek 39:</b> Záložka Parametry funkce .....	53
<b>Obrázek 40:</b> Pouzdro SOFT-CASE výrobce OKW (OKW, 2023).....	54
<b>Obrázek 41:</b> Rozměry pouzdra SOFT-CASE .....	54
<b>Obrázek 42:</b> Hotový výrobek simulátoru .....	55
<b>Obrázek 43:</b> Model adaptéru tlačítek .....	55

## SEZNAM TABULEK

<b>Tabulka 1:</b> Popis komunikačního protokolu .....	38
<b>Tabulka 2:</b> Parametry testovacího průběhu .....	48
<b>Tabulka 3:</b> Specifikace signálů simulátoru .....	56

## SEZNAM ZKRATEK A ZNAČEK

- ADC – Analog to digital convertor (Analogově-digitální převodník)
- ARM – Advanced RISC Machines
- CMRR – Common mode rejection ratio (Činitel potlačení soufázového signálu)
- CMSIS – Cortex Microcontroller System Interface Standard
- COM – Communication port (Hardwarové rozhraní)
- DAC – Digital to analog convertor (Digitálně-analogový převodník)
- DDS – Direct digital synthesis (Přímá digitální syntéza)
- DMA – Direct Memory Access (Přímý přístup do paměti)
- DPS – Deska plošných spojů
- DTR – Data Terminal ready (Sériový signál)
- ESR – Ekvivalentní sériový odpor
- I2C – Inter-IC (rozhraní pro komunikaci mezi IC)
- LDO – Low dropout regulator (Regulátor s nízkým úbytkem)
- LED – Light emitting diode (Světlo emitující dioda)
- NDC – Koncentrátor dat
- OCac – Objektový kontrolér počítačícího bodu
- OZ – Operační zesilovač
- PLL – Phase-locked loop (fázový závěs)
- PWM – Pulse wide modulation (Pulsně šířková modulace)
- PZZ – Přejezdové zabezpečovací zařízení
- RSR180 – Snímač průjezdu kolejového vozidla
- RTS – Ready to send (Sériový signál)
- RX – Receive (Přijímací signál protokolu)
- SIRIUS – STARMON Innovative Railway Interlocking Universal Solution
- SPI – Serial peripheral interface (Rozhraní pro komunikaci mezi IC)
- STARMON – Společnost vyvíjející, mimo jiné, zabezpečovací zařízení pro vlakovou dopravu
- STM32 – Řada mikroprocesorů od firmy STM
- SZZ – Staniční zabezpečovací zařízení
- TX – Transmit (Vysílací signál protokolu)
- TZZ – Traťová zabezpečovací zařízení
- UART – Universal asynchronous receiver-transmitter
- USB – Universal serial bus (Univerzální sériová sběrnice)

# ÚVOD

Cílem práce je navrhnout řídicí jednotku pro simulátor senzoru průjezdu kolejového vozidla, který bude sloužit pro testování vyhodnocovacích obvodů příslušných systémů např. objektových kontrolérů počítačích bodů – OCac společnosti STARMON. Konceptem návrhu simulátoru je řešení dvou hlavních nedostatků vybraného reálného snímače, které vznikají při testování vyhodnocovacích obvodů v laboratorních podmínkách:

1. Reálný snímač pro svou správnou funkci vyžaduje montáž na kolejnici, což může z hlediska manipulace působit neprakticky.
2. Výstupní tvar průběhu reálného snímače je závislý na geometrii kola a rychlosti vlakového vozidla, a proto není možné dosáhnout přesných a opakovatelných výsledků pouhým pohybem kovového předmětu nad snímačem.

Hlavními požadavky na vyvíjený simulátor bude schopnost svými výstupními a řídicími obvody kopírovat funkci reálného snímače a zároveň podporovat komunikaci s desktopovou aplikací skrze, kterou lze dostatečně přesně nastavovat potřebné parametry. Při návrhu simulátoru bude také brán ohled na praktičnost a jednoduchou obsluhu.

První část práce bude nejprve věnována rešerši, zabývající se železniční zabezpečovací technologií. Blíže budou rozebrány prvky detekce kolejových vozidel.

Po seznámení s teorií zabezpečovací techniky bude následovat stanovení přesných požadavků na navrhovaný software a hardware simulátoru. V následujících částech bude popsán postup návrhu hardwaru, jehož jádrem bude mikropočítač typu STM32. Následovat budou také jednotlivé bloky zařízení, od proudových zdrojů přes galvanické oddělení až po sériovou komunikaci.

Po návrhu hardwaru bude následovat seznámení s řídicím programem, který obsluhuje UART komunikaci, periférii digitálně-analogového převodníku a vstupně-výstupní operace. Obsahem kapitoly budou také použité výpočetní metody pro generování výstupních průběhů skrze DAC převodník. Firmware mikropočítače bude napsán za pomoci CMSIS (Cortex Microcontroller Software Interface Standard) v jazyce C/C++.

V následující části budou porovnány výsledky zmíněných výpočetních metod.

Poslední kapitola bude věnována popisu desktopové uživatelské aplikace a jejímu prostředí.

# 1. Železniční zabezpečovací technika

Zabezpečovací technologie je soubor zařízení, která zajišťují bezpečný a efektivní provoz železniční dopravy. Tyto systémy jsou neustále modernizovány a zdokonalovány, aby zlepšili bezpečnostní kontrolu nad činností zaměstnanců dráhy anebo jejich činnost plně nahradili (HRŮZA, nedatováno).

## 1.1 Přejezdová a staniční zabezpečovací zařízení

Důležitou funkcí přejezdových zabezpečovacích zařízení (PZZ) a staničních zabezpečovacích zařízení (SZZ) je detekce kolejových vozidel.

PZZ využívají detekci pro spuštění světelných a zvukových výstrah přejezdu, popř. obsluhu břevien závor. SZZ pomocí detekce kontroluje pohyb kolejového vozidla stanicí po postavené vlakové cestě.

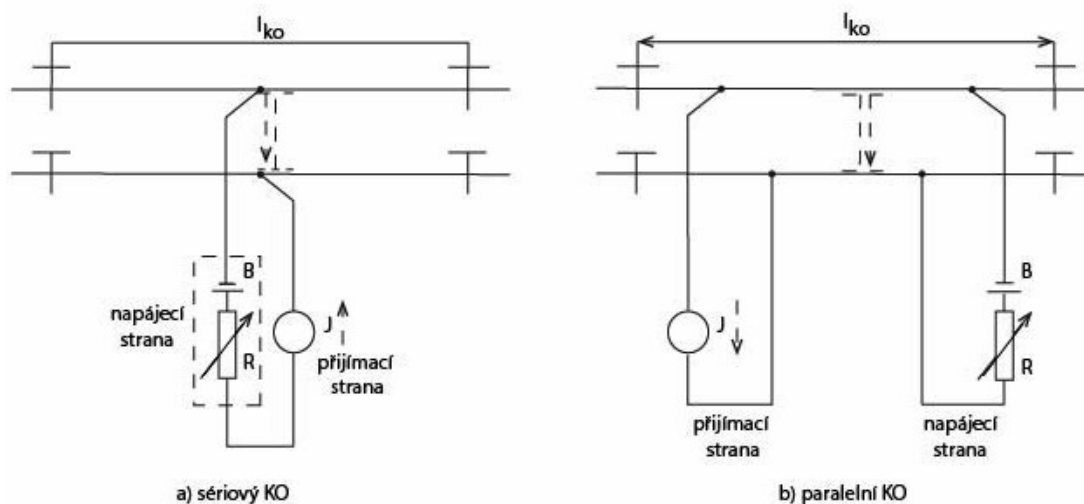
Detekování kolejových vozidel je zajištěno pomocí vnějších částí zabezpečovacích zařízení. Nejpoužívanějšími prvky jsou kolejové obvody a počítače náprav. Počítače náprav jsou instalovány do prostoru kolejiště, kdežto kolejové obvody jsou funkční částí kolejiště. V následujících kapitolách budou tyto prvky popsány blíže, především zmíněný počítač náprav, který zahrnuje snímač průjezdu kolejového vozidla (PAVLAS, 2015).

### 1.1.1 Kolejové obvody

Kolejový obvod funguje na principu využití obou kolejnic a nápravy kolejového vozidla (dvojkolí) pro uzavření snímacího obvodu. Nutnou podmínkou vytvoření kolejového obvodu je izolování obou kolejnic pro daný vyhodnocovací úsek. Jestliže kolejové vozidlo přejede přes izolovaný úsek, dvojkolí způsobí zkrat mezi kolejemi a úsek je vyhodnocen jako obsazený.

Podle způsobu vyhodnocování se kolejové obvody dělí na sériové, paralelní, jednopásové nebo dvoupásové. Obrázek 1 demonstruje příklad zapojení sériového a paralelního kolejového obvodu.

Jednou z hlavních nevýhod kolejového obvodu oproti počítači náprav je jeho omezená velikost sledovaného úseku. Na modernizovaných tratích se kolejové obvody nahrazují počítači náprav. (Wikimedia Foundation, nedatováno).



**Obrázek 1:** Sériový a paralelní KO (PAVLAS, 2015)

### 1.1.2 Počítač náprav

Počítač náprav je komplexní zařízení, schopné detekovat průjezd náprav. Využívá jeden a více počítacích bodů pro vyhodnocení obsazenosti úseku. Počítací bod je tvořen snímačem průjezdu kolejového vozidla, který informaci o průjezdu nápravy přenáší do vyhodnocovacích obvodů počítače náprav. Jestliže kolejové vozidlo přejede přes jeden počítací bod, úsek se obsadí a započítají se projeté nápravy a jejich směr pohybu. Úsek je uvolněn, pokud se projeté nápravy odečtou na druhém počítacím bodu (BÁRTA, 2020).

Příkladem počítače náprav může být zabezpečovací zařízení SIRIUS v kombinaci s objektovým kontrolérem počítacího bodu – OCac od společnosti STARMON, který pro detekci náprav využívá snímače průjezdu kolejových vozidel RSR180.

## 1.2 Zabezpečovací technika firmy STARMON

Celá tato kapitola vychází z informací dostupných z (STARMON, 2022a).

Společnost STARMON s.r.o. se zabývá vývojem a výrobou zabezpečovacích zařízení pro železniční dopravu. Jednou z nově vyvíjených technologií je zabezpečovací zařízení s označením SIRIUS 3.0 (STARMON Innovative Railway Interlocking Universal Solution).

Platforma SIRIUS byla vyvinuta s důrazem na univerzální, modulární a modifikovatelné využití, a proto lze toto řešení použít nejen pro prvky SZZ, TZZ a PZZ, ale i jako systém detekce drážních vozidel (tj. počítačů náprav).

Jádro systému tvoří dvojice technologických počítačů – OCcpu, využívající výkonné ARM procesory Cortex M4, které pracují v horké záloze. Podle požadavků na aktuální řešení jsou k technologickým počítačům přidány objektové kontroléry. Objektové kontroléry zajišťují potřebné funkce platformy, např. bezpečné vstupy (OCi), bezpečné výstupy (OCo), počítací bod (OCac), LED návěstidlo (OCsi), LED svítlna (OCled), výstražník (OCrs). Komunikaci mezi objektovými kontroléry a technologickými počítači zajišťují tzv. koncentrátory dat – NDC. K jednomu jádru lze připojit až 200 objektových kontrolérů s možností řetězení dalších jader pomocí bezpečné datové vazby.

Platformu SIRIUS lze využít pro výstavby jak malých, tak i rozsáhlých řešení železničních stanic, přejezdů a traťových úseků.



**Obrázek 2:** OCcpu se síťovými prvky (STARMON, 2023)

### 1.2.1 Objektový kontrolér počítacího bodu OCac

Celá tato kapitola vychází z informací dostupných z (STARMON, 2022b).

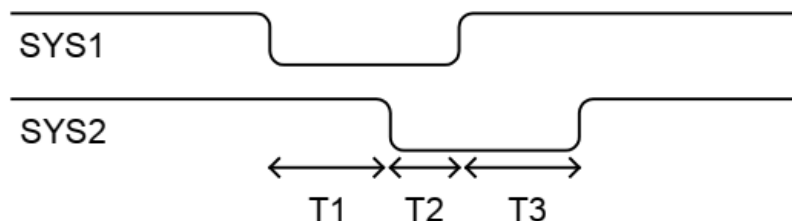
Funkce objektového kontroléru OCac spočívá v bezpečném vyhodnocení průjezdu náprav kolejových vozidel v místě počítacího bodu. Objektový kontrolér byl navržen pro propojení se snímač kolejových vozidel RSR180 od rakouského výrobce Frauscher. K jednomu objektovému kontroléru lze připojit pouze jeden snímač RSR180.

Snímač je připojen pomocí čtyř vodičů. Signály Sys1 a Sys2 jsou analogovými výstupy snímače. Z těchto signálů OCac vyhodnocuje stav počítacího bodu (volný/ obsazen/ porucha), směr pohybu a rychlost nápravy. Zbývající dva vodiče jsou napájením pro snímač, které je generováno objektovým kontrolérem. Detailněji budou signály ze snímače RSR180 popsány v kapitole 1.2.2

Jestliže signál Sys1 anebo Sys2 poklesne pod úroveň 75 % jmenovitého signálu, systém je obsazen. Uvolnění systému proběhne při návratu úrovně k 85 % jmenovitého signálu. Aby



došlo ke korektnímu započítání/odečtení nápravy, musejí být oba signály ovlivněny ve správné sekvenci. Obrázek 3 demonstruje korektní sekvenci ovlivnění pohybem jedné nápravy. Pokud úroveň signálů přesáhne 130% jmenovité hodnoty, je vyhodnocena porucha.



**Obrázek 3:** Korektní ovlivnění nápravy (STARMON, 2022b)

Směr pohybu nápravy je určen podle počátečního ovlivnění jednoho ze systémů. Z ovlivnění se měří časy T1, T2 a T3. Čas T1 odpovídá ovlivnění prvního kanálu po začátek ovlivnění druhého. Čas T2 je čas, po který jsou oba kanály ovlivněny a čas T3 odpovídá uvolnění prvního kanálu po uvolnění druhého kanálu. Započítání korektní nápravy je podmíněno také minimálními hranicemi těchto časů:

- T1\_MIN – 1,2 ms
- T2\_MIN – 240 us
- T3\_MIN – 1,2 ms

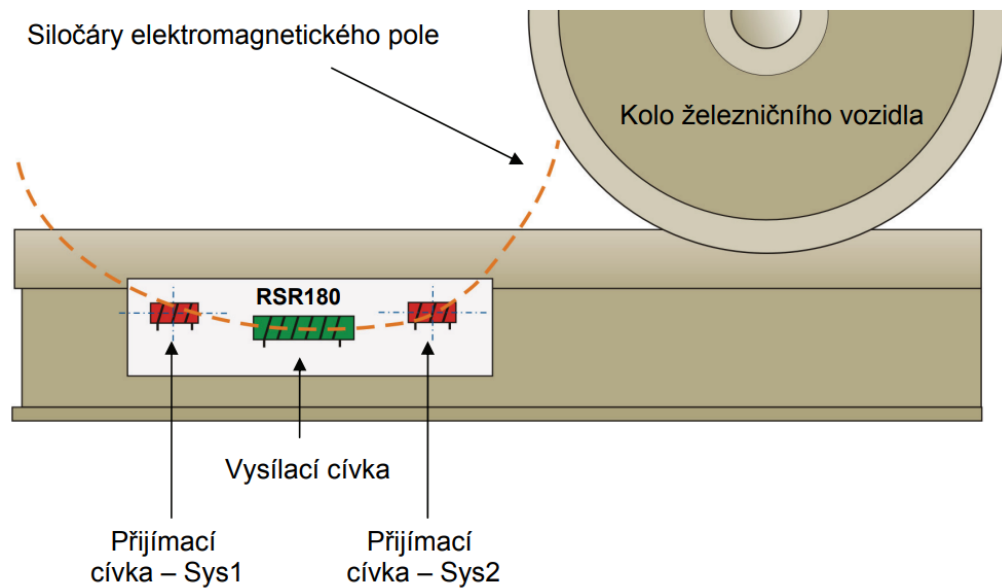
Při nedodržení korektní sekvence anebo minimální hranice časů, započítá se nekorektní ovlivnění.

### 1.2.2 Snímač průjezdu kolejových vozidel RSR180

Kolový senzor RSR180 je příkladem snímače průjezdu kolejových vozidel, který byl zmíněn v kapitole 1.1.2. Tento typ snímače je uveden nejenom v souvislosti s OCac, ale senzor RSR180 je jedním z nejpoužívanějších snímačů na českých železnicích (ČERVENÝ, 2009).

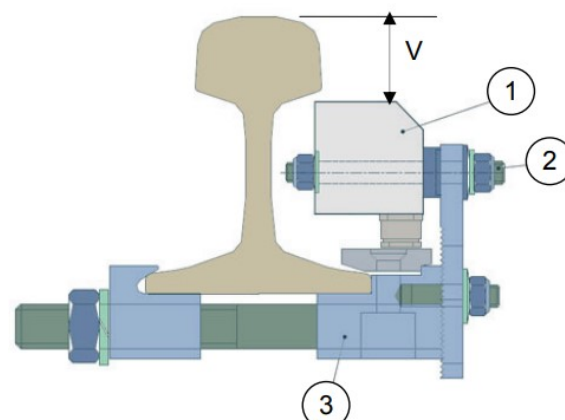
Snímač funguje na principu změny magnetické indukce. Magnetické siločáry vystupující z vysílací cívky (umístěné uprostřed pouzdra snímače) procházejí dvěma přijímacími cívkami (umístěné po stranách) a tvoří výstupní signály Sys1 a Sys2. Výstupní signály se chovají jako zdroje konstantního proudu. V případě přiblížení kovového tělesa k pouzdru snímače, dojde k naklonění magnetických siločar, a to vyvolá pokles proudu na

výstupech Sys1 a Sys2. Obrázek 4 demonstruje umístění cívek a siločar elektromagnetického pole.



**Obrázek 4:** Uspořádání cívek v pouzdře snímače (ČERVENÝ, 2009)

Jak už bylo uvedeno v úvodní části, pro správnou detekci náprav je kritická instalace snímače. Aby bylo dosaženo správné jmenovité hodnoty proudu na výstupech Sys1 a Sys2, je nutné přesné nastavení vzdálenosti snímače od hrany kolejnice. Obrázek 5 představuje boční pohled na připevněný snímač se vzdáleností „V“.

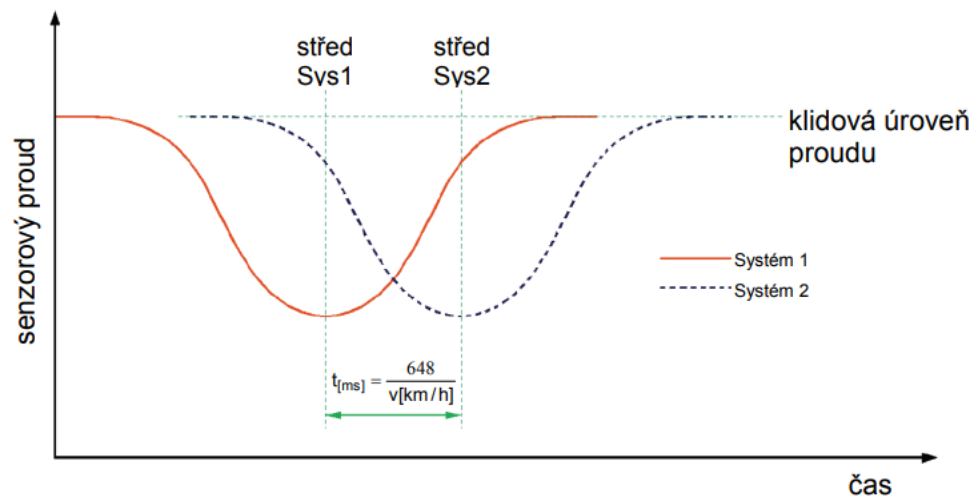


- 1) kolový senzor RSR180
- 2) upevňovací šroub
- 3) upevňovací souprava

**Obrázek 5:** Upevnění snímače RSR180 (ČERVENÝ, 2009)

Pro standartní montáž se vzdálenost „V“ volí v rozmezí 40 až 45 mm. Tím je zajištěn správný jmenovitý proud v klidovém stavu (neobsazený snímač).

Z interního dokumentu výrobce Frauscher lze dohledat, že výstupní proud systémů Sys1 a Sys2 je přibližně 4 mA. Při průjezdu nápravy tento proud klesá až na 1 mA. Z důvodu důvěrnosti dokumentu, bohužel nelze uvést graf závislosti výstupního proudu na různé vzdálenosti „V“ a geometrii vlakového kola. Uveden bude pouze průběh změny proudu výstupních kanálů při průjezdu jedné nápravy.



**Obrázek 6:** Průběh proudu při ovlivnění (ČERVENÝ, 2009)

Výstupní průběh obou systémů je identický a oba systémy se liší pouze ve fázovém posunu. Fázový posun je způsobený fyzickým umístěním přijímacích cívek, uvedených na Obrázek 4. Tento čas lze vyjádřit pomocí rovnice 1:

$$t = \frac{648}{v}$$

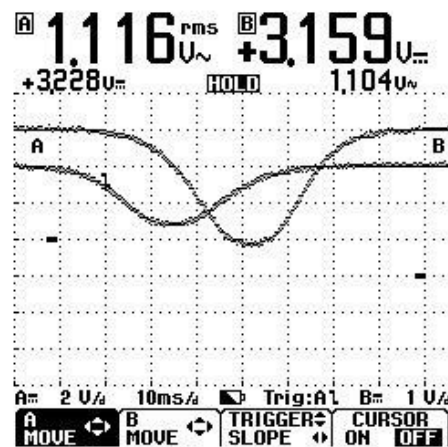
**Rovnice 1:** Fázový posun Sys1 a Sys2 (ČERVENÝ, 2009)

Kde:

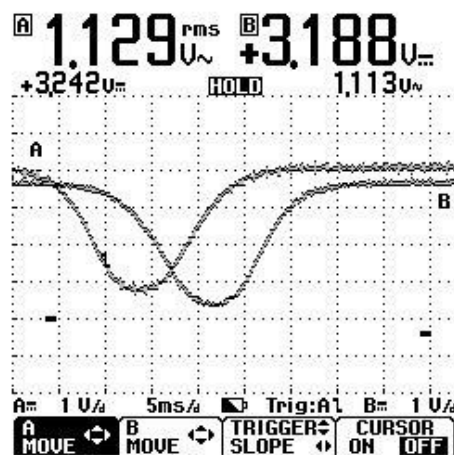
- $t$  je fázový posun [ms]
- $v$  je rychlost nápravy [km/h]

Na rychlosti nápravy není závislý jen fázový posun, ale i šířka a strmost průběhu. Vyjádření závislosti šířky a strmosti pomocí matematického vztahu nebylo možné dohledat, a proto bylo

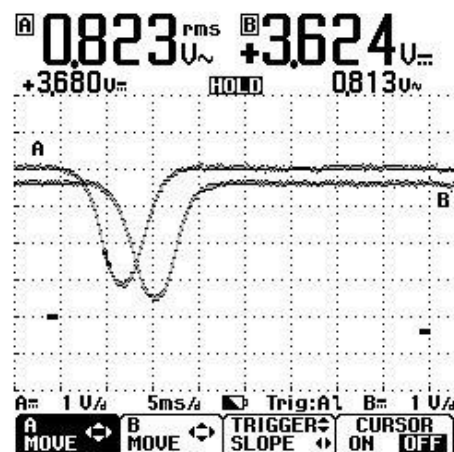
provedeno kontrolní měření se snímačem instalovaným v kolejišti ve stanici Choceň. Následující průběhy byly zaznamenány pomocí přenosného ručního osciloskopu Fluke 120B.



Obrázek 7: Výstupní průběh nápravy č. 1



Obrázek 8: Výstupní průběh nápravy č. 2

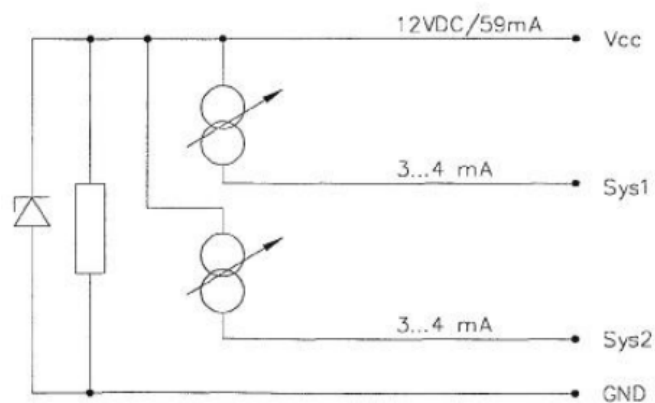


Obrázek 9: Výstupní průběh nápravy č. 3

Z obrázků 7-9 je viditelná změna šířky, strmosti a fázového posunu obou systémů v závislosti na rychlosti.

Snímač poskytuje také detekci případné poruchy při uvolnění a odpadnutí z kolejnice. V takovém případě se proud na výstupech Sys1 a Sys2 zvýší na hodnotu 6 mA.

Snímač mimo dvou výstupních systémů obsahuje také dvě napájecí svorky. Napájení snímače je realizováno stejnosměrným napětím 12V, popřípadě proudovým zdrojem 30V/59 mA (v případě velké vzdálenosti od zdroje). Obrázek 10 představuje náhradní schéma zapojení snímače.



**Obrázek 10:** Náhradní schéma zapojení RSR180 (STARMON, 2023)

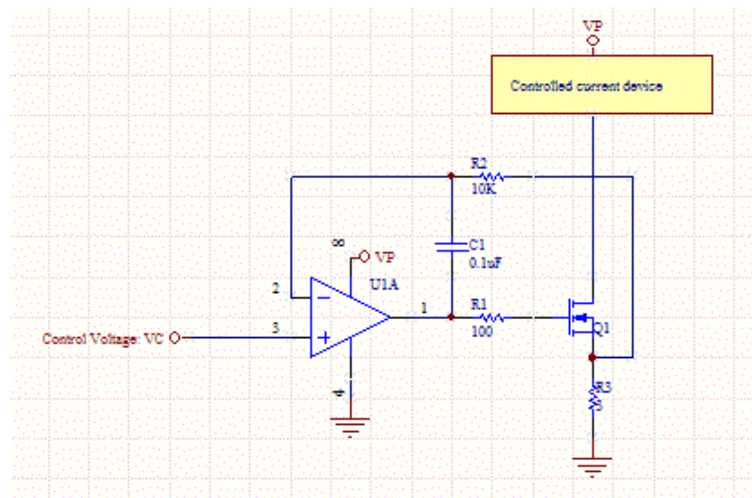


Jádro simulátoru by měl tvořit dostatečně výkonný mikroprocesor, který bude obsahovat potřebné periferie. Jeho hlavním úkolem bude generování požadovaného průběhu na základě dat přijatých z desktopové aplikace. Pro komunikaci s PC aplikací bude potřeba podpory UART protokolu. Spojení mezi PC a mikroprocesorem bude zajišťovat USB-UART převodník. Generovaný průběh bude přenášen do výstupních proudových zdrojů pomocí DAC periferie mikroprocesoru. Ta by měla podporovat dva nezávisle ovladatelné kanály pro obsluhu signálů Sys1 a Sys2. Napájení mikroprocesoru bude možné realizovat z připojeného USB konektoru anebo z externího napájení 12V, které bude především napájet výstupní proudové zdroje. Pro zvýšení bezpečnosti budou komunikační linky RX a TX galvanicky odděleny. Odděleno bude také napájení vstupující z USB rozhraní. Při případné poruše tak nedojde ke zničení připojeného zařízení. Proudové zdroje budou navrženy pro dosažení stejných parametrů skutečného snímače.

### 3. Koncept hardware

Hlavní myšlenkou simulátoru je, aby svojí funkcí kopíroval skutečný snímač. Z informací obsažených v kapitole 1.2.2, lze zjistit, že výstupní signály Sys1 a Sys2 se chovají jako zdroje proudu. Protože pro generování průběhů bude využit DAC převodník mikroprocesoru, je nutné, aby tento zdroj proudu byl ovládaný napětím.

Jednoduchým příkladem proudového zdroje řízeného napětím může být obvod z obrázku 13.



**Obrázek 13:** Jednoduchý proudový zdroj (VALIPE, 2018)

Zapojení vychází z obvodu napětíového sledovače. Operační zesilovač zvyšuje nebo snižuje napětí tranzistoru Q1 dokud se úbytek na R3 nerovná napětí na kladném vstupu OZ. Tímto způsobem je nastaven výstupní proud, který lze vyjádřit rovnicí 2:

$$I_{R3} = \frac{VC}{R3}$$

**Rovnice 2:** Požadovaný výstupní proud (VALIPE, 2018)

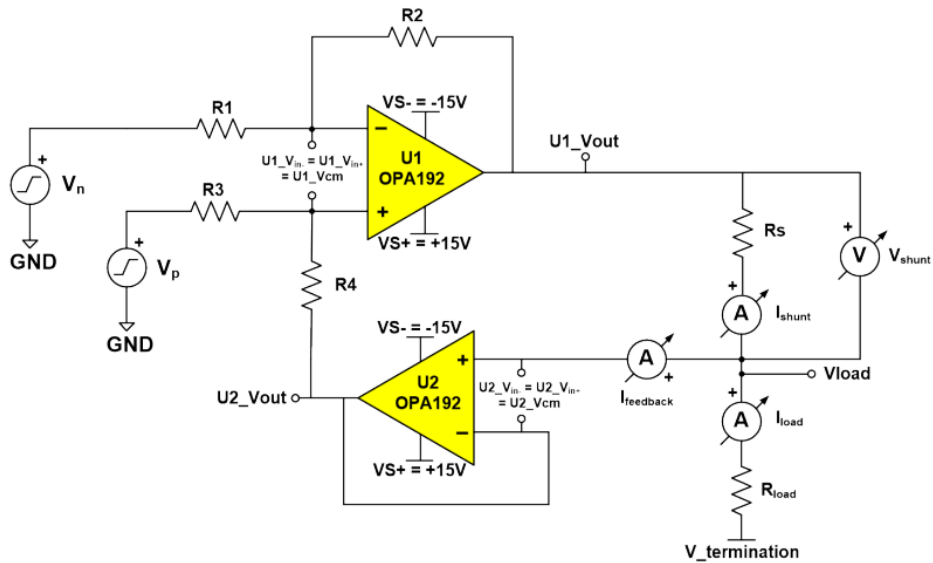
Kde:

- VC je vstupní ovládací napětí [V]
- R3 je hodnota snímacího odporu [ $\Omega$ ]

Toto zapojení bohužel nelze použít pro návrh simulátoru, protože připojená zátěž není zapojena vůči zemi.



Dalším možným zapojením proudového zdroje ovládaného napětím je tzv. Howlandova proudová pumpa. Oproti prvním uvedenému příkladu se zátěž připojuje vůči zemi.



**Obrázek 14:** Improved Howland Pump (TEXAS INSTRUMENTS, 2020)

Uvedené zapojení je vylepšeno o tzv. virtuální zem (zesilovač U2). Tím je eliminovaný proud ze zpětné vazby. Přináší to také výhodu, že rezistor R4 nemusí být kompenzovaný rezistorem Rs (oproti klasickému zapojení). Výstupní proud lze vyjádřit pomocí rovnice 3:

$$I_{Rload} = \frac{G * (V_p - V_n)}{R_s}$$

**Rovnice 3:** Výstupní proud Howlandova pumpa (TEXAS INSTRUMENTS, 2020)

$$G = \frac{R_2}{R_1}, (R_1 = R_3, R_2 = R_4)$$

**Rovnice 4:** Zesílení Howlandova pumpa (TEXAS INSTRUMENTS, 2020)

Kde:

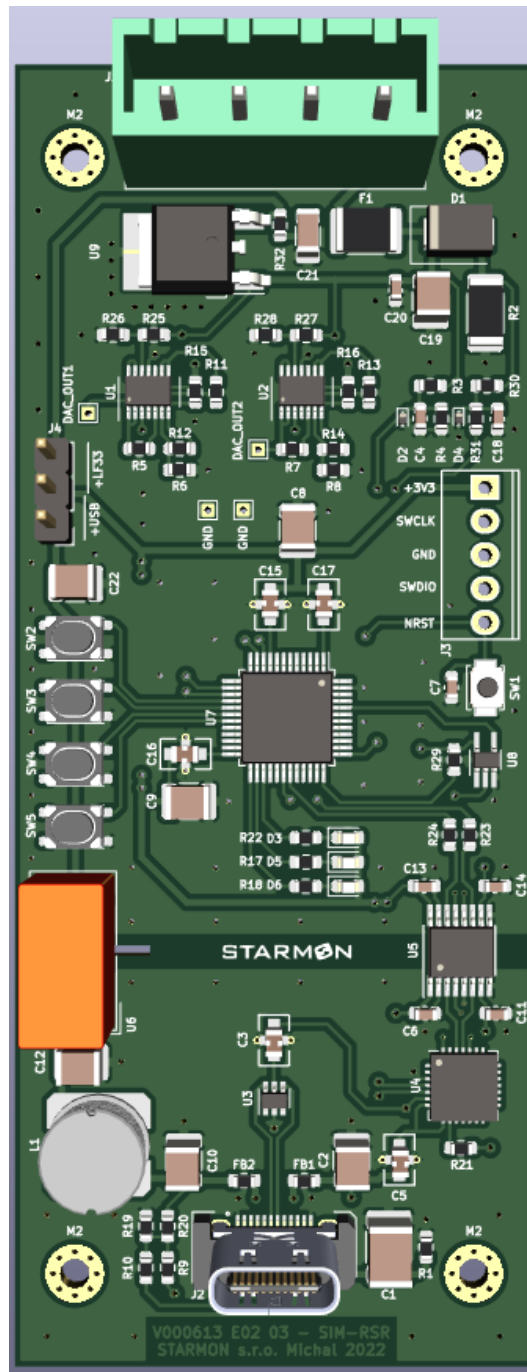
- G je zesílení [-]
- Vp je kladné vstupní ovládací napětí
- Vn je záporné vstupní ovládací napětí

Pro jednodušší návrh a větší stabilitu se doporučuje zvolit stejná hodnota rezistorů R1, R2, R3 a R4. Výsledný proud je poté závislý pouze na vstupním ovládacím napětí a velikosti odporu Rs. Hodnota rezistorů R1, R2, R3 a R4 by měla být v řádech jednotek ohmů. Při použití větších hodnot rezistorů může docházet k nestabilitě způsobenou teplotním šumem.

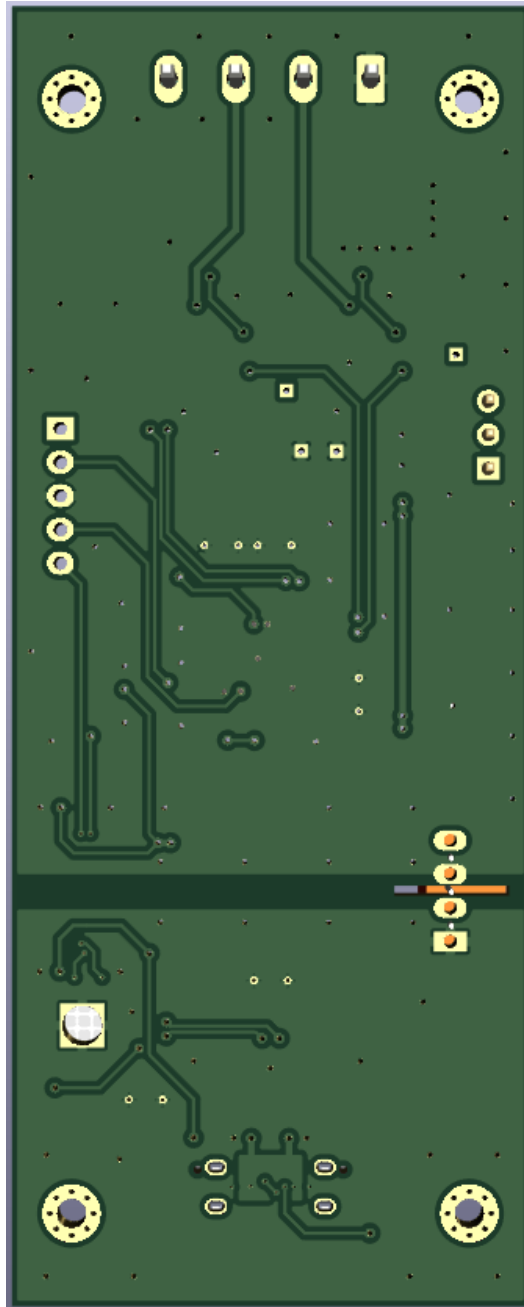
## 4. Návrh hardware

Podle uvedených nároků na simulátor v kapitole 2.1 byl navržen následující hardware.

Schéma a návrh desky plošných spojů byl vytvořen ve volně šiřitelném programu KiCad 7.0. Všechny výrobní materiály budou připojeny v příloze. Jednotlivé bloky řešení návrhu budou popsány v následujících odstavcích. Obrázek 15 a 16 zobrazuje 3D pohled na navrženou desku simulátoru.



Obrázek 15: Horní pohled na DPS



**Obrázek 16:** Spodní pohled na DPS

## 4.1 Mikroprocesor a řízení

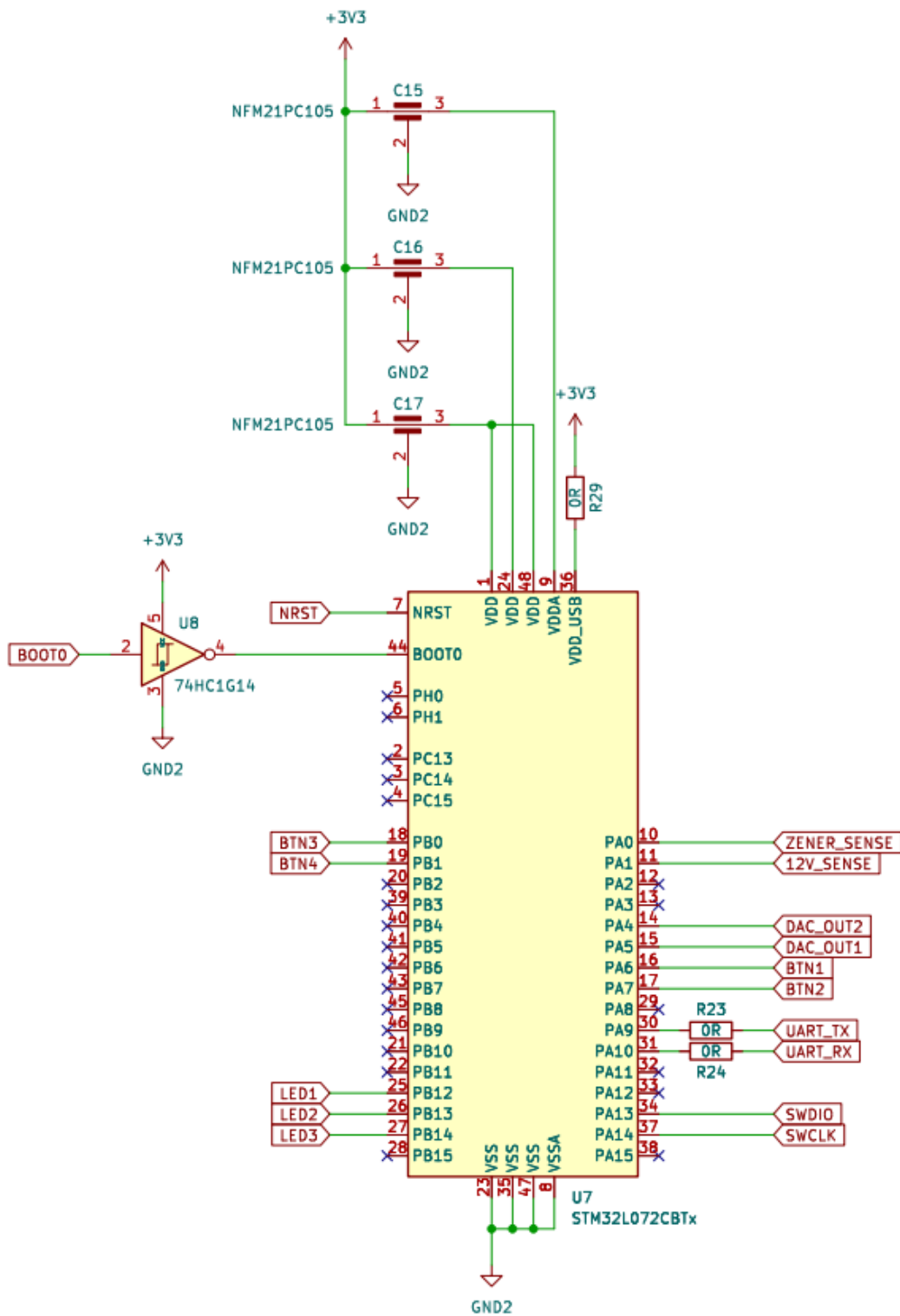
Informace použité v této kapitole pochází z (STMicroelectronics, 2023a), (STMicroelectronics, 2023b) a (STMicroelectronics, 2023c).

Jádrem simulátoru byl zvolen mikroprocesor STM32L072, firmy STMicroelectronics. Mikrokontrolér používá 32bitovou architekturu ARM Cortex-M0+. Za pomoci vnitřní děličky lze dosáhnout taktu až 32Mhz. Pro uživatelský program je vyhrazeno 192 kB paměti, uživatelské proměnné lze ukládat do 6 kB EEPROM paměti a za běhu mikroprocesor může přistupovat k 20 kB paměti SRAM. Vybraný typ STM32L072CBT6 je dodáván v pouzdře LQFP32, které využívá 32 pinů.

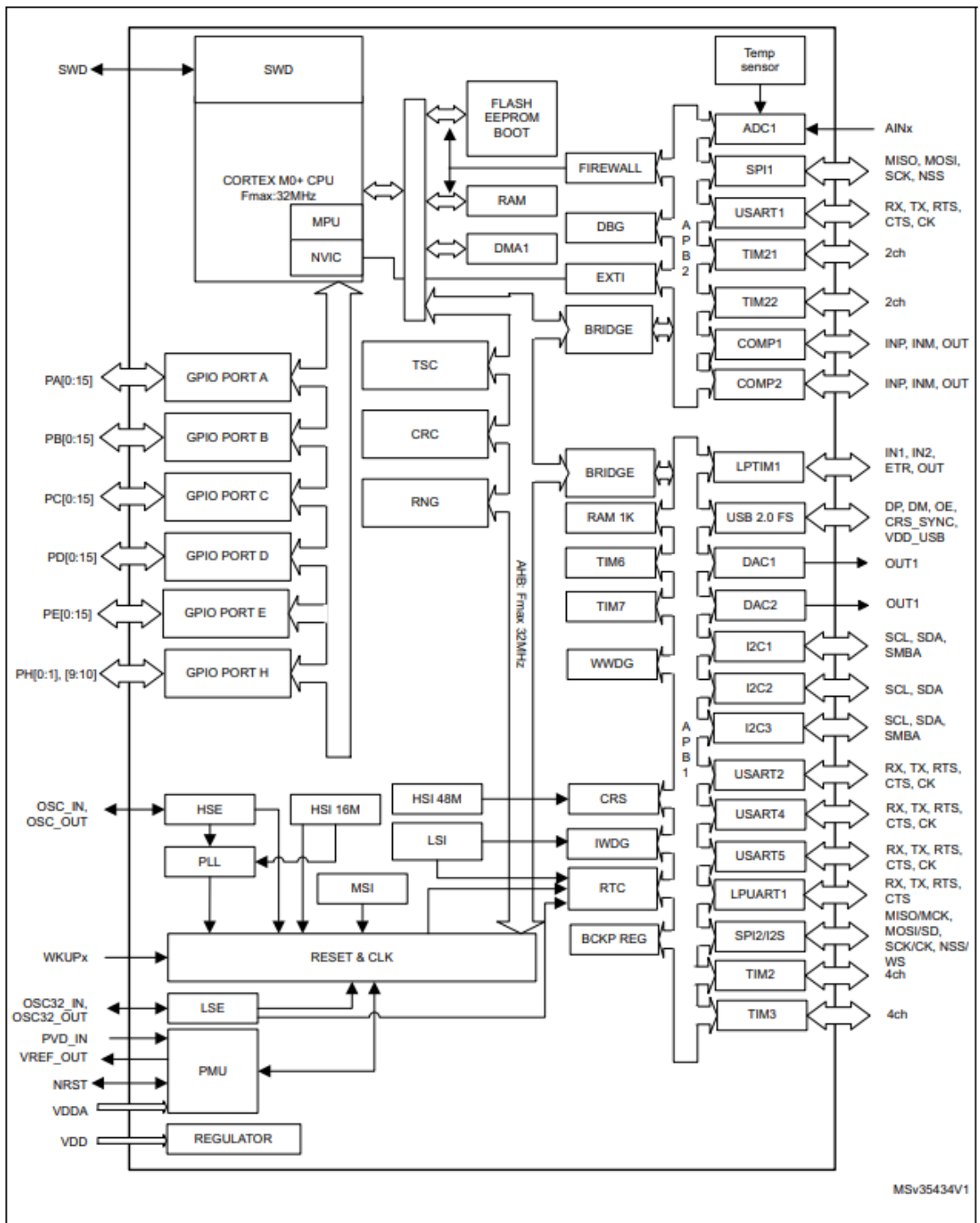
Tato řada mikroprocesorů obsahuje 11 čítačů/časovačů, které podporují základní funkce: input capture (zachycení impulsu, periody), output compare (generování přesných impulsů), PWM (řízení motorů). Velikost těchto čítačů je 16b, popřípadě TIM1 lze využít v 32b funkci. Dalšími potřebnými periferiemi může být integrovaný 12b analogově-digitální převodník až pro 16 různých kanálů. Při maximální vzorkovací frekvenci lze získat až 1,14 milionů snímků za vteřinu. K dispozici je také digitálně-analogový převodník s rozlišením 12b se dvěma nezávisle nastavitelnými výstupy. V neposlední řadě nechybí bohatá podpora komunikačních linek např. I2C (až 3x), USART (až 4x), SPI (až 2x).

Návrh simulátoru bude využívat především D/A převodníku. Jeho dva výstupní kanály budou využity pro ovládací signály proudových zdrojů. Poté bude využita jedna z linek USART periferie pro komunikaci s desktopovou aplikací. Ostatní dodatečné funkce budou obstarány I/O piny (ovládání LED, vstupy tlačítek).

Pro nastavení maximálního taktu mikroprocesoru není potřeba dodatečného externího oscilátoru. Takt lze nastavit pomocí PLL násobiče z vnitřního oscilátoru 8Mhz. Na obrázku 17 je uvedeno zapojení mikroprocesoru. Obrázek 18 obsahuje blokové schéma použitého mikroprocesoru.



Obrázek 17: Zapojení mikrokontroléru

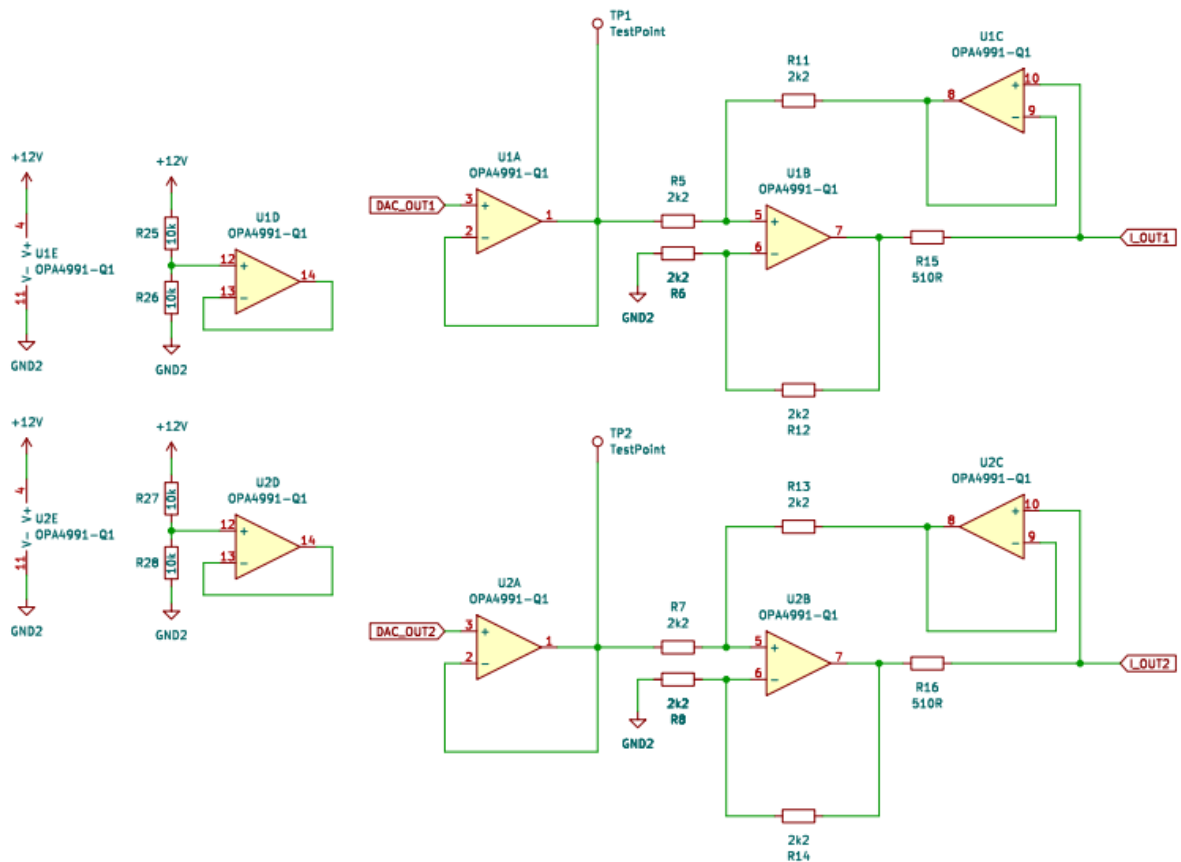


Obrázek 18: Blokové schéma STM32L072xx

## 4.2 Howlandova proudová pumpa

Z uvedených příkladů proudových zdrojů v kapitole 3 bylo použito zapojení tzv. Howlandovy proudové pumpy. Pro prototypové testování byl použit operační zesilovač LT1636 výrobce ANALOG DEVICES. Zvolený OZ vyniká především nízkou vstupní napětíovou nesymetrií, vysokou mírou potlačení součtového signálu (CMRR) a vysokým napětíovým zesílením (LINEAR TECHNOLOGY, 2023).

Při testování prototypového zapojení byl vybráný OZ velice stabilní. Jediný problém, který při měření nastal, byl v souvislosti s odpojitím zátěže. Přes zpětnou smyčku se na kladném vstupu OZ (viz obrázek 19, U1B, U2B – pin 5) vyskytne v momentě odpojení zátěže napájecí napětí, které by zničilo výstup mikrokontroléru. Problém byl odstraněn přidáním obvodu napětíového sledovače (viz obrázek 19, U1A, U1B). LT1636 obsahuje pouze 1 kanál. Z důvodu úspory prostoru a zvýšení integrity, pro finální návrh byl vybrán OPA4991 výrobce Texas Instruments, obsahující 4 kanály. Náhrada původního OZ kombinuje podobných parametrů, jako LT1636. Obrázek 19 obsahuje použité zapojení proudových zdrojů pro oba výstupní systémy Sys1 a Sys2.



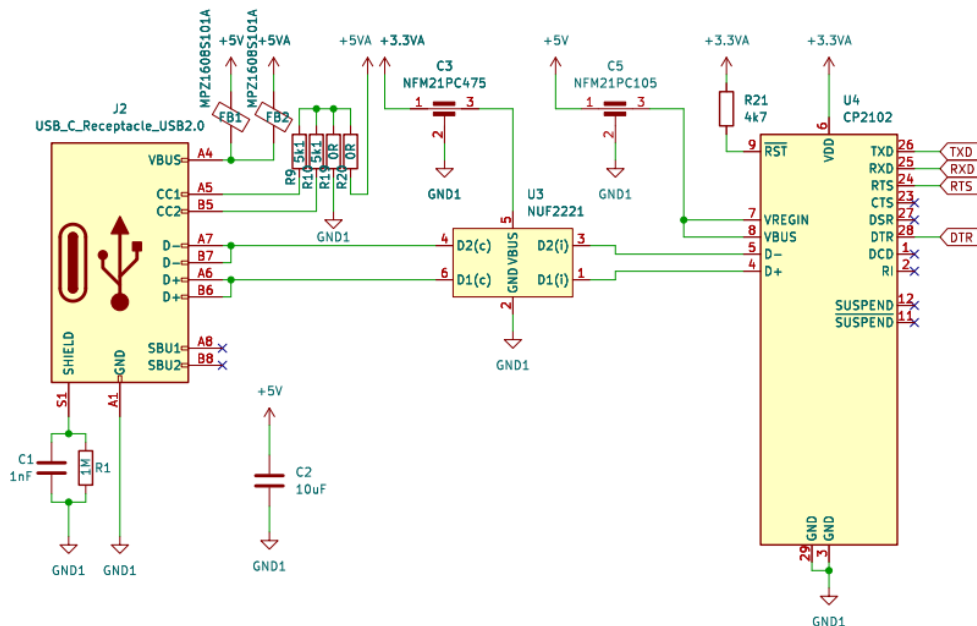
Obrázek 19: Schéma použitých proudových zdrojů

Použitá hodnota rezistorů 2k2 pro R5, R6, R7, R8, R11, R12, R13 a R14 se ukázala jako dostatečně stabilní (nízký teplotní šum). Aby bylo dosaženo požadovaného výstupního proudového rozsahu 0-6 mA (podle požadavků z kapitoly 1.2.2) byla podle Rovnice 3 určena hodnota odporů R15 a R16. Po dosazení maximálních požadovaných parametrů  $V_n = 0$ ,  $V_p = 3V$ ,  $G = 1$  a  $I_{load} = 6\text{ mA}$ , získaná hodnota z rovnice byla  $500\Omega$ . Pro rezistory R15 a R16 byla použita nejbližší hodnota z řady E24 =  $510\Omega$ .

Operační zesilovače jsou napájeny z externích 12V, které generuje objektový kontrolér OCac. Nevyužité kanály OZ byly zakončeny jako neinvertující zesilovače, aby se předešlo nechtěnému rušení.

### 4.3 Převodník USB-UART

Jedním z dříve uvedených požadavků na simulátor je podpora komunikace s desktopovou aplikací. Nejjednodušším způsobem, kterým lze připojit externí zařízení k PC je skrze USB (Universal Serial Bus). USB standard vznikl v roce 1996 a od té doby se stal jedním z nejrozšířenějších způsobů propojení jakýchkoliv zařízení. Standard mimo přenosu dat podporuje i napájení připojených zařízení. Vybraný mikroprocesor má přímou podporu USB 2.0 rozhraní a připojení lze realizovat přes integrovanou periférii. Z důvodu časové náročnosti návrhu firmwaru simulátoru bude použit externí převodník. USB protokol je velice komplexní a externí převodník dovoluje použití jednoduššího protokolu, např. UART. Pro návrh simulátoru byl vybrán převodník CP2102.



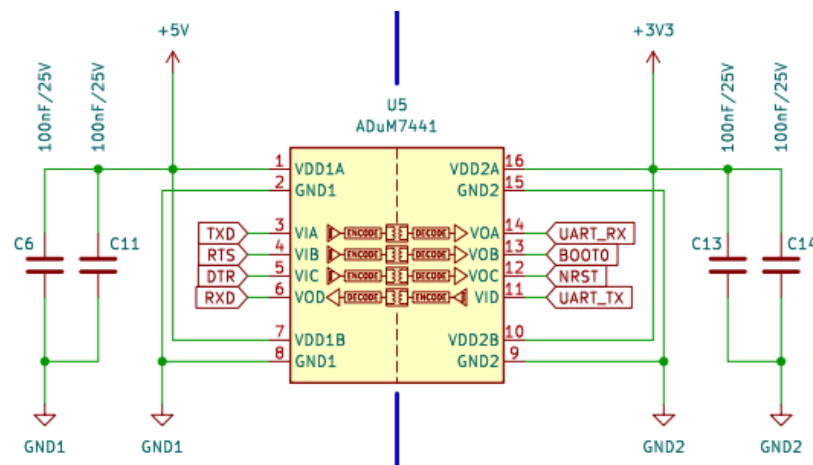
Obrázek 20: Schéma zapojení převodníku USB-UART



Implementace uvedeného převodníku je velmi jednoduchá. Datové signály USB (D+ a D-) vstupují z USB-C konektoru do převodníku. Pro filtraci rušení jsou signály přivedeny přes obvod NUF2221. Z převodníku jsou k mikroprocesoru vyvedeny signály TX a RX (UART periferie). Převodník podporuje i tzv. hardware handshake signály. Ty lze využít při řízení komunikace anebo jako vstupně-výstupní piny. V našem případě RTS ovládá reset pin mikroprocesoru a DTR ovládá boot select mikroprocesoru.

#### 4.4 Galvanické oddělení

Do zařízení mimo napájení z USB konektoru vstupuje externí napájení 12V z objektového kontroléru. Při případné poruše objektového kontroléru anebo chybě na simulátoru by mohlo dojít k nenávratnému poškození připojeného zařízení (PC). Pomocí galvanického (elektrického) oddělení lze případnému poškození předejít. Nejvíce zranitelné mohou být komunikační signály k mikroprocesoru. Pro oddělení signálních linek byl vybrán digitální oddělovač ADuM7441 od výrobce ANALOG DEVICES. Tento obvod obsahuje čtyři kanály a byl vybrán kvůli podpoře různých napětí na oddělených stranách (5V pro USB a 3V3 pro mikroprocesor). Obvod funguje na principu elektromagnetické indukce a podporuje rychlost komunikace až do 25Mb za sekundu. Poskytované galvanické oddělení je až do 1kV (ANALOG DEVICES, 2015).

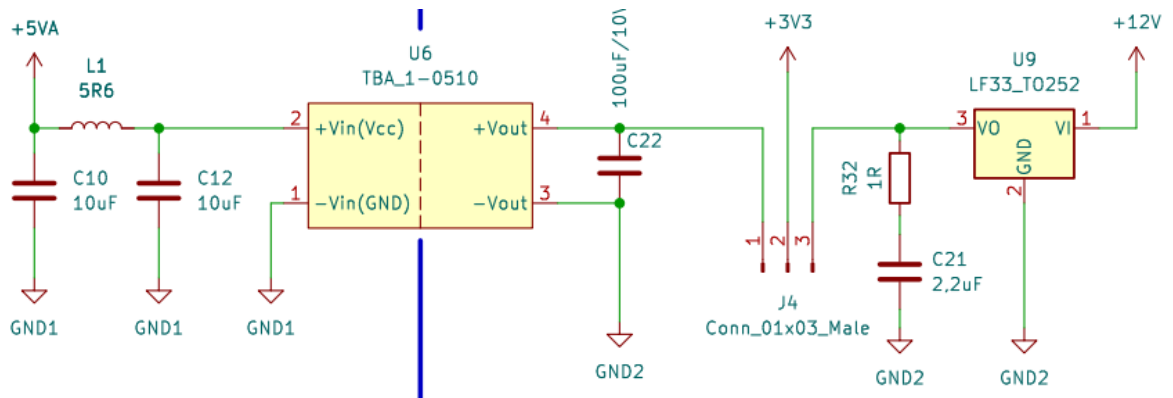


**Obrázek 21:** Schéma galvanického oddělení komunikace

Podle doporučeného zapojení byly k obvodu přidány filtrační kondenzátory 100nF pro zajištění stability (viz obrázek 21).

## 4.5 Napájecí obvody

Napájení mikroprocesoru lze realizovat z napájení USB anebo externích 12V. Požadovaný zdroj lze vybrat přepojením konektoru J4 (viz obrázek 22). Mikroprocesor pro své napájení vyžaduje 3V3, a proto je nutné napájení stabilizovat. Externích 12V z objektového kontroléru je stabilizováno pomocí stabilizátoru s nízkým úbytkem napětí (LDO) LF33. Napájení z USB je stabilizováno pomocí DC/DC step-down měniče TBA 1-0510. Tento obvod obsahuje také galvanické oddělení do 1kV. Pokud by byl použit stabilizátor bez galvanického oddělení, použití obvodu ADuM7441 by postrádalo smysl.



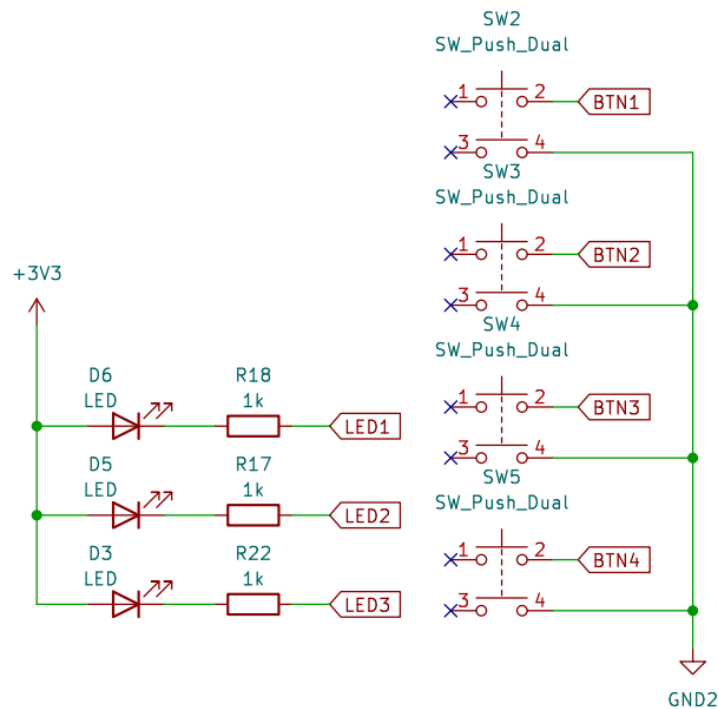
Obrázek 22: Schéma napájecích obvodů

Vstupní filtr tvořený cívkou L1 zabraňuje zpětnému rušení od spínaného měniče DC/DC. Důležitou roli hrají také součástky R32 a C21. Obvod LF33 vyžaduje výstupní impedanci v rozmezí od 0,1 až 10R, bez které může dojít ke kmitání a zničení připojených součástek. Keramické kondenzátory mají velmi nízký sériový odpor (ESR) a proto je nutné ESR kompenzovat použitým zapojením.

## 4.6 Uživatelské rozhraní

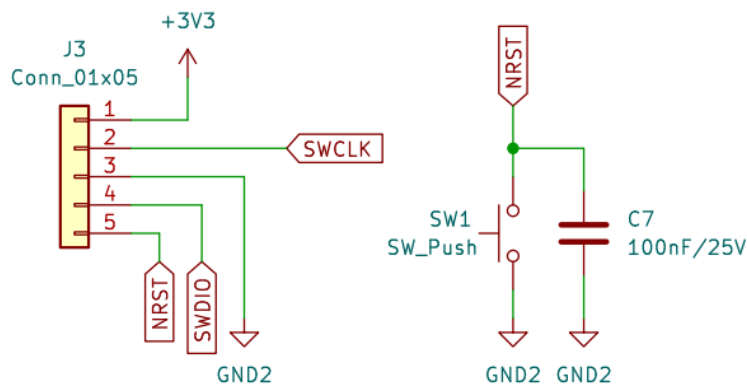
Pro snadnou indikaci právě prováděné činnosti mikroprocesoru slouží tři LED různých barev.

Aby funkce simulátoru nebyla podmíněna pouze připojenou aplikací, jsou do návrhu přidány čtyři tlačítka, přes které bude možné generovat předem definované průběhy. Tlačítka a LED jsou připojeny k mikroprocesoru (viz obrázek 23).



**Obrázek 23:** Obvod s LED a tlačítky

Pro jednoduchý přístup k ladění a nahrávání firmwaru mikroprocesoru je do návrhu přidán také programovací konektor. Nechybí i resetovací tlačítko pro rychlé restartování mikroprocesoru (viz obrázek 24).

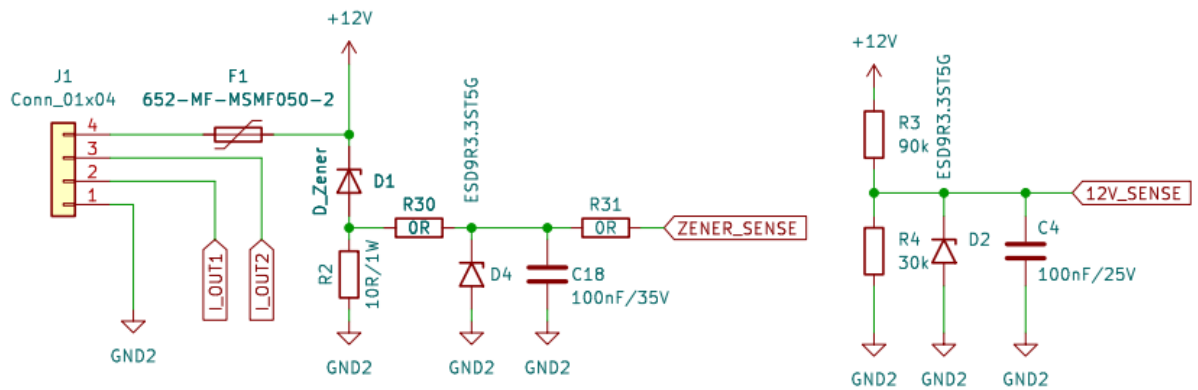


**Obrázek 24:** Programovací konektor a reset

## 4.7 Měřicí a ochranné obvody

Pro informační účely lze měřit přítomnost a úroveň externího napájení 12V. Měření je prováděno analogově-digitálním převodníkem mikroprocesoru. Napájecí napětí je upraveno pro vstup ADC periferie pomocí děliče napětí a pro dodatečnou ochranu je přidán varistor.

Samotné napájení 12V je do zařízení přivedeno přes vratnou pojistku 0,5A. Ochranu proti přepětí tvoří zenerova dioda omezená výkonovým rezistorem. Úbytek na tomto rezistoru lze měřit stejně jako napájecí napětí (viz obrázek 25).



**Obrázek 25:** Schéma měřícího a ochranného obvodu

## 5. Návrh firmware

Firmware mikropočítače byl napsán v jazyce C/C++ za použití vývojového prostředí Keil uVision. Vývojová platforma podporuje širokou řadu mikroprocesorů s architekturou ARM. Pro abstrakci hardware byla použita volně dostupná knihovna CMSIS, která zjednodušuje práci a přístup k perifériím mikroprocesoru.

V hlavní funkci programu s názvem main, se nejprve provede inicializace potřebných periférií. Program poté pokračuje ve vykonávání hlavní smyčky. Nejprve se čeká na příjem dat z desktopové aplikace. U přijatých dat se zkontroluje jejich celistvost, a jestliže jsou korektní, mikroprocesor odpoví zpět aplikaci znakem 0xFF. V opačném případě mikroprocesor neodpoví. Z korektních přijatých dat jsou vypočítány potřebné parametry (podle použité metody pro generování průběhu) a poté je spuštěn časovač. Vykreslování výstupního průběhu skrze DAC periférii je prováděno v obsluze přerušení časovače. Časovač se automaticky vypne po posledním vykresleném vzorku a program se opakuje.

Zdrojové kódy firmwaru budou připojeny v příloze.

### 5.1 Příjem dat UART periférií

Příjem dat z aplikace je realizován UART periférií. Přenosová rychlost byla nastavena na 115200bps. Komunikace využívá jednoho start bitu a jednoho stop bitu bez využití parity. Přenášená informace po sběrnici má velikost jeden byte.

Pro zjednodušený příjem dat je povolena jednotka DMA (Direct Memory Access). Přijatá data jsou automaticky vkládána do kruhového bufferu. Po přijetí kompletního komunikačního protokolu jsou data z bufferu vyčteny.

### 5.2 Komunikační protokol

Pro komunikaci byl navržen jednoduchý komunikační protokol. Délka protokolu je fixní a jedna zpráva obsahuje 31 bytů. Každá zpráva začíná úvodním znakem 0xFF a za ním následuje příkaz 0x01. Pro budoucí využití lze přidat více příkazů, prozatím simulátor vykonává pouze generování průběhu. Následující byty obsahují informace důležité pro vykreslení tvaru výstupního průběhu.

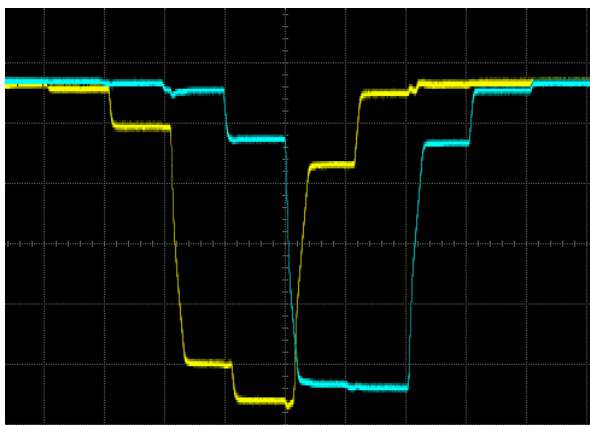
Kompletní komunikační protokol je zobrazen v tabulce 1 s popisem jednotlivých bytů.

**Tabulka 1: Popis komunikačního protokolu**

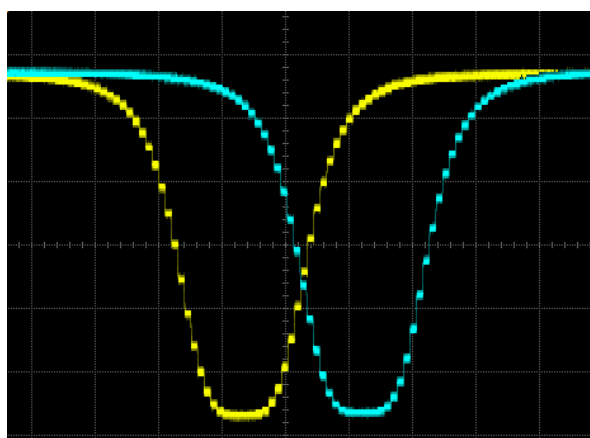
1. byte	Úvodní znak	0xFF
2. byte	Vykonávaný příkaz	0x01
3. byte	Směr pohybu nápravy	0x00, 0x01
4. a 5. byte	Doba obsazení Sys1	0x0000 – 0xFFFF
6. a 7. byte	Doba obsazení Sys2	0x0000 – 0xFFFF
8. a 9. byte	Klidový proud Sys1	0x0000 – 0xBB8
10. a 11. byte	Obsazený proud Sys1	0x0000 – 0xBB8
12. a 13. byte	Klidový proud Sys2	0x0000 – 0xBB8
14. a 15. byte	Obsazený proud Sys2	0x0000 – 0xBB8
16. a 17. byte	Doba mezi další nápravou	0x0000 – 0xFFFF
18. byte	Počet generovaných náprav	0x00 – 0xFF
19. byte	Aktivní výstupy	0x00 – 0x03
20. a 21. byte	Doba fázového posunu	0x0000 – 0xFFFF
22. byte	Aktivní DDS výstupy	0x00 – 0x03
23. a 24. byte	Frekvence DDS	0x0000 – 0xFFFF
25. byte	Zesílení DDS	0x00 – 0xFF
26. a 27. byte	Konstanta A	0x00 – 0xFF
28. a 29. byte	Konstanta B	0x00 – 0xFF
30. a 31. byte	Konstanta C	0x00 – 0xFF

### 5.3 Nastavení časovače

Výstup digitálně-analogového převodníku je aktualizován v přerušení časovače. Frekvence přerušení časovače tedy musí být dostatečně vysoká, aby bylo možné zobrazit i nejrychlejší požadované průběhy s odpovídajícím počtem vzorků. Jelikož na DAC výstupech není žádný filtr, generovaný tvar bude odpovídat diskrétní formě signálu. Obrázek 26 demonstruje deformovaný průběh signálu způsobený nízkou frekvencí. Na obrázku 27 je stejný průběh s dostatečně vysokou frekvencí.



**Obrázek 26:** Nízká frekvence časovače



**Obrázek 27:** Dostatečná frekvence časovače

I přesto, že průběh na obrázku 27 má viditelně rozeznatelné úrovně změn, dá se tvar považovat za dostatečně přesný v porovnání se skutečnými průběhy (viz obrázek 7-9). Tento průběh byl změřen už jednou z implementovaných výpočetních metod (kapitola 5.5.3), s frekvencí časovače  $TIM6 = 50 \text{ kHz}$  ( $20 \mu\text{s}$ ). Šířka obou signálů odpovídá  $1 \text{ ms}$  (v  $75 \%$  úrovně signálu).

Nepředpokládá se, že by simulátor měl generovat rychlejší signály, a proto je vybraná frekvence dostatečná.

#### **5.4 Nastavení digitálně-analogového převodníku**

Digitálně-analogový převodník je využíván v duálním režimu (dva nezávislé výstupy) s 12b rozlišením (4096 úrovní). Periferie byla nakonfigurována, aby výstupní hodnota DAC kanálů byla aktualizována s požadavkem softwaru. Požadovaná výstupní hodnota je zapsána do příslušného registru DAC periferie, ze kterého je později načtena do výstupního registru DAC.

Hodnotu na výstupu DAC lze vyjádřit pomocí rovnice 5:

$$DACoutputx = V_{REF+} * \frac{DOR}{4096}$$

**Rovnice 5:** Výpočet výstupního napětí DAC výstupu

Kde:

- $V_{ref+}$  je referenční napětí převodníku (Stejně jako VCC u STM32L0) [V]
- DOR je hodnota výstupního registru periferie [-]
- DACoutputx je hodnota výstupního napětí požadovaného kanálu [V]

Velikost výstupního proudu proudového zdroje podle výstupního napětí DAC lze získat pomocí rovnice 6:

$$I_{SYSx} = 2 * DACoutput$$

**Rovnice 6:** Výstupní proud podle napětí DAC výstupu

Kde:

- DACoutputx je hodnota výstupního napětí požadovaného kanálu [V]
- $I_{sysx}$  je hodnota výstupního proudu odpovídajícího systému [mA]

## 5.5 Výpočetní metody pro generování výstupních průběhů

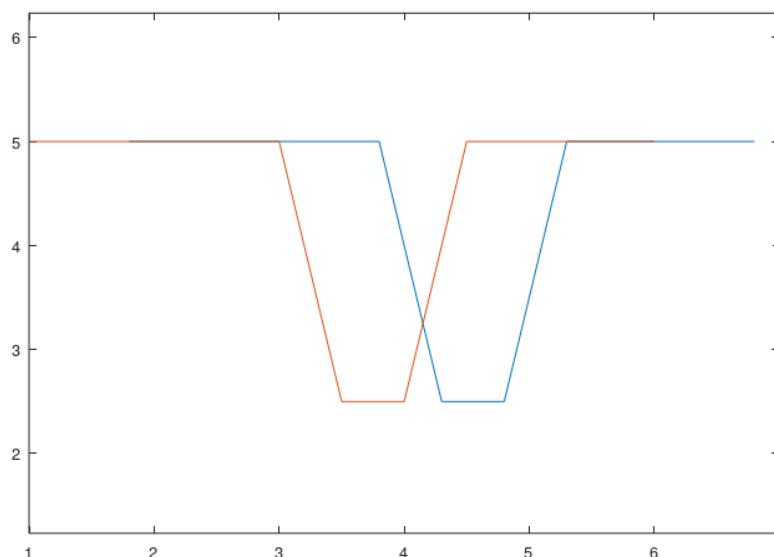
Hlavní funkcí simulátoru je generování požadovaných průběhů, odpovídající výstupním tvarům snímače RSR180 (viz obrázek 7-9). Pro splnění tohoto požadavku byly navrženy tři výpočetní metody, které kombinují různé výhody a nevýhody generovaných průběhů.

Následující kapitoly popisují implementaci těchto metod pro firmware simulátoru.

### 5.5.1 Metoda lineární aproximace

Nejjednodušším způsobem pro napodobení průběhu skutečného snímače (viz obrázek 7-9), bez použití kvadratické rovnice, může být aproximace lineární přímkou. Obrázek 28 demonstruje aproximovaný průběh, vygenerovaný programem Octave, který byl použit pro identifikaci a modelování použitých metod.

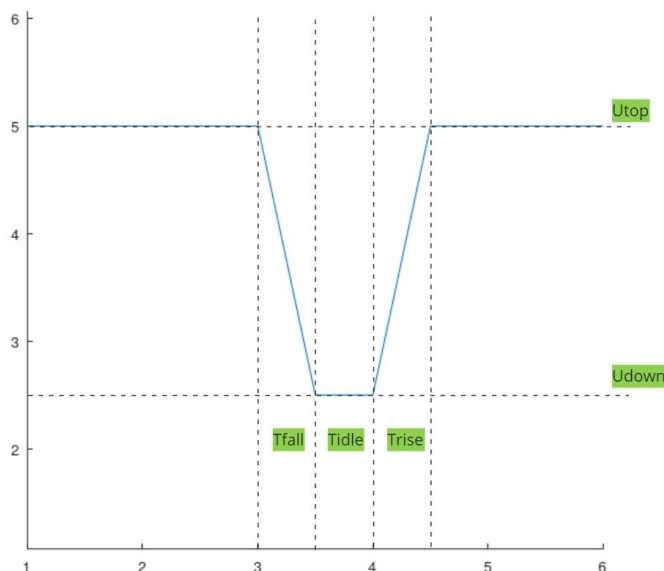




**Obrázek 28:** Průběh metody lineární aproximace

Navržená implementace pro firmware simulátoru je velmi jednoduchá. Průběh pro oba výstupní systémy (Sys1/DAC1 a Sys2/DAC2) je počítán stejným algoritmem. Fázový posun mezi systémy je vytvořen pomocí časovače, který spustí generování druhého systému se zpožděním ( $T_{\text{phaseshift}}$  – konstanta zadaná z desktopové aplikace).

V rámci algoritmu je průběh složen ze 3 sekcí – Fall, Idle a Rise (viz obrázek 29).



**Obrázek 29:** Sekce generovaného průběhu

Těmto sekcím odpovídají časy  $T_{\text{fall}}$ ,  $T_{\text{idle}}$  a  $T_{\text{rise}}$ . Důležité jsou také úrovně napětí  $U_{\text{top}}$  (klidové hodnoty výstupu, odpovídající proudu podle rovnice 6) a  $U_{\text{down}}$  (hodnota výstupu při

průjezdu, odpovídající proudu podle rovnice 6). Tyto časy a hodnoty napětí/proudu jsou zadávány v desktopové aplikaci. Dosazením do rovnice 7 lze dostat potřebný počet kroků (počet přerušení časovače) pro  $T_{fall}$ ,  $T_{idle}$  anebo  $T_{rise}$ .

$$T_{fall_{steps}}, T_{idle_{steps}}, T_{rise_{steps}} = \frac{T_{fall}, T_{idle}, T_{rise}}{f_{timer}}$$

**Rovnice 7:** Výpočet počtu kroků  $T_{fall}/T_{idle}/T_{rise}$

Kde:

- $T_{fall}/T_{idle}/T_{rise}$  je čas požadované doby [ $\mu s$ ]
- $f_{timer}$  je frekvence časovače ( $T = 1/f_{timer}$ ) [ $\mu s$ ]
- $T_{fall}/idle/rise$  steps je počet kroků/přerušení časovače [-]

Posledním prvkem je velikost napětí na jeden krok, o který se bude v sekci  $T_{fall}$  odečítat anebo v sekci  $T_{rise}$  přičítat hodnota výstupu DAC při obsluze přerušení. Lze ho získat rovnicí 8:

$$U_{step_{fall}}, U_{step_{rise}} = \frac{(U_{top} - U_{down})}{T_{fall_{steps}}, T_{rise_{steps}}}$$

**Rovnice 8:** Výpočet hodnoty napětí na jeden krok  $U_{step}$  fall/rise

Kde:

- $U_{top}$  je hodnota klidového napětí/proudu [mV]
- $U_{down}$  je hodnota napětí/proudu při průjezdu [mV]
- $T_{fall}/rise$  steps je počet kroků/přerušení časovače [-]
- $U_{step}$  fall/rise je hodnota napětí jednoho kroku [mV]

V sekci  $Idle$  je výstupní hodnota neměnná (rovna  $U_{down}$ ), a proto výpočet konstanty  $U_{step}$   $idle$  je zbytečný.

Algoritmus je spuštěn společně se startem časovače TIM6. Na výstupech DAC1 a DAC2 je nastaveno počáteční napětí  $U_{top}$ . Postupně se vykoná generování sekcí  $Fall$ ,  $Idle$  a  $Rise$ , samostatně pro oba DAC výstupy (systémy Sys1 a Sys2).

Při vykonávání sekce  $Fall$  je při každém přerušení odečten jeden krok z  $T_{fall}$  steps. Společně s ním je odečtena hodnota na výstupu DAC o jeden krok napětí  $U_{step}$   $fall$ . Do sekce  $Idle$  dojde k přepnutí, když  $T_{fall}$  steps klesne na 0.

V sekci Idle se v přerušení odečítá pouze proměnná Tidle steps. Výstupní napětí odpovídá hodnotě Udown. Do sekce Rise dojde k přepnutí, když Tidle steps klesne na 0.

V sekci Rise se v přerušení odečítá proměnná Trise steps. Výstupní napětí DAC je naopak přičítáno o jeden krok napětí Ustep rise. Algoristmus skončí sám při dosažení Trise steps = 0.

Jeden cyklus algoritmu simuluje průjezd jedné nápravy. Podle počtu požadovaných náprav se algoritmus opakuje.

### 5.5.2 Metoda zobecněné funkce

Navržená metoda využívá pro dosažení požadovaného tvaru výpočet pomocí funkce. Na základě požadavků z kapitoly 1.2.2 byla vybrána funkce, která svým popisem umožňuje přesné a jednoduché nastavení tvaru. Název této funkce je Generalized membership bell-shaped function neboli Zvonová křivka. Zmíněná funkce je především používána v souvislosti s fuzzy logikou a mírou pravděpodobnosti. Funkce je vyjádřena pomocí rovnice 9:

$$f(x) = \frac{1}{1 + \left| \frac{x-c}{a} \right|^{2b}}$$

**Rovnice 9:** Generalized bell shaped membership function (Research Hub, 2015)

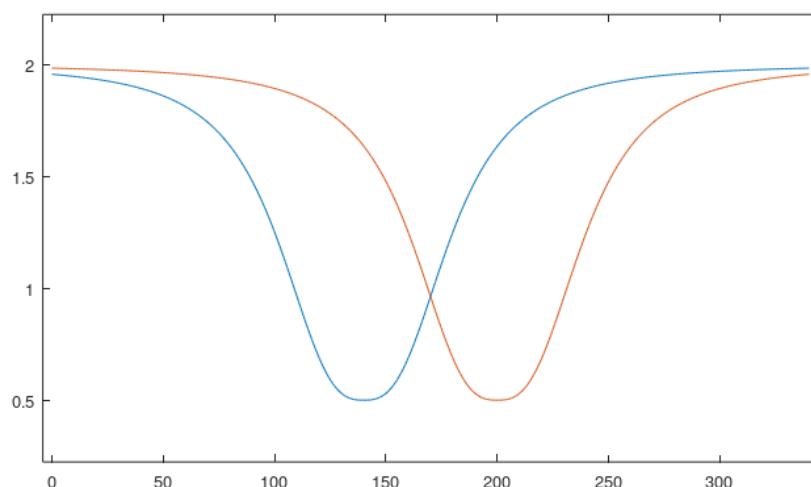
Kde:

- a je konstanta ovlivňující šířku průběhu [-]
- b je konstanta ovlivňující strmost průběhu [-]
- c je konstanta stanovující střed průběhu na ose x [-]

Rovnice 9 byla přepsána do programu Octave a byla u ní provedena identifikace za účelem efektivní implementace do firmwaru mikroprocesoru. Obrázek 30 představuje tvar signálu, který bude lze možné použitou metodou generovat. Použité parametry jsou  $a = 40$ ,  $b = -1.4$ . Aby průběh byl v kladné části osy x, je nutné parametr c vypočítat jako:

$$c = \frac{7 * a}{2}$$

**Rovnice 10:** Kompenzace parametru c



**Obrázek 30:** Průběh metody zobecněné funkce

Jelikož fázový posun nebude realizován časovačem, je nutné zjistit vztah různých konstant  $c$  vůči času, který zajistí požadovaný fázový posun systémů. Nutnou podmínkou je také určení závislosti konstanty  $a$ , vůči požadované šířce průběhu. Konstanta  $b$  bude volitelně nastavitelná z desktopové aplikace pro různé strmosti průběhu. Hodnota konstanty  $b = -1.4$  se nejvíce podobá skutečné strmosti průběhu.

Rovnice 9 byla přepsána do firmwaru mikroprocesoru a bylo provedeno kontrolní měření. Z výsledků byly sestaveny tyto rovnice, potřebné pro správný přepočítání času na dosazované konstanty:

$$a' = \frac{T_{sys}}{48}$$

**Rovnice 11:** Převod zadávaného času na konstantu rovnice

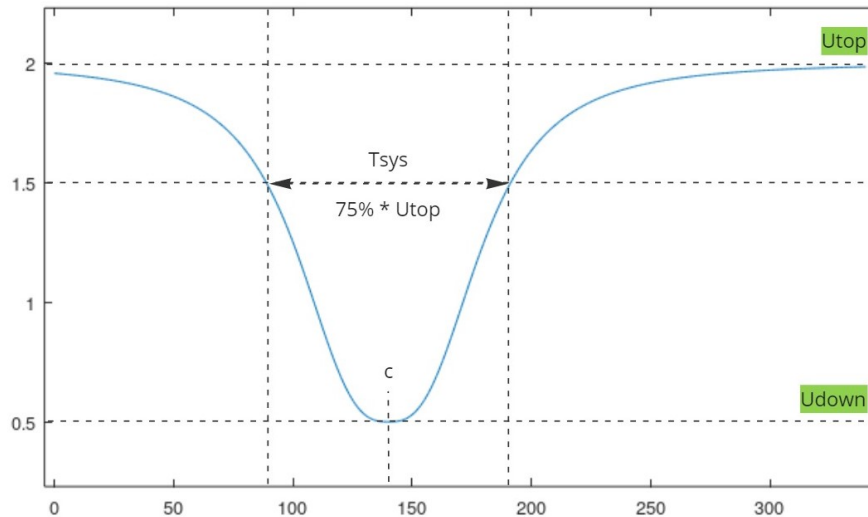
$$c' = c + \frac{T_{phaseshift}}{20}$$

**Rovnice 12:** Vztah času fázového posunu

Konstanta  $a'$  vyjadřuje vztah k zadávané hodnotě  $T_{sys}$  z desktopové aplikace, která odpovídá době obsazení v  $\mu s$  (rozhodovací úroveň pro OCac, viz obrázek 31). Konstanta  $a'$  je dosazována za  $a$ , z původní rovnice 9.

Jestliže pro výpočet konstanty  $c$  obou průběhů použijeme rovnici 10, průběhy budou sdílet stejný střed (jejich pozice bude stejná v ose  $x$ ). Abychom docílili fázového posunu,

použije se rovnice 12, která převede požadovanou dobu fázového posunu na konstantu  $c'$ . Tato konstanta je potom vyměněná za  $c$  u jednoho z průběhů. Podle nastaveného směru pohybu nápravy je  $c'$  dosazeno pro výpočet průběhu Sys1 anebo Sys2.



**Obrázek 31:** Parametry výpočtu samostatného systému

Parametr  $U_{top}$  vyjadřuje hodnotu klidového napětí/proudu,  $U_{down}$  je hodnota napětí/proudu při průjezdu. Obě hodnoty jsou zadávány v desktopové aplikaci.

Tímto postupem lze vypočítat potřebné parametry obou průběhů systémů. Pro použití rovnice v rámci algoritmu je ještě nutné převést průběh do diskrétní podoby. Funkci je nutné ohraničit počtem vzorků, které budou použity pro její zobrazení, od 0 do konstanty  $SampleCount$  (viz rovnice 13).

$$SampleCount = (7 * a') + \left(\frac{T_{phaseshift}}{20}\right)$$

**Rovnice 13:** Počet zobrazovaných vzorků

Doba fázového posunu  $T_{phaseshift}$  je zadávána v desktopové aplikaci. Pro výpočet lze použít libovolnou konstantu  $a'$ , protože se předpokládá stejná doba obsazení  $T_{sys}$  obou průběhů. Jestliže se konstanty  $a'$  mezi systémy liší, je použita konstanta s větší vahou (pro zajištění dostatečného počtu vzorků).

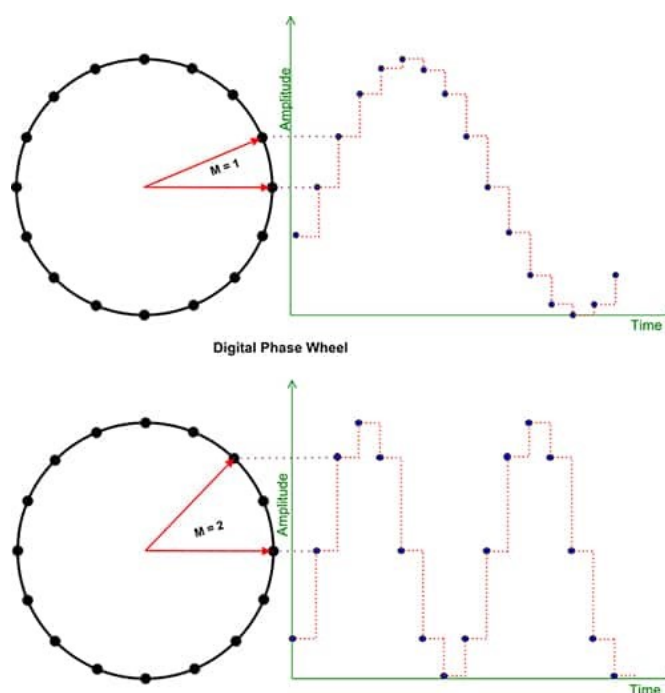
Implementovaný algoritmus funguje následujícím způsobem. Po vypočítání potřebných konstant obou rovnic systémů je průběh navzorkován do pole hodnot. Toho je docíleno pomocí for cyklu, dosazením do rovnice za  $x$  od 0 do  $SampleCount$ . Poté je aktivován časovač TIM6. V obsluze přerušení jsou pouze hodnoty z obou polí vkládány na

příslušné výstupy DAC1 a DAC2. Časovač je vypnut, když modulo počtu přerušení dosáhne počtu SampleCount.

Jeden cyklus algoritmu simuluje průjezd jedné nápravy. Podle počtu požadovaných náprav se algoritmus opakuje.

### 5.5.3 Metoda přímé digitální syntézy

Tato metoda je založená na principu DDS (Direct Digital Synthesis) generátoru. Základním prvkem je navzorkovaný průběh uložený v paměti ve formě pole hodnot. Tento průběh může pocházet ze změřeného skutečného průběhu snímače, vymodelovaných hodnot anebo vygenerovaný pomocí funkce z kapitoly 5.5.2. Průběh by měl odpovídat jedné periodě signálu. Pomocí tzv. fázového akumulátoru lze docílit různých rychlostí přehrávání navzorkovaného signálu. Fázový akumulátor je přičítán o nastavený krok (odpovídající požadované frekvenci) a podle jeho hodnoty je vybrán odpovídající prvek z pole hodnot. Obrázek 32 demonstruje změnu frekvence (rychlost přehrání) periodického průběhu.



**Obrázek 32:** Změna frekvence fázového akumulátoru (PINI, 2019)

Popsaný princip odpovídá implementovanému algoritmu, který využívá firmware mikroprocesoru. Program obsahuje dvě pole hodnot navzorkovaného průběhu (odpovídající průjezdu jedné nápravy). Hodnoty byly získány z metody zobecněné funkce (kapitola 5.5.2). Krok (offset), který se bude přičítat do fázového akumulátoru je získán pomocí rovnice 14:

$$offset = \frac{10\,000}{T_{sys}}$$

**Rovnice 14:** Výpočet velikosti offsetu

Kde:

- $T_{sys}$  je doba obsazení systému [ $\mu s$ ]
- offset je přičítaná hodnota k fázovému akumulátoru

Poté je spuštěn čítač TIM6 a probíhá pouze obsluha přerušení. Ve smyčce přerušení se podle hodnoty fázového akumulátoru vybere odpovídající hodnota z pole hodnot obou systémů. Získané hodnoty jsou zapsány na příslušný výstup DAC1 a DAC2. Fázový akumulátor se nakonec přičte o jednu hodnotu offsetu. Časovač se vypne, když fázový akumulátor dosáhne konce hodnot polí navzorkovaných průběhů.

Jeden cyklus algoritmu simuluje průjezd jedné nápravy. Podle počtu požadovaných náprav se algoritmus opakuje.

## 6. Výsledky navržených výpočetních metod

Otestování funkčnosti navržených metod (kapitola 5.5) proběhlo na objektovém kontroléru OCac. Signály simulátoru Sys1 a Sys2 byly připojeny do vstupu objektového kontroléru RS1 a RS2. Napájení 12V simulátoru bylo připojeno k výstupům objektového kontroléru RS+ a RS-. Objektový kontrolér byl připojen k NDC a na PC byla spuštěna diagnostická aplikace. Byl testován průjezd deseti náprav s těmito parametry:

**Tabulka 2:** Parametry testovacího průběhu

Systém 1		Systém 2	
Doba obsazení	10 ms	Doba obsazení	10 ms
Proud před a po průjezdu	4 mA	Proud před a po průjezdu	4 mA
Proud při průjezdu	1 mA	Proud při průjezdu	1 mA
Fázový posun	6 ms		

Z diagnostické aplikace se sledovala data o vyhodnocených nápravách. Především počet nekorektních ovlivnění a jednotlivé časy T1 a T3 objektového kontroléru.

U žádné z testovaných metod nebylo detekováno nekorektní ovlivnění. Časy T1 a T3 odpovídaly u všech metod zadanému fázovému posunu v rozmezí  $\pm 0,1$  ms. Při měření jednotlivých metod byly zaznamenány výsledné průběhy na osciloskopu.

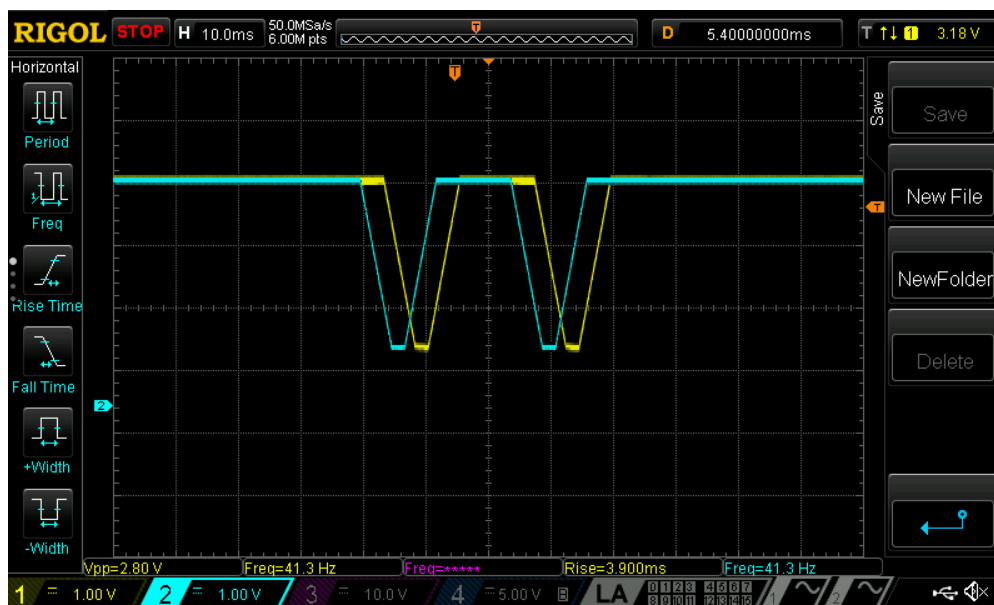
V následujících podkapitolách budou uvedeny výhody a nevýhody jednotlivých metod spolu se zaznamenanými průběhy.

### 6.1 Výsledky metody lineární aproximace

Zaznamenaný průběh dvou nápravy, pomocí zvolené metody je na obrázku 33.

Hlavní předností této metody je rychlost výpočtu potřebných proměnných pro vygenerování tvaru průběhu. Výpočet trvá maximálně desítky milisekund. Mimo rychlosti, u metody lze snadno nastavovat požadovaný tvar průběhu (šířku pulzu, velikost fázového posunu, hodnoty výstupních proudů). Zápor je aproximovaný tvar, který při úzké šířce pulzu ( $< 2$  ms) začíná být zkreslený (podobný obdélníkovému průběhu).



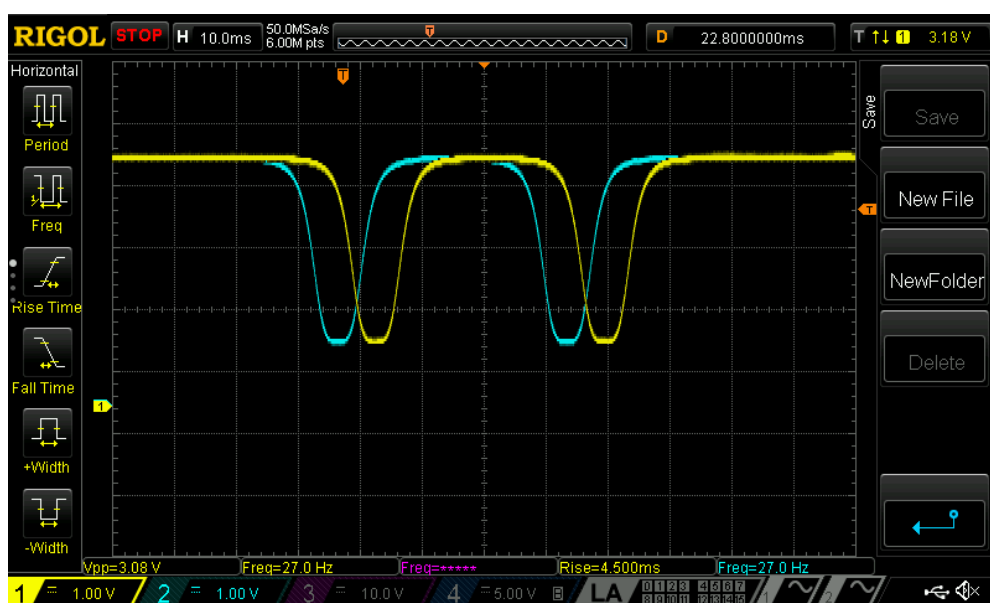


Obrázek 33: Výsledek metody lineární aproximace

## 6.2 Výsledky metody zobecněné funkce

Zaznamenaný průběh jedné nápravy, pomocí zvolené metody je na obrázku 34.

Oproti předchozí metodě, metoda zobecněné funkce dokáže věrně napodobovat průběh skutečného snímače. Podle potřeby lze nastavit strmost funkce (koeficient  $b$ ) nezávisle na zadané šířce průběhu. Zápor této metody je dlouhý výpočetní čas. Tvar průběhu nelze počítat za běhu a musí být předem navzorkován. Výpočet požadovaného tvaru průměrně trvá vyšší stovky milisekund až nižší tisíce milisekund.

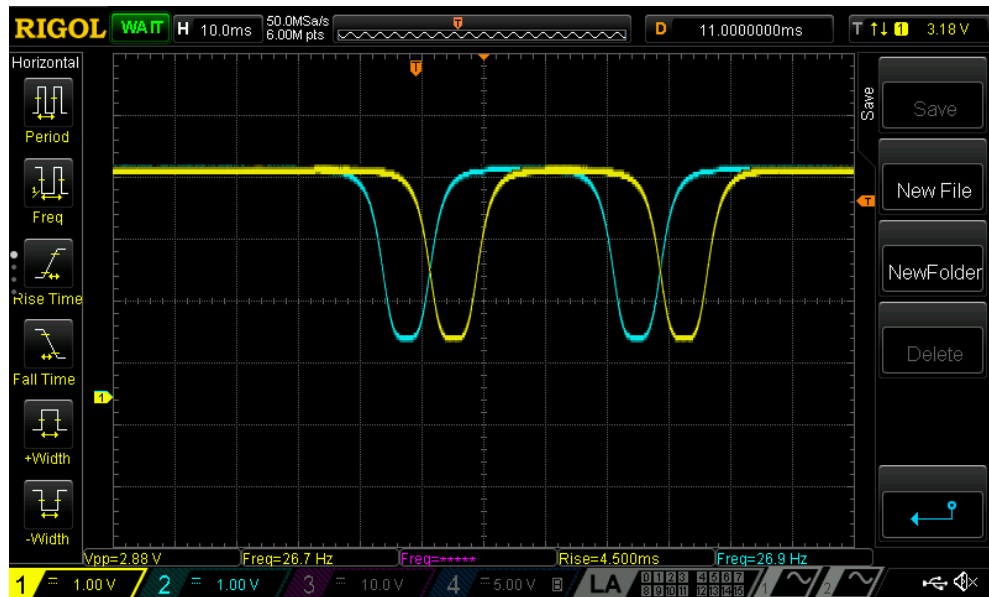


Obrázek 34: Výsledek metody zobecněné funkce

### 6.3 Výsledky metody přímé digitální syntézy

Zaznamenaný průběh jedné nápravy, pomocí zvolené metody je na obrázku 35.

Metoda na způsob přímé digitální syntézy kombinuje kladné prvky obou předchozích metod. Její výpočet trvá jednotky milisekund, protože tvar průběhu je předem navzorkovaný a vypočítá se pouze jediný parametr. Jediná nevýhoda je v napevno uloženém průběhu. Jestliže je potřeba upravit strmost funkce, průběh musí být znovu navzorkován do firmwaru.

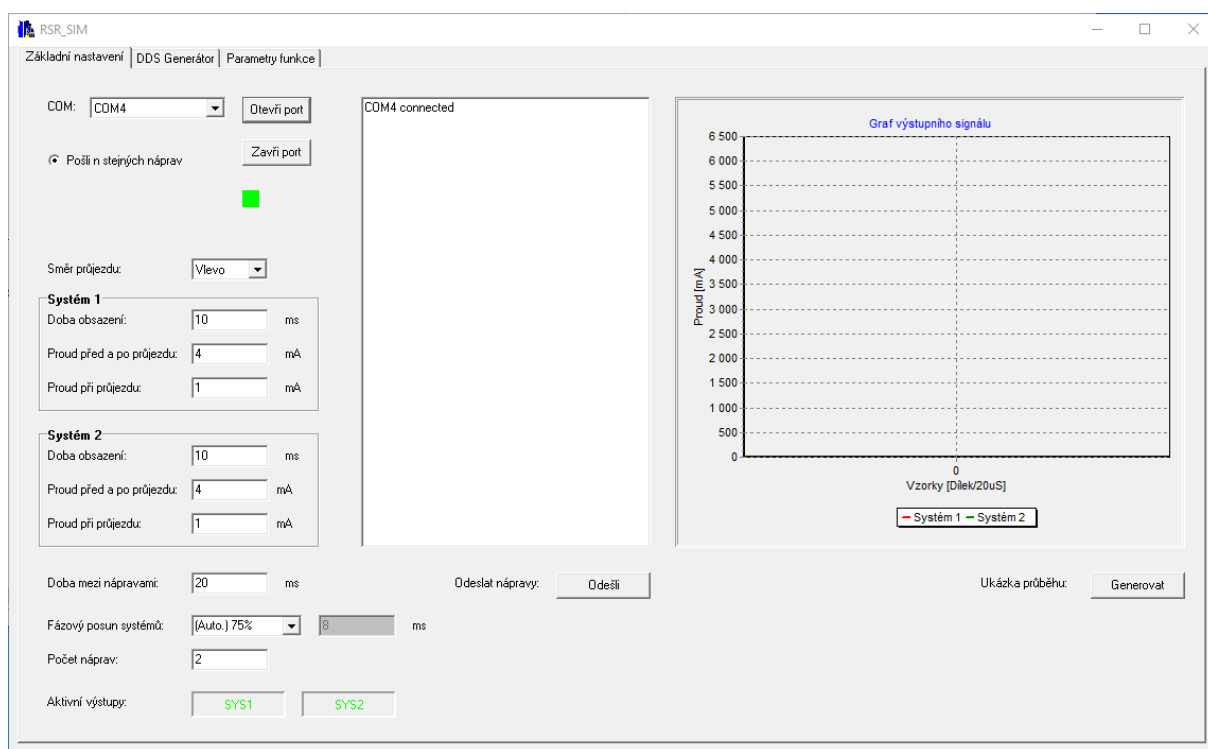


Obrázek 35: Výsledek metody přímé digitální syntézy

## 7. Desktopová aplikace

Pro snadné ovládání všech funkcí simulátoru slouží desktopová aplikace. Aplikace byla vytvořena pomocí prostředí C++ Builder 5. Vývojové prostředí je rozděleno na dvě části. Jednu část tvoří okno tzv. Form, do kterého jsou vkládány interaktivní prvky (popisky, tlačítka, konzole, ...). Druhou částí je textový editor, do kterého je vkládán uživatelský program.

Hlavní komponentou aplikace je komunikace přes sériový port. Pro jednoduchou obsluhu komunikace slouží knihovna VaComm. Při spuštění aplikace je otevřena úvodní strana. Na této stránce se nacházejí všechny důležité ovládací prvky. Po připojení simulátoru k PC a zvolení příslušného COM portu, tlačítkem otevři port je navázána komunikace se simulátorem (viz obrázek 36). Při úspěšném spojení je do textové konzole vypsán text „COMx connected“.



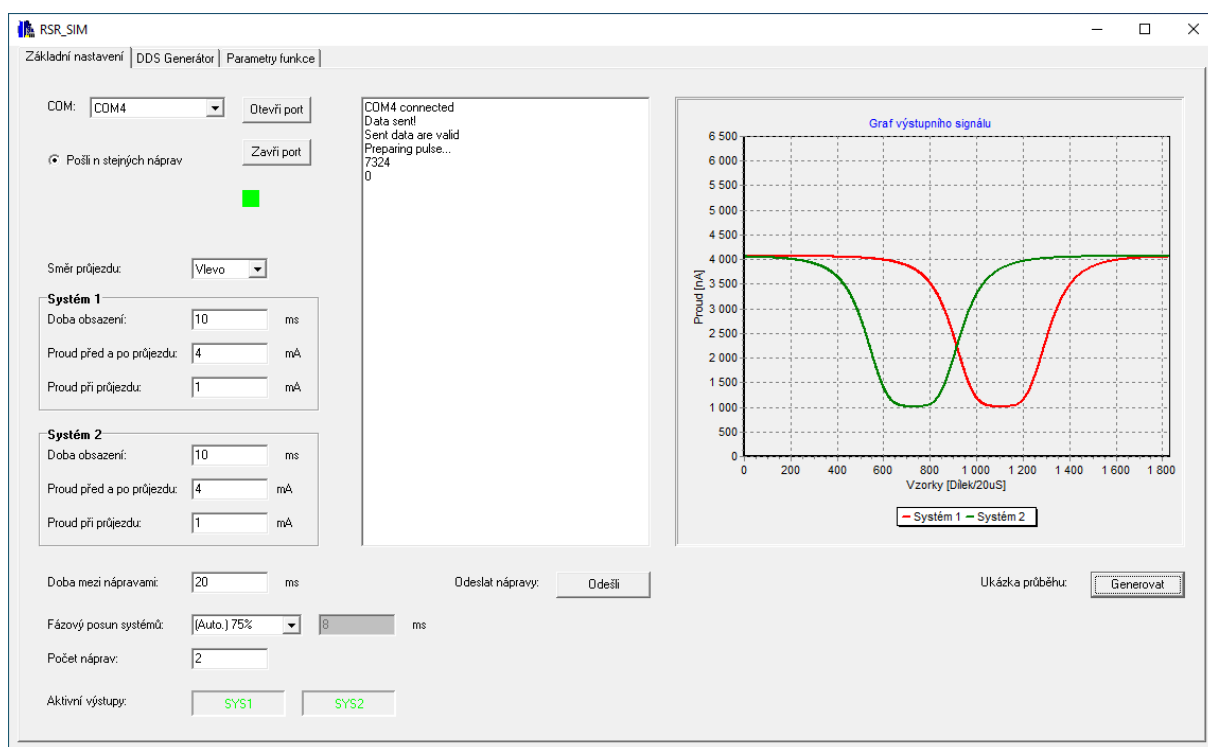
Obrázek 36: Úvodní strana aplikace

Při stisknutí tlačítka Odešli je odeslán požadavek na vygenerování dvou náprav, se základními nastavenými parametry. Parametry lze libovolně volit v oknech Systém 1 a Systém 2.

Libovolně lze nastavit Dobu obsazení (odpovídá parametru  $T_{sys}$ ), proud systému před a po průjezdu (klidový proud) a proud při průjezdu (obsazení). Požadovaný fázový posun lze vypočítat automaticky (Políčko Auto. 75 %) anebo ho zadávat manuálně (Přepnutí políčka na

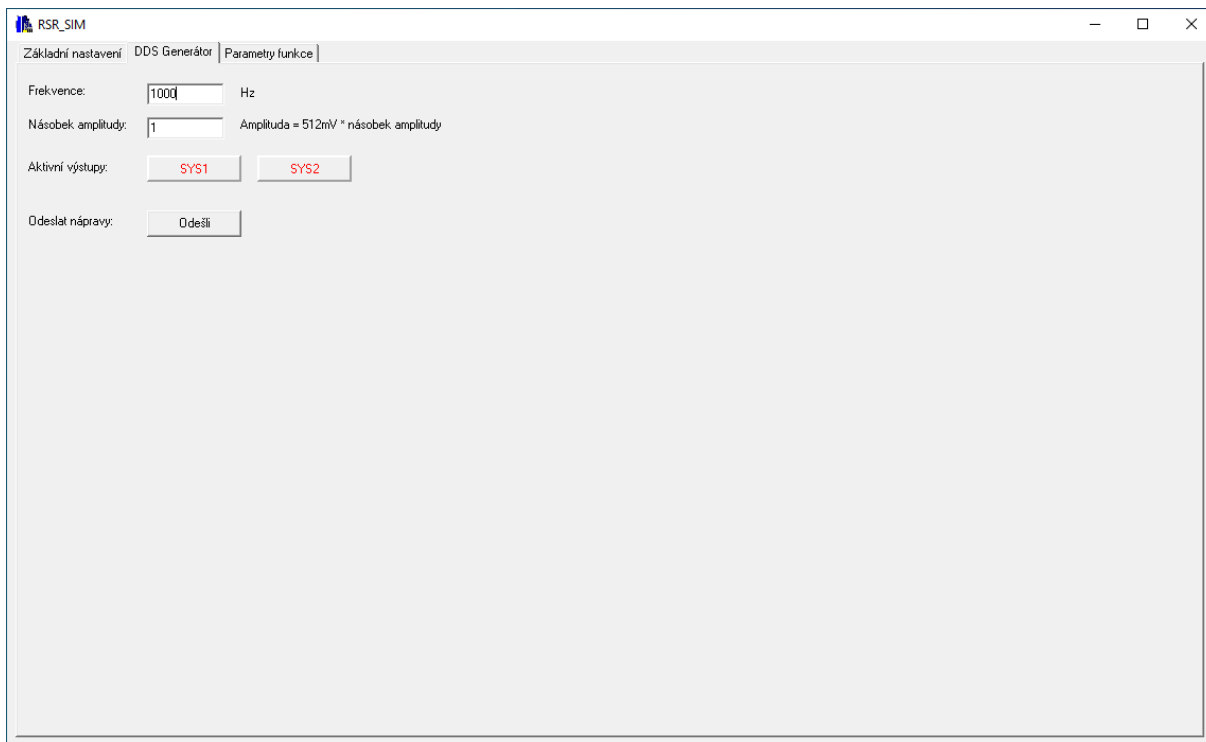
Manuálně). Počet generovaných náprav lze libovolně nastavit od 1 až do 255. Jestliže se odesílají dvě a více náprav, čas mezi další nápravou se zadává políčkem Doba mezi nápravami. Skrze políčka Aktivní výstupy, ale nastavit generování pouze jednoho ze systémů.

Aplikace podporuje kontrolu generovaného tvaru před odesláním náprav. Pomocí tlačítka Generovat je možné vygenerovat příslušný graf generovaného průběhu obou systémů. Graf je generovaný z aktuálně zadaných ovládacích parametrů. Graf zobrazuje pouze jednu nápravu (viz obrázek 37).



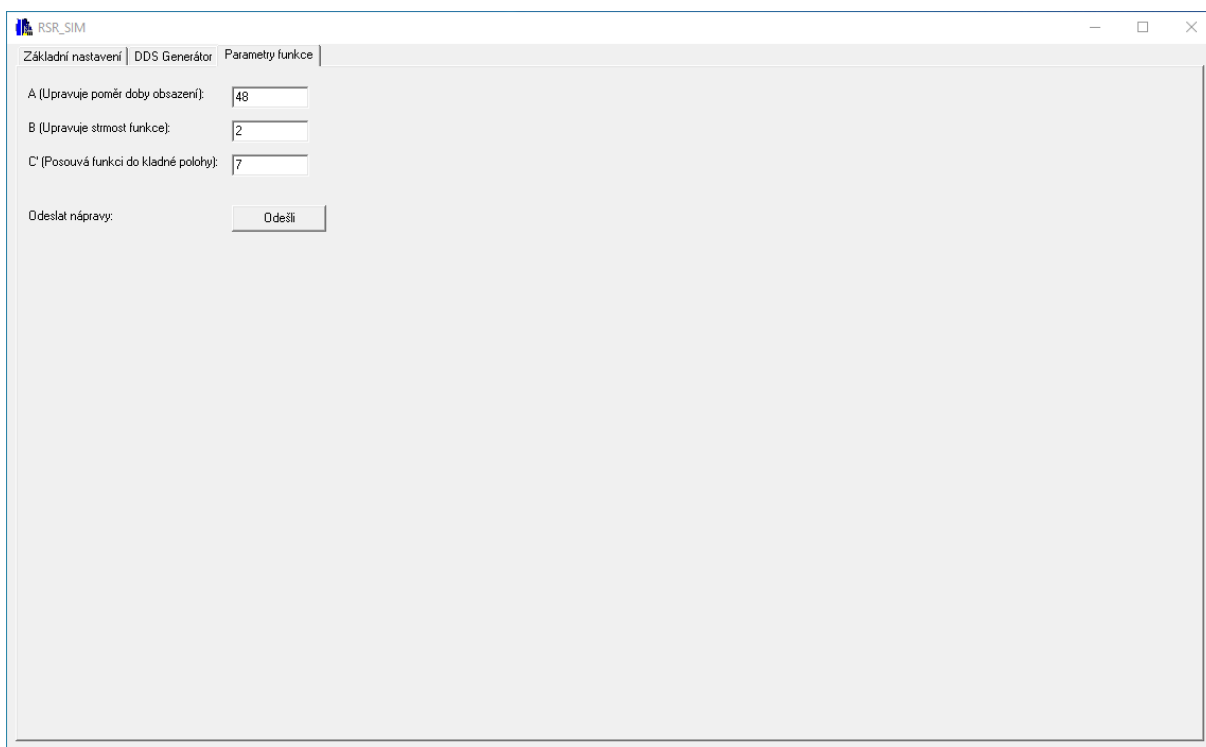
**Obrázek 37:** Průběh zobrazený grafem aplikace

Aplikace obsahuje mimo úvodní stranu (Základní nastavení) další dvě záložky. Záložka s názvem DDS Generátor obsahuje nastavení pro zavedení harmonického signálu do generovaného průběhu. Tato funkce není obsahem této práce a pro simulátor byla vytvořena v rámci dodatečného požadavku na testování připojených testovacích obvodů. Obsah záložky je zobrazen na obrázku 38.



**Obrázek 38:** Záložka DDS Generátor

Poslední záložka aplikace nese název Parametry funkce. V tomto okně lze nastavovat požadované parametry při použití firmwaru s metodou zobecněné funkce (kapitoly 5.5.2).



**Obrázek 39:** Záložka Parametry funkce

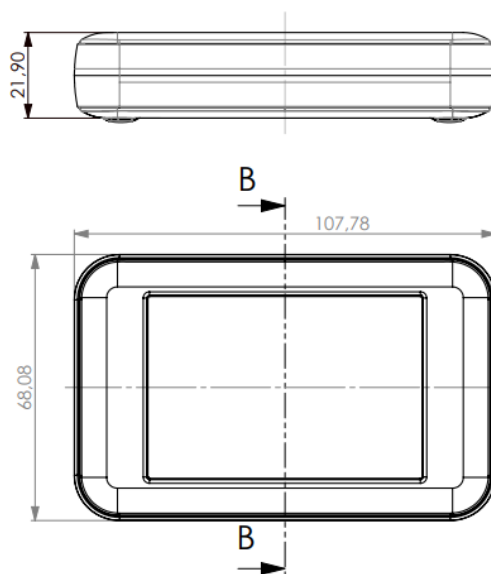
## 8. Konstrukční řešení

Navržená deska plošného spoje (viz obrázek 15) byla uložena do vybraného pouzdra od výrobce OKW. Už při návrhu bylo myšleno na konstrukční uložení a tomu byly uzpůsobeny montážní otvory DPS. Vybraný typ pouzdra je SOFT-CASE ve velikosti M (viz obrázek 40).



**Obrázek 40:** Pouzdro SOFT-CASE výrobce OKW (OKW, 2023)

Na obrázku 41 je technický výkres s rozměry vybraného pouzdra.



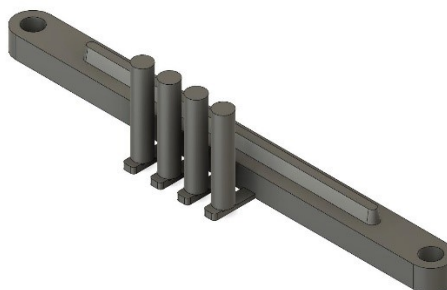
**Obrázek 41:** Rozměry pouzdra SOFT-CASE

Vrchní kryt pouzdra byl upraven, aby byl přístupný konektor USB-C, výstupní konektor simulátoru a ovládací tlačítka. Obrázek 42 představuje funkční řešení simulátoru.



**Obrázek 42:** Hotový výrobek simulátoru

Použitá tlačítka mají výšku pouze 2,5mm. Aby je bylo možné ovládat ze zavřeného pouzdra, bylo nutné vytvořit adaptér. Model navrhnutého adaptéru je na obrázku 43 a byl vytištěn pomocí 3D tiskárny.



**Obrázek 43:** Model adaptéru tlačítek

## ZÁVĚR

V bakalářské práci byla navržena elektronická jednotka hardwarového simulátoru senzoru průjezdu kolejového vozidla. Navrženo bylo schéma zapojení, deska plošných spojů v rámci prototypového řešení, a nakonec bylo provedeno příslušné testování. Dále byl navržen firmware pro mikroprocesor simulátoru a desktopová aplikace pro jeho snadné ovládání.

Navržený hardware je možné napájet z připojeného USB portu nebo z napájení, poskytnutého od připojeného testovacího zařízení. Zdroj napájení je zvolen uživatelem skrze propojku umístěnou na DPS. Simulátor je schopen komunikace skrze sériové rozhraní a svými výstupními obvody kopíruje chování skutečného senzoru. Do zapojení byly přidány ovládací tlačítka, které rozšiřují funkčnost simulátoru, bez nutnosti připojení k PC.

Pro napodobení průběhů skutečného snímače byly vymyšleny 3 různé výpočetní metody. Metody kombinují různé výhody a nevýhody generování výstupního průběhu. Ze závěrečného testování vyplynulo, že metoda přímé digitální syntézy je v ohledu na rychlost a přesnost generovaného tvaru nejvýhodnější. Aby byla ověřena funkčnost navržených metod a správný tvar generovaných náprav, měření proběhlo na objektovém kontroléru OCac. Všechny metody se chovaly podle očekávání a nedošlo k vyhodnocení nekorektních ovlivnění. Nastavené testovací parametry odpovídaly vyhodnoceným údajům objektového kontroléru. Změřené časy generovaných náprav se lišily minimálně, nejvíce  $\pm 1\%$  z nastavené hodnoty.

Pro hlavní ovládání simulátoru slouží desktopová aplikace. Všechny potřebné funkce jsou dostupné na úvodní straně, popřípadě dodatečné parametry nastavovat přímo na záložce Parametry funkce. Tvar požadovaného průběhu si nastavuje uživatel sám z dostupných parametrů. Výsledný tvar generované nápravy je možné zobrazit graficky v aplikaci v okně grafu.

**Tabulka 3:** Specifikace signálů simulátoru

Vstupně-výstupní signály	Parametry
USB-C	USB 2.0 type-c receptacle
Sys1, Sys2	0 až 6 mA/12V
+12V	12 až 30V/DC
GND	0V



## POUŽITÁ LITERATURA

- ANALOG DEVICES. ADuM7441 Datasheet. [Online] 2015 [cit. 2023-03-13]. Dostupné z: [https://cz.mouser.com/datasheet/2/609/ADuM7440\\_7441\\_7442-3122149.pdf](https://cz.mouser.com/datasheet/2/609/ADuM7440_7441_7442-3122149.pdf).
- BÁRTA, Jan. Zabezpečovací staniční zařízení používané na železnici. [Online] 2020 [cit. 2023-03-13]. Dostupné z: <https://theses.cz/id/9vw4uu/37701584>.
- ČERVENÝ, Jindřich. Porovnání vlastností počítačů náprav. [Online] 2009 [cit. 2023-03-13]. Dostupné z: [https://dk.upce.cz/bitstream/handle/10195/34253/Cerveny\\_J%20Porovnani%20vlastnosti\\_KD\\_2009.pdf?sequence=1&isAllowed=y](https://dk.upce.cz/bitstream/handle/10195/34253/Cerveny_J%20Porovnani%20vlastnosti_KD_2009.pdf?sequence=1&isAllowed=y).
- HRŮŽA, Filip. Nejmodernější zabezpečovací zařízení v železniční dopravě. [Online] nedatováno [cit. 2023-03-13]. Dostupné z: [https://cena-dekana.fd.cvut.cz/prezentace/4\\_rocnik/hruza\\_filip/prace.pdf](https://cena-dekana.fd.cvut.cz/prezentace/4_rocnik/hruza_filip/prace.pdf).
- LINEAR TECHNOLOGY. LT1636 Datasheet. [Online] 2023 [cit. 2023-03-13]. Dostupné z: <https://www.analog.com/media/en/technical-documentation/data-sheets/1636fc.pdf>.
- OKW. Obrázek SOFT-CASE. [Online] 2023 [cit. 2023-03-13]. Dostupné z: <https://www.okw.com/en/Plastic-enclosures/Soft-Case.htm#galleryImg-19>.
- PAVLAS, Jiří. *Zabezpečovací technika v dopravě*. [online] 2015 [cit. 2023-03-13]. 978-80-88058-17-5.
- PINI, Art. The Basics of Direct Digital Synthesizers (DDSs) and How to Select and Use Them. [Online] 2019 [cit. 2023-03-13]. Dostupné z: <https://www.digikey.cz/en/articles/the-basics-of-direct-digital-synthesizers-ddss>.
- PINKAS, Pavel. Řízení a zabezpečení železniční dopravy. *AUTOMA*. [Online] 2014 [cit. 2023-03-13]. Dostupné z: [https://automa.cz/Aton/FileRepository/pdf\\_articles/52955.pdf](https://automa.cz/Aton/FileRepository/pdf_articles/52955.pdf).
- Research Hub. Nonlinear System VS Linear System. [Online] 2015 [cit. 2023-03-13]. Dostupné z: <https://researchhubs.com/post/maths/fundamentals/bell-shaped-function.html>.
- SLADLU. Obrázek - Eurobalíza. *KORIDORY*. [Online] 2017 [cit. 2023-03-13]. Dostupné z: <https://www.koridory.cz/european-train-control-system-etc/>.
- STARMON. Archiv firmy. [interní firemní literatura]. 2023c [cit. 2023-03-13].

- . Dokumentace SIRIUS 2.0 OCac. [interní firemní literatura]. 2022b [cit. 2023-03-13].
- . Dokumentace SIRIUS 3.0. [interní firemní literatura]. 2022a [cit. 2023-03-13].
- STMicroelectronics. STM32L072CB. [Online] 2023a [cit. 2023-03-13]. Dostupné z: <https://www.st.com/en/microcontrollers-microprocessors/stm32l072cb.html#overview>.
- . STM32L072x8 Datasheet. [Online] 2023c [cit. 2023-03-13]. Dostupné z: <https://www.st.com/resource/en/datasheet/stm32l072cb.pdf>.
- . STM32L0x2 Reference manual. [Online] 2023b [cit. 2023-03-13]. Dostupné z: [https://www.st.com/resource/en/reference\\_manual/rm0376-ultralowpower-stm32l0x2-advanced-armbased-32bit-mcus-stmicroelectronics.pdf](https://www.st.com/resource/en/reference_manual/rm0376-ultralowpower-stm32l0x2-advanced-armbased-32bit-mcus-stmicroelectronics.pdf).
- TEXAS INSTRUMENTS. "Improved" Howland current pump with buffer circuit. [Online] 2020 [cit. 2023-03-13]. Dostupné z: <https://www.ti.com/lit/an/sboa441/sboa441.pdf?ts=1681971475321>.
- VALIPE, Priyathan. What is an example of a voltage-controlled current source? [Online] 2018 [cit. 2023-03-13]. Dostupné z: <https://www.quora.com/What-is-an-example-of-a-voltage-controlled-current-source>.
- Wikimedia Foundation. Track circuit. *Wikipedia, The Free Encyclopedia*. [Online] nedatováno [cit. 2023-03-13]. Dostupné z: [https://en.wikipedia.org/w/index.php?title=Track\\_circuit&oldid=1148151284](https://en.wikipedia.org/w/index.php?title=Track_circuit&oldid=1148151284).
- . Železniční zabezpečovací zařízení. *Wikipedia: the free encyclopedia*. [Online] nedatováno [cit. 2023-03-13]. Dostupné z: [https://cs.wikipedia.org/w/index.php?title=%C5%BDelezni%C4%8Dn%C3%AD\\_zabezpe%C4%8Dovac%C3%AD\\_za%C5%99%C3%ADzen%C3%AD&oldid=22376740](https://cs.wikipedia.org/w/index.php?title=%C5%BDelezni%C4%8Dn%C3%AD_zabezpe%C4%8Dovac%C3%AD_za%C5%99%C3%ADzen%C3%AD&oldid=22376740).

## **SEZNAM PŘÍLOH**

Příloha 1: Zdrojové soubory navržené DPS na CD

Příloha 2: Výrobní podklady ve formátu Gerber na CD

Příloha 3: Okomentované zdrojové kódy firmware na CD

Příloha 4: Zdrojové kódy desktopové aplikace na CD