

## Posudek oponenta diplomové práce

Jméno studenta:	Bc. Tomáš Krejčí
Téma práce:	Digitální přijímač systému ADS-B implementovaný v FPGA SOC
Cíl práce:	Navrhnout digitální část přijímače sekundárního radarového systému ADS-B a realizovat jej na SoC kombinujícím FPGA s mikroprocesorem na bázi architektury ARM-v9. Realizaci bude předcházet simulace systému v MATLABu.

### Slovní hodnocení:

<b>Naplnění cílů práce:</b>
Cíle diplomové práce se podařilo z velké části splnit, v některých ohledech dokonce překonat (tvorba obslužného SW). Chybí pouze „výpočet dynamiky celého řetězce“. Během simulací diplomant provedl základní návrh systému zpracování signálu a ověřil jeho funkčnost. Nad rámec zadání si student vzhledem k nemožnosti zpracovávat reálný signál musel vytvořit i zdroj signálu. K architektuře navrženého systému a algoritmů zpracování signálu nemám významnějších připomínek. Diplomant během své práce vytvořil i SW pro SoC a pro PC pro přenos dat mezi vývojovou deskou a nadřazeným PC. K vytvořeným programům opět nelze mít vzhledem k jejich účelu vážnějších připomínek. Vlastní implementaci v SoC se studentovi podařilo dotáhnout do zdárného konce, což je doloženo snímky obrazovek práce SW a zaznamenanými „naměřenými“ průběhy signálů z vnitřku systému.
<b>Logická stavba a stylistická úroveň práce:</b>
Stylistická i grafická úroveň práce je na velmi dobré úrovni. Občas se vyskytne překlep či poněkud méně vhodná slovní formulace, např.: Str. 19: „...vektor <u>logicích</u> hodnot...“ Str. 24: „Intel má s <u>implantací</u> FPGA...“ Str. 27: „Blok demodulátoru pracuje na <u>vzorkovací</u> frekvenci...“ (vhodnější by byl termín „hodinové frekvenci“)
<b>Využití záměrů, námětů a návrhů v praxi:</b>
Vyvinuté zařízení může sloužit jako odrazový můstek pro další pokračování ve vývoji ADS-B přijímače na bázi SoC s FPGA a mikroprocesoru
<b>Případné další hodnocení (připomínky k práci):</b>
Je třeba vyzdvihnout schopnosti studenta, protože musel během své diplomové práce zkombinovat a uplatnit znalosti z teorie komunikací, číslicového zpracování signálů, návrhu digitálních systémů v FPGA i vývoje SW.

### Otázky k obhajobě (max 2):

1. Na str. 40 je uvedeno: „Při zpracování reálném čase je preambule detekována tak, že aktuální hodnota korelační funkce překročí definovaný práh.“ Jak byl práh nastaven?
2. Na str. 47 je obrázek 4.9 „Spektrum signálu ověřujícího funkci ADC“, ze kterého je „opticky“ určen odstup druhé harmonické vůči základní harmonické na  $-26$  dB. Kdyby však byl odstup harmonických složek např.  $-40$  dB, tak by se již ztrácela v „pozadí“. Vysvětlete, proč má spektrum na obrázku 4.9 právě takový průběh, co by bylo nutné v parametrech algoritmu výpočtu spektra změnit, aby byly ve spektru vidět i harmonické s úrovní např. zmiňovaných  $-40$  dB?

**Doporučení práce k obhajobě:**

**ano**

**Navržený klasifikační stupeň:**

**výborně mínus**

**Posudek vypracoval:**

Jméno, tituly: Ing. Martin Hájek

Zaměstnavatel: AŽD Praha, s. r. o

V Pardubicích dne: 29. 5. 2016

Podpis: