

UNIVERZITA PARDUBICE

Fakulta elektrotechniky a informatiky

**Digitální osciloskop pro
automobilovou diagnostiku**

Tomáš Rek

**DIPLOMOVÁ PRÁCE
2010**

ZADÁNÍ DIPLOMOVÉ PRÁCE

(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: **Bc. Tomáš REK**
Osobní číslo: **I09406**
Studijní program: **N2612 Elektrotechnika a informatika**
Studijní obor: **Komunikační a řídicí technologie**
Název tématu: **Digitální osciloskop pro automobilovou diagnostiku**
Zadávací katedra: **Katedra elektrotechniky**

Z á s a d y p r o v y p r a c o v á n í :

Navrhněte digitální osciloskop, jehož hlavním využitím budou diagnostické práce při servisu automobilů. Zařízení bude splňovat následující minimální požadavky:

- počet kanálů: 8
- počet bitů A/D převodníku(ů): 12
- vzorkovací frekvence (na každém z kanálů): 100 kHz
- vstupní rozsahy: $\pm 15\text{V}$, $\pm 150\text{V}$
- analogové vstupy musí vydržet přepětí až $\pm 1\text{kV}$
- vstupní impedance: $1\text{M}\Omega$.

Celé zařízení by mělo být napájeno ze sběrnice USB počítače třídy PC, po které budou zároveň přenášena naměřená data. Ovládání přístroje, zobrazování a analýza výsledků bude probíhat prostřednictvím software běžícího na PC.

Osnova práce:

- přehled dostupných komerčních systémů
- návrh koncepce a výběr klíčových komponent
- obvodový návrh vybraných částí přístroje
- stavba prototypu a jeho testy
- hodnocení dosažených výsledků.

Rozsah grafických prací:

Rozsah pracovní zprávy:

Forma zpracování diplomové práce: **tištěná/elektronická**

Seznam odborné literatury:

Haasz, V., Sedláček, M.: Elektrická měření. Přístroje a metody. ČVUT, Praha 2003 (2. vydání)

Záhlava, V., Metodika návrhu plošných spojů. Skriptum ČVUT, Praha 2000. ISBN 80-01-02193-9

Kester W: Mixed-signal and DSP Design Techniques, Analog Devices, 2003

Vedral, J.: Parametry A/D převodníků a metody jejich testování. Electronic Horizon, Slaboproudý obzor, vol. 57, Nov./Dec. 1997, pp.23 -28. ISSN 0037-68X

Katalogové listy, aplikační poznámky a další informace dosažitelné u výrobců použitých součástí na stránkách www

Vedoucí diplomové práce:

Ing. Martin Hájek
Katedra elektrotechniky

Datum zadání diplomové práce:

15. ledna 2010

Termín odevzdání diplomové práce:

21. května 2010



prof. Ing. Simeon Karamazov, Dr.
děkan



Ing. Zdeněk Němec, Ph.D.
vedoucí katedry

V Pardubicích dne 31. března 2010

Prohlášení autora

Prohlašuji, že jsem tuto práci vypracoval samostatně. Veškeré literární prameny a informace, které jsem v práci využil, jsou uvedeny v seznamu použité literatury.

Byl jsem seznámen s tím, že se na moji práci vztahují práva a povinnosti vyplývající ze zákona č. 121/2000 Sb., autorský zákon, zejména se skutečností, že Univerzita Pardubice má právo na uzavření licenční smlouvy o užití této práce jako školního díla podle § 60 odst. 1 autorského zákona, a s tím, že pokud dojde k užití této práce mnou nebo bude poskytnuta licence o užití jinému subjektu, je Univerzita Pardubice oprávněna ode mne požadovat přiměřený příspěvek na úhradu nákladů, které na vytvoření díla vynaložila, a to podle okolností až do jejich skutečné výše.

Souhlasím s prezenčním zpřístupněním své práce v Univerzitní knihovně.

V Pardubicích dne 31. 08. 2010

Tomáš Rek

Souhrn

Tato diplomová práce se zabývá konstrukcí funkčního prototypu osciloskopu, vhodného pro práci s elektrickými signály v automobilovém průmyslu. V první části jsou shrnuty základní komerční nástroje, se kterými je dnes možné přijít do styku a jejich možné použití. Také je zde vysvětlen rozdíl mezi klasickým osciloskopem a přístroji používanými v automobilové diagnostice. Druhá část popisuje výběr klíčových komponent a návrh koncepce zařízení. Hlavní částí celé kapitoly je výběr vhodného A/D převodníku a dalších klíčových komponent. Ve třetí části se řeší vlastnosti a funkční principy jednotlivých elektrických zapojení. Cílem práce bylo najít optimální zapojení, tak aby vyhovovalo zadaným parametrům a nebylo příliš drahé na výrobu. Hlavní důraz byl také kladen na nízkou spotřebu, tak aby bylo možné celé zařízení napájet přímo z USB, nebo baterie. Poslední kapitoly se zabývají obvodovým řešením, konstrukcí desky, testováním zařízení a hodnocením naměřených výsledků.

Klíčová slova

A/D převodník, FTDI, ENOB, CAN, PC, USB, HDD, BAT, DE2, ALTERA, SPI, SMD, OZ, TI, DNL, INL, THD, ENOB, SNR, DA, FPGA, QUARTUS, BNC, MSB, LSB, RD, MOSI, MISO, LAYOUT, ROUTER, NETLIST, GPIO, PSPICE, GERBER, EXCELON, MATLAB

Abstract

This diplom thesis is focused on developing functional measuring module used for work with electrical signals in automotive industry. The first part summarizes the basic commercial tools and their possible applications. There is also explained difference between traditional oscilloscope and the device used in automotive diagnostics. The second part describes search of the key components and design of the measuring concept prototype. The main part of the whole chapter is looking for a suitable A/D converter and other main components. The third part deals with the characteristics and operating principles of electrical wiring. The main objective was to find the optimal circuit and parameters which would not be too difficult to produce. The main emphasis was also placed on low power consumption, so that the device can be powered directly from USB or batteries. The last chapters deals with the design of PCB, the measured data and evaluating the measured results.

Keywords

A/D converter, FTDI, ENOB, CAN, PC, USB, HDD, BAT, DE2, ALTERA, SPI, SMD, OZ, TI, DNL, INL, THD, ENOB, SNR, DA, FPGA, QUARTUS, BNC, MSB, LSB, RD, MOSI, MISO, LAYOUT, ROUTER, NETLIST, GPIO, PSPICE, GERBER, EXCELON, MATLAB

Seznam zkratek

ADC – Analog to Digital Converter
DAC – Digital to Analog Converter
LA – Logický Analyzátor
ENOB – Effective Number of Bits
USB – Universal Serial Bus
DNL – Differential Non-Linearity
INL – Integral Non-Linearity
THD – Total Harmonic Distortion
SNR – Signal to Noise Ratio
LSB – Low Significant Bit
MSB – Most Significant Bit
TI – Texas Instruments
FPGA – Field-Programmable Gate Array
PC – Personnel Computer
CONVST – CONversion STart
GPIO – General Purpose Input Output
BNC - Bayonet Neill-Concelman
RD – ReaD
OZ – Operační Zesilovač
HDD – Hard Disk Drive
MATLAB – MATrix LABoratory
DE2 – Development and Education board 2
SMD – Surface Mount Device
SPI – Serial Peripheral Interface
FFT – Fast Fourier Transform

Seznam obrázků

Obr. 1.1 Diagnostický přístroj KTS 650 od firmy BOSCH a CAN kabel [11]	14
Obr. 1.3 Ruční osciloskop DM411 a napravo průběhy na displeji [8]	15
Obr. 1.4 Motordiag - Automobilový osciloskop [4]	15
Obr. 2.1 Blokové schéma základní koncepce přístroje	17
Obr. 2.2 Vlevo ideální kvantovací chyba a vpravo reálná [2]	18
Obr. 2.3 Převodová charakteristika A/D převodníku [2]	19
Obr. 2.4 Chyba zesílení a chyba nuly v převodové charakteristice [2].....	19
Obr. 2.5 Ideální a reálná převodová charakteristika A/D převodníku [2].....	20
Obr. 2.6 Blokové schéma převodníku ADS7861 [5]	21
Obr. 2.7 Grafické znázornění rychlosti přeběhu (Slew-Rate).....	22
Obr. 2.8 Závislost zisku a fáze na frekvenci pro $V_{nap} = 2,7V$ [7]	24
Obr. 2.9 Náhradní schéma TLV2774 [7]	24
Obr. 2.10 Pouzdro TS3A44159 a vnitřní zapojení obou přepínačů [6]	25
Obr. 2.11 Přenosová charakteristika při sepnutém a rozepnutém stavu [6].....	26
Obr. 2.12 Vnitřní zapojení relé RY5W-K [10]	26
Obr. 3.1 Zapojení analogové části	28
Obr. 3.2 Zjednodušené zapojení odporů na vstupu OZ	29
Obr. 3.3 Výstupní napětí OZ pro vstupní rozsahy $\pm 15V$ a $\pm 150V$	32
Obr. 3.4 Zapojení ochranných diod mezi vstupy OZ.....	33
Obr. 3.5 Průběh napětí mezi vstupy OZ pro oba měřicí rozsahy.....	33
Obr. 3.6 Napětí na výstupu OZ pro vstupní přepětí 1kV	34
Obr. 3.9 Spektrum signálu 50 kHz s ochrannými diodami a bez ochranných diod pro měřicí rozsah $\pm 150V$	36
Obr. 3.10 Spektrum výstupního signálu s logaritmickou osou y pro vykreslení parazitních kmitočtů, nahoře s ochrannými diodami a dole bez ochranných diod	37
Obr. 3.11 OZ jako napěťový sledovač pro výrobu referenčních napětí.....	38
Obr. 3.12 Doporučné základní zapojení ADS7861 [5].....	39
Obr. 3.13 Časový průběh řídicích signálů a komunikace po obou SPI kanálech .	40
Tab. 2 Vstupní rozsah pomocí výstupního kódu ve dvojkovém doplňku [5]	41
Obr. 3.14 Zdroj signálu na vstupech A/D a průběh jeho napětí [5].....	41
Obr. 3.15 Blokové schéma PSOC procesoru [12].....	42
Obr. 3.18 Zapojení GPIO_0 portu, který propojuje desku DE2 a měřicí modul ..	44
Obr. 3.19 Komunikace mezi A/D a ŘJ pro třetí měřicí mód [5].....	44
Obr. 3.20 Celkové schéma zapojení logických bloků v FPGA.....	46
Obr. 3.21 Časový průběh logických funkcí SPI přijímače po simulaci v quartusu	47
Obr. 3.22 Časový průběh přepínání rámců v multiplexoru.....	47
Obr. 3.23 Okno programu LA (GLA-1016) s průběhy sledovaných signálů	48
Obr. 3.24 Zapojení analogového napájení +5V pro ADS7861.....	49
Obr. 3.25 Digitální napájení 3,3V pro ADC	50
Obr. 3.26 Analogové napájení 3,3V	50

Obr. 4.4 Měřicí modul – DPS	52
Obr. 4.5 Napětí snímaná osciloskopem, pro vstupní rozsah $\pm 15V$ (sinus, 100Hz): CH1 – synchronizační pulz, CH2 – vstupní napětí na A/D převodníku, CH3 – vstupní napětí na BNC konektoru, CH4 – napětí na invertujícím vstupu OZ	53
Obr. 4.6 Průběh signálů nasnímaných na vstupech A/D převodníku: červená – naměřeno A/D převodníkem, modrá naměřeno osciloskopem (100 Hz).....	54
Obr. 4.7 Rušení o kmitočtu 200kHz způsobené vzorkováním kladná perioda.....	54
Obr. 4.9 Rušení o kmitočtu 200kHz způsobené vzorkováním záporná perioda...	55
Obr. 4.10 Detailní pohled na rušení o kmitočtu 200kHz	56
Obr. 4.11 Průběh obdélníkového signálu o frekvenci 1kHz na vstupu A/D převodníku: červená - nasnímáno A/D převodníkem, modrá – osciloskop	56
Obr. 4.12 Průběh trojúhelníkového signálu o frekvenci 1kHz na vstupu A/D převodníku: červená - nasnímáno A/D převodníkem, modrá – osciloskop	57
Obr. 4.13 Průběh signálu 50kHz na vstupu A/D: modrá – osciloskop, červ. – A/D	57
Obr. 4.14 Průběh signálu 50kHz na vstupu – následky nekoherentního vzorkování	58
Obr. 4.15 Spektrum vstupního sinusového signálu o frekvenci 1kHz.....	58
Obr. 4.16 Obdélníkový signál (50kHz): červená – ADC, modrá – osciloskop	59
Obr. 4.17 Trojúhelníkový signál (50kHz): červená – ADC, modrá – osciloskop	59
Obr. 4.18 Spektrum trojúhelníkového signálu 50kHz snímáno A/D převodníkem	60
Obr. 4.19 Spektrum trojúhelníkového signálu 10kHz snímané A/D převodníkem	60
Obr. 4.20 Spektrum sinusového signálu 10kHz nasnímáno A/D převodníkem ...	61
Obr. 4.21 Přenosová charakteristika pro analogové napětí na vstupu ADC($\pm 15V$)	62
Obr. 4.22 Měřicí pracoviště	62
Obr. 4.23 Zapojení generátoru měřicího signálu pro rozsah $\pm 150V$	63
Obr. 4.24 Signál s amplitudou nad maximální přípustnou mez ($\pm 15V$)	64
Obr. 4.25 Test signálem o amplitudě 102V pro rozsah $\pm 150V$	65
Obr. 4.26 Test signálem o amplitudě 140,625V pro rozsah $\pm 150V$	65

Poděkování

V úvodu bych rád poděkoval vedoucímu práce Ing. Martinu Hájkovy za odborné vedení v celém průběhu práce, za cenné připomínky při vývoji SW, návrhu DPS a za zapůjčení HW vybavení nutného k ladění aplikace.

Chtěl bych především poděkovat kamarádovi Bc. Petru Vamberskému za cenné rady a pomoc při návrhu DPS.

Dále děkuji všem, kteří mi pomáhali, při vyhledávání, ať už studijních zdrojů, nebo materiálů použitých při konstrukci samotného zařízení.

V neposlední řadě děkuji rodině a přátelům, kteří mi v průběhu celého studia na vysoké škole pomáhali a podporovali mé úsilí.

OBSAH

Poděkování.....	10
Úvod.....	12
1. Přehled dostupných komerčních systémů.....	13
1.1 Odlišnosti osciloskopů pro diagnostiku automobilů.....	13
1.2 Osciloskopy pro automobilovou diagnostiku.....	14
1.2.2 DM411.....	15
1.2.3 Motorddiag – Automobilový osciloskop.....	15
2. Návrh koncepce a výběr klíčových komponent.....	16
2.1 Základní požadavky na měřicí systém.....	16
2.2 Návrh základní koncepce přístroje.....	17
2.3 Výběr a popis klíčových komponent.....	18
2.3.1 Výběr A/D převodníku.....	18
2.3.2 Výběr operačního zesilovače.....	22
2.3.3 Výběr prepínače (switch) rozsahů.....	25
3. Obvodový návrh.....	27
3.1 Analogová část.....	27
3.1.1 Úvod.....	27
3.1.2 Změna měřicích rozsahů.....	28
3.1.3 Úprava analogového signálu.....	30
3.1.4 Zapojení ochranných diod.....	33
3.1.5 Výroba referenčního napětí pro A/D převodník a OZ.....	38
3.2 Digitální část.....	39
3.2.1 A/D převodník.....	39
3.2.2 Řídicí blok, pro ovládání A/D a přenos naměřených dat.....	42
3.2.3 Realizace SPI řadiče v FPGA a přenos dat do PC.....	46
3.3 Napájení.....	49
4. Stavba prototypu a jeho testy.....	51
4.1 Vlastní měření.....	53
4.2 Testovací metody.....	63
4.3 Testy kompletního přístroje.....	64
5. Hodnocení dosažených výsledků.....	66
Závěr.....	67
Literatura.....	68

Úvod

S technologickým vývojem automobilů a stále komplikovanější elektronikou, která se do vozů vkládá, stoupá potřeba auto-opravářského průmyslu po diagnostických zařízeních. Tato zařízení by měla být schopna pracovat s pomalými signály obsahujícími frekvence pod 1Hz. Také by měla umět zaznamenat delší časový úsek. Mnoho pozorovaných signálů se totiž chová neperiodicky a celý jejich průběh trvá několik vteřin. Mnoho pracovníků v automobilovém průmyslu nemá elektrotechnické vzdělání a tak je nutné, aby bylo zařízení po stránce ovládání co nejjednodušší. Z těchto a dalších důvodů se začala vyrábět další skupina osciloskopů určená přímo pro automobilový průmysl.

Tato diplomová práce se zabývá konstrukcí funkčního prototypu měřicího modulu, vhodného pro práci s elektrickými signály v automobilovém průmyslu.

Po dohodě s vedoucím práce bylo s ohledem na složitost celého zařízení rozhodnuto o vývoji nikoli celého osciloskopu, ale pouze vstupních analogových obvodů a části zodpovědné za digitalizaci signálů (A/D převodníky se základními podpůrnými obvody). Následně bude, přístroj podroben testům a měřením. Výsledkem by mělo být obvodové řešení základních částí osciloskopu včetně jejich rozmístění na desce plošných spojů, což by mělo tvořit základ umožňující dokončení celkové konstrukce přístroje.

V první části jsou shrnuty základní komerční nástroje, se kterými je dnes možné přijít do styku a jejich možné použití. Také je zde vysvětlen rozdíl mezi klasickým osciloskopem a přístroji používanými v automobilové diagnostice. Druhá část popisuje hledání klíčových komponent a návrh koncepce měřicího prototypu. Hlavní částí celé kapitoly je hledání vhodného A/D převodníku a dalších klíčových komponent. Ve třetí části se řeší vlastnosti a funkční principy jednotlivých elektrických zapojení. Cílem práce bylo najít optimální zapojení, tak aby vyhovovalo zadaným parametrům a nebylo příliš drahé na výrobu. Hlavní důraz byl také kladen na nízkou spotřebu, tak aby bylo možné celé zařízení napájet přímo z USB, nebo baterie. Poslední kapitoly se zabývají obvodovým řešením, konstrukcí desky, naměřenými daty a hodnocením naměřených výsledků.

1. Přehled dostupných komerčních systémů

Cílem této kapitoly je shrnout základní rozdíly mezi klasickými osciloskopy a osciloskopy pro automobilovou diagnostiku. Dále rozebrat vlastnosti jednotlivých přístrojů, porovnat je mezi sebou a vymežit jejich použití.

1.1 Odlišnosti osciloskopů pro diagnostiku automobilů

Dále by měl také zvládat pozorování signálů s amplitudou do 150V, odpadá tak nutnost úpravy amplitudy signálu. Vhodná je také schopnost pracovat s více signály najednou, protože spolu elektrické děje mohou souviset. Například při práci s datovými sběrnicemi, kdy je nutné sledovat všechny datové vodiče, v takovém případě pracuje jako LA.

V automobilovém průmyslu pracuje velké množství lidí, kteří nemají elektrotechnické vzdělání a je proto nutné, aby osciloskop, se kterým budou pracovat, byl snadno ovladatelný, v ideálním případě by měl sám dokázat měnit měřicí rozsahy a také snímat téměř okamžitě bez nutnosti použití spouštěcího děje (např. náběžné hrany - trigrování).

U těchto systémů se především předpokládá, že budou schopny zaznamenávat průběh signálu po delší dobu, dále by měly také zvládat velké napěťové rozsahy a různá přepětí.

Abyste mohli provést záznam průběhu, potřebují buď velkou vyrovnávací paměť, nebo rychlou datovou sběrnici, pomocí které komunikují s PC, které ukládá naměřená data na HDD. Většina elektrických signálů v automobilech se totiž pohybuje pod frekvencí 50Hz, pokud pomineme data tekoucí po datových sběrnicích.

Takovým osciloskopem je potom možné měřit pomalé periodické, ale i neperiodické děje. Nebo různé impulsy jako signál ke vstřikovacím ventilům, průběh napětí při startu motoru, otáčky motoru, absolutní tlak v sacím potrubí atd.

Další skupinou diagnostických systémů jsou různé testery. Například na Obr. 1.1 je diagnostický přístroj KTS 650. Tyto přístroje se připojí pomocí CAN sběrnice k testovanému objektu a nechají si od něj poslat informace o jeho stavu. Podle odpovědi testovaného zařízení určují tyto diagnostické přístroje, kde se stala chyba. Podle databáze odpovědí určují stav testovaného zařízení.

Nejsou však určeny pro hlubší diagnózu, při které je nutné detailně pozorovat chování poškozeného zařízení. Jejich hlavním úkolem je lokalizovat chybu. [11]



Obr. 1.1 Diagnostický přístroj KTS 650 od firmy BOSCH a CAN kabel [11]

1.2 Osciloskopy pro automobilovou diagnostiku

1.2.1 AutoSkop 3

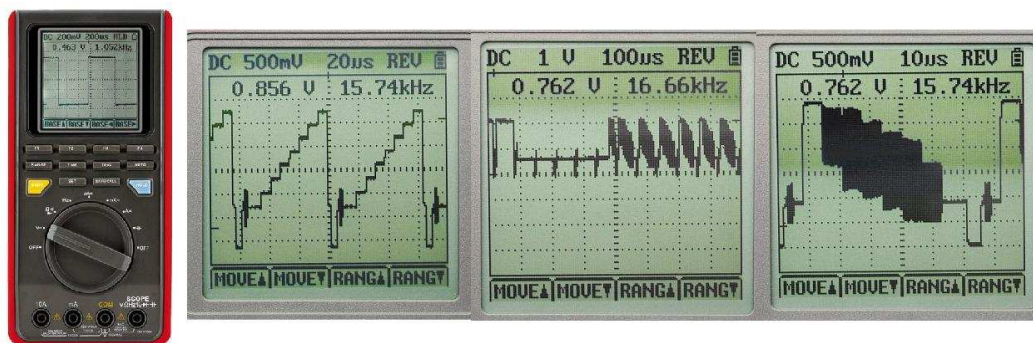
Tento přístroj na Obr. 1.2 je určen pro detailní průzkum elektronických sestav. Je schopen pracovat maximálně s osmi kanály. K převodům je použit 12 bitový AD převodník s maximální vzorkovací frekvencí 10 MHz. Maximální amplituda vstupního signálu je ± 30 V. U AutoSkop 2 je maximální amplituda vstupního signálu ± 150 V. Doba záznamu se pohybuje mezi 2 až 4 minutami. [13]



Obr. 1.2 AutoSkop 3 [13]

1.2.2 DM411

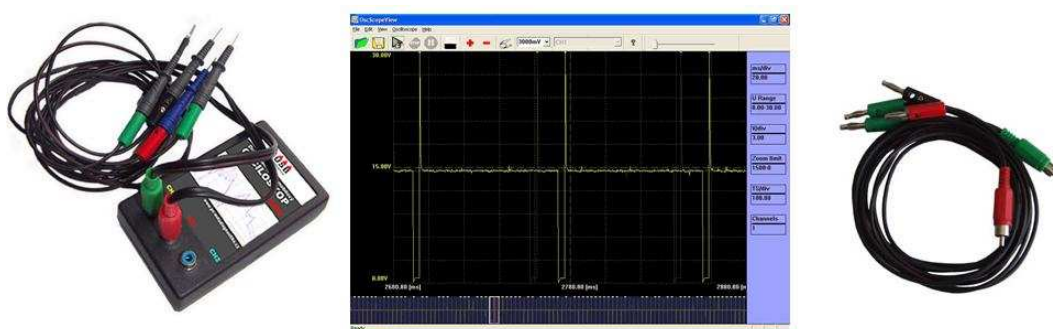
Pracuje s kmitočty do 10MHz. Jeho výhodou je, že dokáže snímat a vykreslit také průběh proudu v několika rozsazích asi do 10A a napětí do 750V. Vzorkovací frekvence je 40MS/s. Paměť by měla zaznamenat až 10s záznamu, při maximálním využití vzorkovacího kmitočtu (400 milionů vzorků), což jej i s jeho měřicími rozsahy řadí mezi osciloskopy pro automobilovou diagnostiku. Vertikální přesnost přístroje je $\pm 5\%$ [8].



Obr. 1.3 Ruční osciloskop DM411 a napravo průběhy na displeji [8]

1.2.3 Motordiaq – Automobilový osciloskop

Tento osciloskop obsahuje dva kanály (CH0, CH1) pro klasické měření a jeden (BAT) s potlačeným vstupním napětím o 0,7V. Oba kanály jsou vzorkovány frekvencí 10 kHz. U prvních dvou kanálů je měřicí rozsah 0 až 30V. Připojení k počítači je realizováno přes USB nebo sériový port. Výhodou je délka záznamu, která je dána velikostí HDD v připojeném PC [4].



Obr. 1.4 Motordiaq - Automobilový osciloskop [4]

2. Návrh koncepce a výběr klíčových komponent

Zařízení by mělo mít malou spotřebu, aby tak mohlo být napájeno například z USB. Napájecí napětí z USB sběrnice je 5V. U notebooku poskytuje USB maximální proud 100mA. Maximální výkon, který by tedy prototyp mohl trvale odebírat je 0,5W. Dále zařízení musí být konstrukčně co nejjednodušší a splňovat všechna zadaná kritéria.

2.1 Základní požadavky na měřicí systém

V zadání je určeno, že by se mělo jednat o 8kanálový osciloskop, který bude vzorkovat měřený signál na každém kanálu frekvencí 100 kHz. Dále by měl mít více kanálů, aby bylo možné sledovat více signálů. Naměřená data budou procházet přes sběrnici USB do PC, kam se uloží do paměti a na HDD, tak aby se s nimi dalo později pracovat. Veškerá vyhodnocení všech naměřených dat budou probíhat v MATLABU.

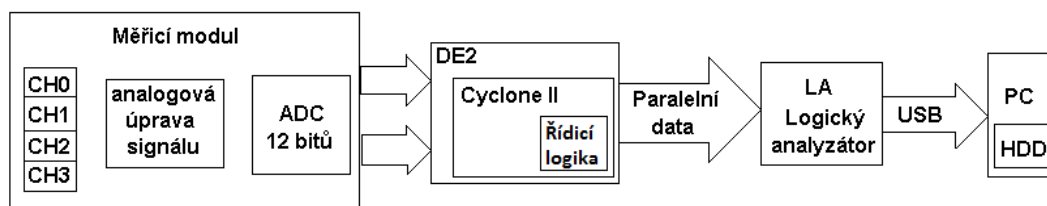
Každý kanál má mít dva měřicí rozsahy, první z rozsahů, by měl pokrýt amplitudu napětí v rozsahu $\pm 15\text{V}$ a je určen pro použití ve většině měření. Druhý měřicí rozsah, je určen pro práci s větším napětím v rozsahu $\pm 150\text{V}$ a měl by být využit například pro sledování napětí při startu motoru. Vstupní odpor každého kanálu by měl být $1\text{M}\Omega$ v obou měřicích rozsazích $\pm 15\text{V}$ a $\pm 150\text{V}$. Tento vstupní odpor musí být konstantní v celém frekvenčním pásmu od 0 do 100kHz. Každý kanál musí vydržet krátkodobé maximální přepětí $\pm 1\text{kV}$. Použitý A/D převodník bude minimálně 12 bitový, což bude poskytovat rozlišení 4096 úrovní.

2.2 Návrh základní koncepce přístroje

Základní koncepce měřicího modulu bude provádět všechny analogové úpravy signálu a převod na číselnou posloupnost. Dále je nutné vymyslet řídicí systém, který bude obsluhovat A/D převodník a přepínat měřicí rozsahy. Takový systém by měl posílat data po USB rozhraní do PC k dalšímu zpracování. Vybraný AD převodník pak bude komunikovat po sběrnici, kterou bude také nutné obslužit. Tento úkol by mělo plnit zařízení, které bude dostatečně rychlé a flexibilní.

Po delších úvahách bylo rozhodnuto, že se navrhne měřicí modul, který bude mít za úkol analogové zpracování signálu a jeho následnou digitalizaci AD převodníkem. Tento měřicí modul bude obsluhovat vývojová deska DE2, jež obsahuje FPGA čip, který bude realizovat řídicí logiku a přenos dat do PC. Pro přenos dat do PC však bude použit LA, protože dokáže nasnímat naměřená data například v paralelní podobě z výstupního portu na desce. Nasnímaná data následně bude posílat do PC, kde mohou být jednoduše zpracována příslušným programem. Realizovat komunikace po USB přímo na vývojové desce DE2 by bylo příliš komplikované.

Hlavním úkolem bude tedy zkonstruovat měřicí modul, což zahrnuje celou analogovou část, napájení a A/D převodník. Dále je nutné vytvořit logické bloky v samotném FPGA. Úkolem těchto bloků bude pracovat s deskou měřicího modulu, kde budou přijímat data po určené sběrnici a zajišťovat přenos dat do PC. Také by měly zajišťovat manuální a automatické přepínání měřicích rozsahů a ovládat měřicí mody A/D převodníku.



Obr. 2.1 Blokové schéma základní koncepce přístroje

2.3 Výběr a popis klíčových komponent

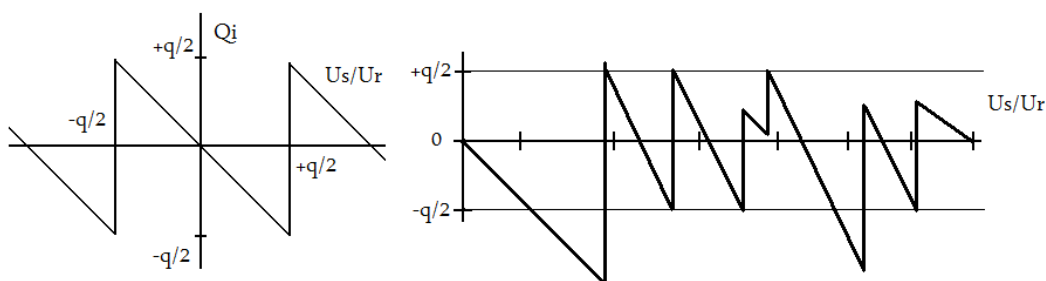
Postup při výběru byl následující. Nejprve byl nalezen vhodný A/D převodník, dále OZ, který upravuje analogový signál před A/D a nakonec přepínač pro změnu měřicích rozsahů.

2.3.1 Výběr A/D převodníku

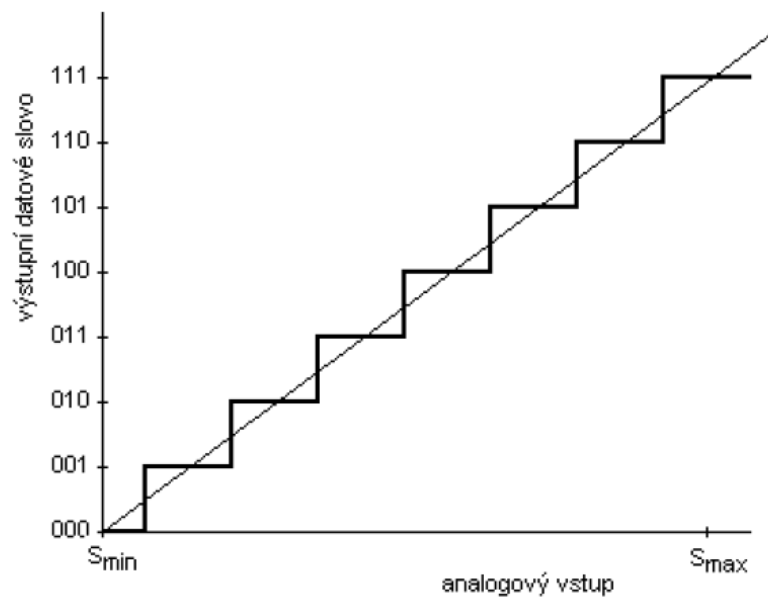
A/D převodník je zařízení, které převádí analogový vstupní signál na digitální výstupní. To je dobré především kvůli snazší práci s daty a možností data dále upravovat a získávat z nich další informace. Aby se dalo se signálem pracovat na počítači, musí být v číslicové podobě. Po FFT analýze se např. určí THD z velikosti amplitud jednotlivých harmonických.

Nejdůležitějším údajem u A/D převodníku je počet bitů, který určuje celkové rozlišení signálu. Dalším důležitým parametrem je napěťový rozsah hodnot, které je převodník schopen vidět a zpracovat. Zpravidla bývají určeny referenčním napětím, které se připojuje na jednu ze vstupních svorek. Spousta A/D převodníků má vlastní nastavitelné zdroje referenčního napětí. Ve většině případů a to i v případě zabudovaného referenčního zdroje se používá referenční napětí 2,52V. V případě nastavitelné vnitřní reference obsahuje A/D převodník navíc vlastní zdroj referenčního napětí, na který je pak připojen programovatelný zdroj výstupního referenčního napětí.

Nejdůležitějším ukazatelem A/D převodníku, je převodová charakteristika, která je vidět na Obr. 2.3. Ta má v ideálním případě schodovitý tvar a u ideálního převodníku s nekonečným počtem bitů, by se jednalo o přímku. V reálu má však převodová charakteristika spoustu chyb. Každá převodová charakteristika je vytížena kvantovací chybou na Obr. 2.2.

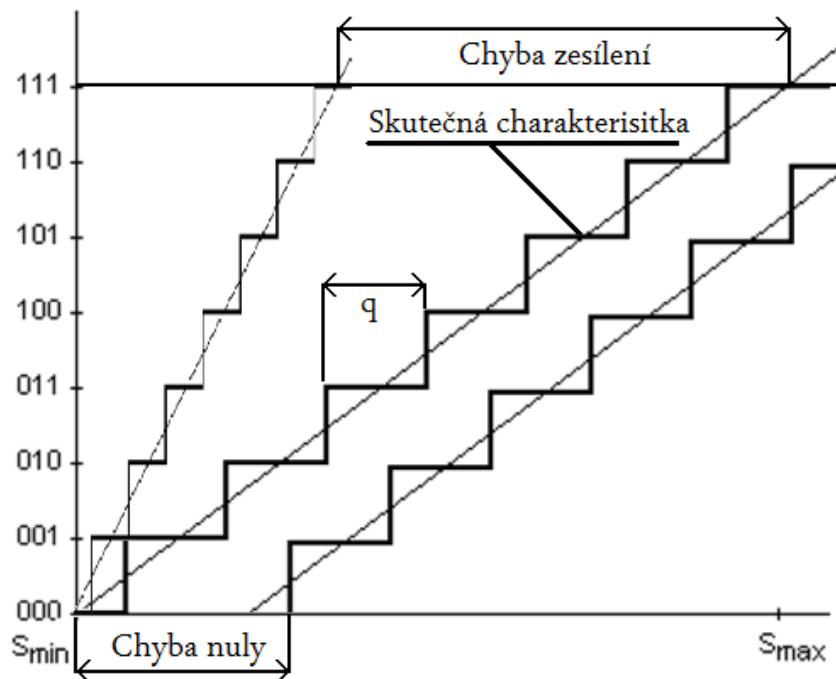


Obr. 2.2 Vlevo ideální kvantovací chyba a vpravo reálná [2]



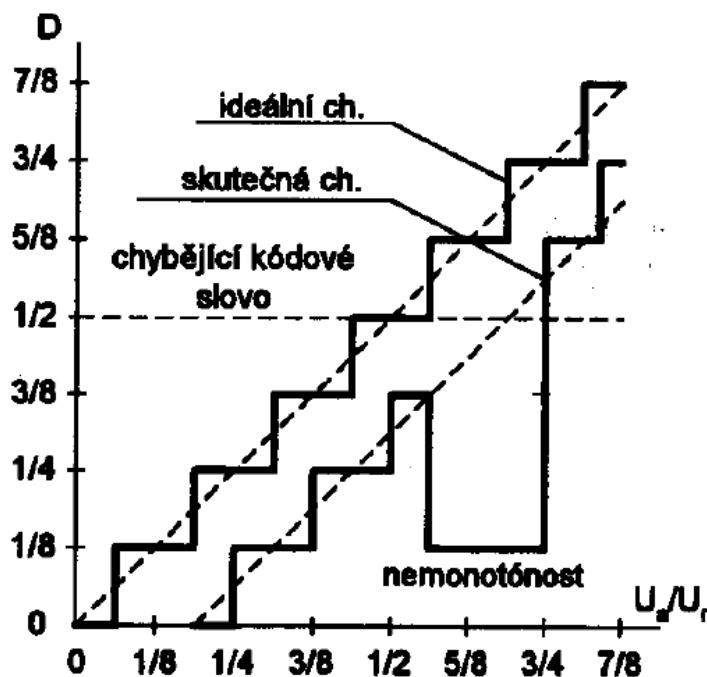
Obr. 2.3 Převodová charakteristika A/D převodníku [2]

Zkreslení převodové charakteristiky jsou různá, například může být posunuta a nevychází pak přímo z nuly. Proto se tato chyba nazývá chybou nuly. Dále je zde chyba zesílení a projevuje se tak, že je charakteristika vychýlena pod jiným úhlem a má pak po převodu na signál vliv jako zesílení. Tyto chyby jsou vidět na Obr. 2.4.



Obr. 2.4 Chyba zesílení a chyba nuly v převodové charakteristice [2]

Dále se v charakteristice nacházejí drobné chyby, jako chybějící bity a tyto chyby se pak podle svého umístění a vlivu na charakteristiku dělí na nelinearity diferenciální (DNL) a integrální (INL). Tyto nelinearity pak mají vliv na zkreslení signálu a jejich následkem je například tvarové zkreslení THD. Výčet většiny chyb je vidět na Obr. 2.5.



Obr. 2.5 Ideální a reálná převodová charakteristika A/D převodníku [2]

Dalšími důležitými parametry A/D převodníku jsou například odstup signál šum, který vyjadřuje vztah (2.4), kde n je počet bitů určeného A/D převodníku.

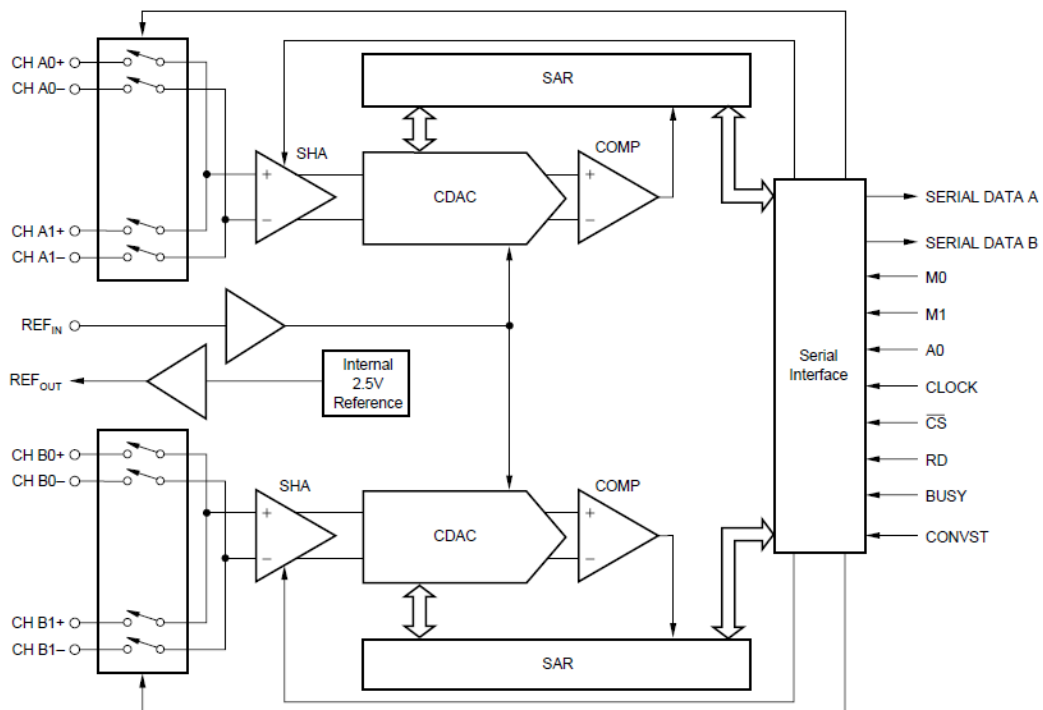
$$U_{\sin ef} = \frac{U_m}{2\sqrt{2}} \text{ [V]} \quad (2.7), \quad U_q = \frac{q}{\sqrt{12}} \cdot U_m \text{ [V]} \quad (2.4) [1]$$

$$SNR_i = 20 \log \frac{U_{\sin ef}}{U_q} = 6,02n + 1,76 \text{ [dB]} \quad (2.5) [1]$$

Dále efektivní počet bitů (ENOB), jenž vyjadřuje skutečný počet bitů převodníku v závislosti na SNR dle vztahu (2.6).

$$ENOB = n_{ef} = \frac{SNR - 1,76}{6,02} \text{ [bitů]} \quad (2.6) [3]$$

Nakonec byly vybrány převodníky ADS7861 a ADS7863. Protože jsou oba převodníky levné, poměrně rychlé, skládají se ze dvou vnitřních ADC a nemají příliš složité řízení. Rozdíl mezi oběma převodníky je pouze v rychlosti, měřicích módech a lepších parametrech. Jinak jsou oba stejné a vývodově kompatibilní. Oba jsou založeny na principu postupných aproximací (SAR) a komunikují s řídicím blokem pomocí SPI. Liší se pouze v napájecím napětí. ADS7861 totiž potřebuje větší napájecí napětí, což může být snadno vyřešeno přidáním externího zdroje napájení a dalšího stabilizátoru. [5]. Pro desku bude použit ADS7861 a v případě potřeby vyšší vzorkovací rychlosti může být nahrazen pomocí ADS7863, který má čtyřnásobnou vzorkovací rychlost. Na Obr. 2.6 je vidět blokové schéma převodníku ADS7861. ADS 7863, který má lepší parametry, byl kvůli dlouhé dodací lhůtě nahrazen převodníkem ADS 7861.



Obr. 2.6 Blokové schéma převodníku ADS7861 [5]

Na Obr. 2.6 je vidět, že se jedná o duální A/D převodník, je totiž složen ze dvou samostatně pracujících A/D převodníků, které jsou na sobě nezávislé. Při vzorkovací frekvenci 250kSPS na jeden kanál je tak zaručeno, že vzorky budou mít mezi sebou minimální posun. Při odpojení jednoho z kanálů tak stoupne vzorkovací frekvence na 500 kSPS [5].

Převodník dále obsahuje vnitřní nastavitelný zdroj referenčního napětí a dva SPI kanály pro sériovou komunikaci s řídicí jednotkou. Převody probíhají pomocí postupných aproximací realizovaných DA převodníkem a aproximačním registrem (SAR). Převodník vyhovuje zadaným parametrům. [5]

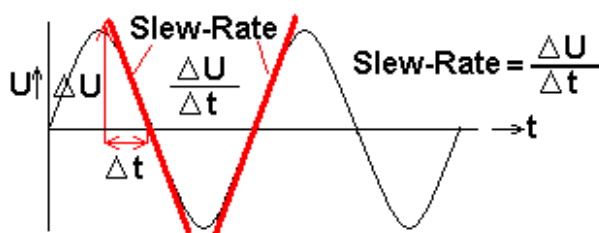
2.3.2 Výběr operačního zesilovače

Operační zesilovač bude v celé analogové části sloužit hlavně k úpravě amplitudy vstupního signálu tak, aby byla vždy v rozsahu od 0V do 2,52 V, což je referenční napětí ADC. Tento rozsah udává A/D převodník referenčním napětím. U většiny převodníků se používá referenční napětí 2,52 V. Pro každý kanál, je nutné použít jeden operační zesilovač. Pro účely práce, by bylo komplikovanější použít více operačních zesilovačů, kde by měl každý OZ vlastní pouzdro. Proto bude vhodné použít čtyři OZ, v jednom pouzdře.

Parametry podle kterých se OZ vyhledávají, jsou například typ napájení, kde máme dva způsoby napájení OZ. První je napájení jedním samostatným zdrojem a druhý způsob, jemuž se říká symetrické napájení, zahrnuje dva zdroje v sérii. Z napájecího napětí, je pak odvozena další vlastnost OZ, a to schopnost jít s výstupním napětím až k napájecímu (Rail-to-Rail).

To je výhodné, například pokud bude OZ napájen malým napájecím napětím a bude po něm vyžadována maximální amplituda výstupního signálu. Operační zesilovač bez této schopnosti, bude mít na výstupu amplitudu menší, než je jeho napájecí napětí a proto bude při stejném zesílení výstupní signál ořezaný.

Jedním z nejdůležitějších parametrů OZ je pro tuto práci rychlost přeběhu (Slew-Rate). Tento parametr vyjadřuje maximální rychlost změny výstupního napětí operačního zesilovače. Určuje maximální strmost napětí na čas, a to pro klesání i stoupání. Tato strmost podle vztahu (2.2), je vlastně derivace sinusového průběhu (2.1) o určité frekvenci při průchodu nulovým napětím, což je vidět na Obr. 2.7.



Obr. 2.7 Grafické znázornění rychlosti přeběhu (Slew-Rate)

$$u(t) = A \cdot \sin(\omega \cdot t) \quad [\text{V}] \quad (2.1)$$

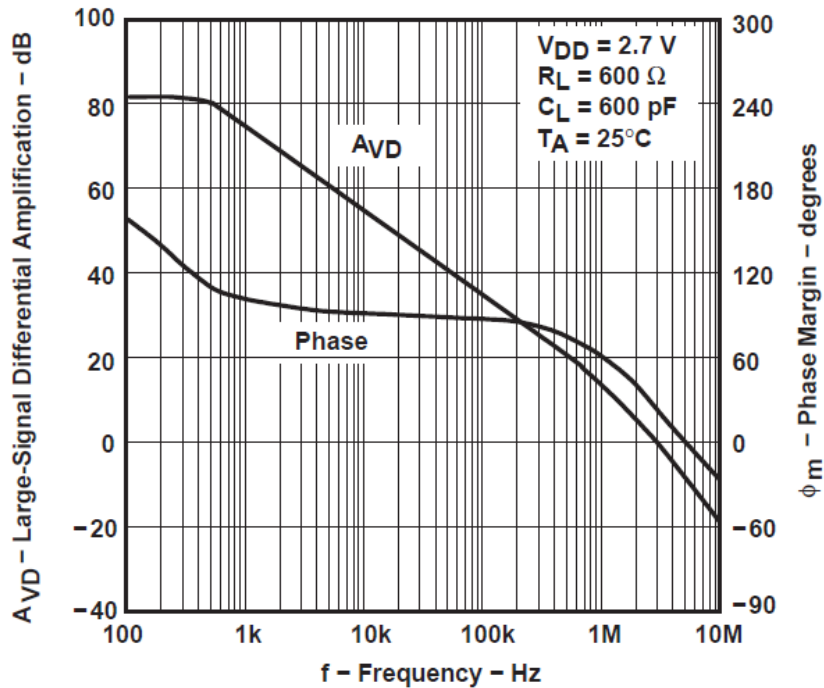
$$SR = \left. \frac{du(t)}{dt} \right|_0 = A \cdot \omega \cos(\omega \cdot 0) = A \cdot 2\pi \cdot f \quad [\text{V/s}], [\text{V}/\mu\text{s}] \quad (2.2)$$

$$f = \frac{SR}{A \cdot 2\pi} \quad [\text{Hz}] \quad (2.3)$$

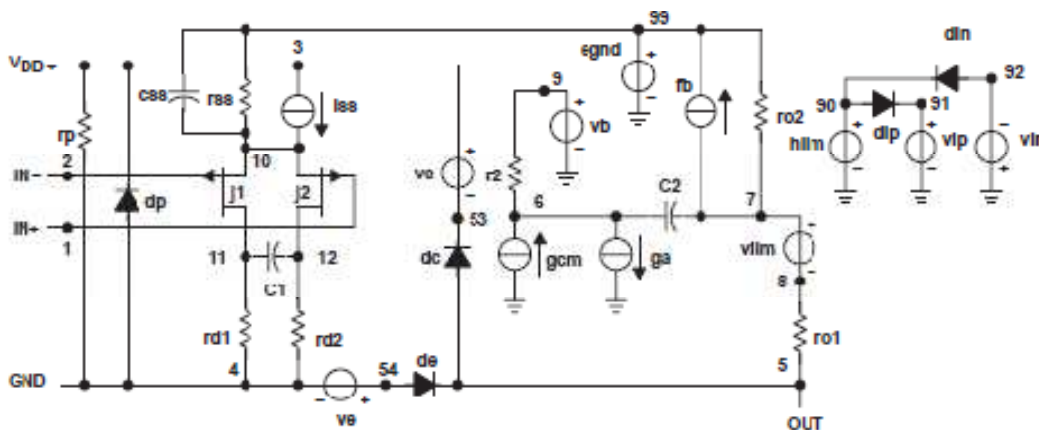
Ze vztahu (2.3) vyplývá, že největší frekvence, se kterou je operační zesilovač schopen pracovat, je přímo úměrná rychlosti přeběhu SR. U signálů s vyššími frekvencemi bude docházet ke tvarovému zkreslení, protože takový signál operační zesilovač prostě nestíhá sledovat. Maximální frekvence vstupního signálu bude polovičkou vzorkovací frekvence. Při vzorkovací frekvenci 100kHz bude tedy maximální frekvence vstupního signálu 50kHz. Pokud je tedy známa i amplituda signálu, která bude asi 1,27V, ze které plyne minimální rychlost přeběhu okolo 0.4V/μs.

Dalším důležitým parametrem je také šířka pásma (BW), ve kterém OZ dokáže pracovat se ziskem. Maximální zisk v tomto pásmu se pohybuje okolo 80dB. Šířka tohoto pásma je závislá na rychlosti přeběhu a amplitudě. A proto zisk operačního zesilovače pro signály mimo toto pásmo klesá. OZ prostě není schopen tyto signály dostatečně rychle sledovat a zkreslí je tak, že změní jejich tvar, zmenší amplitudu a následně i zisk.

Operační zesilovače mají spousty dalších parametrů, a proto byly popsány jen ty nejdůležitější, které byly zohledněny při výběru toho správného. Nakonec byl vybrán TLV2774. Rychlost přeběhu je $10,5 \text{ V}/\mu\text{s}$. Je napájen pouze jedním zdrojem napětí v rozsahu hodnot od $2,5\text{V}$ do $5,5 \text{ V}$. Je proto vhodný například pro napájení z baterie nebo právě z USB. Šířka pásma pro zisky nad 0 dB je $5,1\text{MHz}$, což je pro účely práce nadmíru dostačující. Na Obr. 2.8 je vidět závislost zisku na frekvenci a na Obr. 2.9 je náhradní schéma vnitřního zapojení TLV2774. [7]



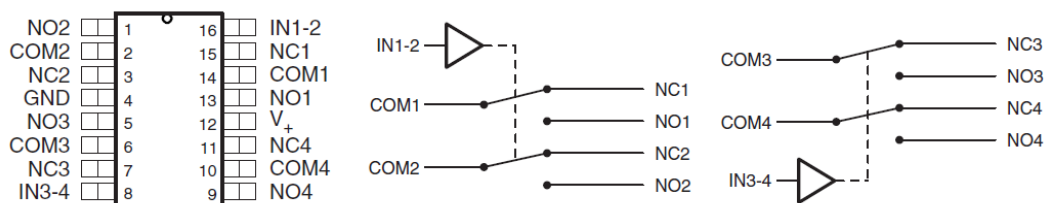
Obr. 2.8 Závislost zisku a fáze na frekvenci pro $V_{\text{nap}} = 2,7\text{V}$ [7]



Obr. 2.9 Náhradní schéma TLV2774 [7]

2.3.3 Výběr přepínače (switch) rozsahů

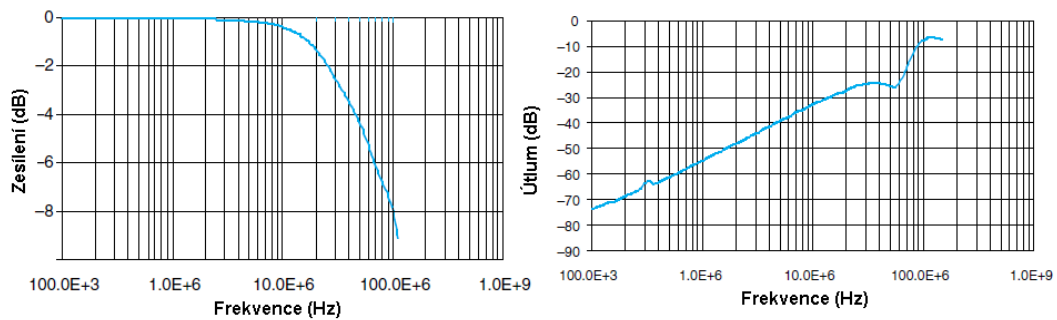
Hlavním úkolem přepínačů je zajistit přepínání mezi měřicími rozsahy $\pm 15V$ a $\pm 150V$. Při výběru přepínače jsou nejdůležitějšími parametry napájecí napětí, rozsah hodnot vstupního napětí, odpor větve při sepnutí spínače, počet kanálů, šířka pásma přenášených kmitočtů a maximální proud kontakty. Vzhledem k výslednému obvodovému řešení, které následuje v jedné z následujících kapitol, by bylo nejvhodnější použít pro každé dva kanály prvek se dvěma přepínacími kontakty v jednom pouzdře. Mezi mnoha přepínači, které se nabízely, byl vybrán TS3A44159 na Obr 2.10. [6]



Obr. 2.10 Pouzdro TS3A44159 a vnitřní zapojení obou přepínačů [6]

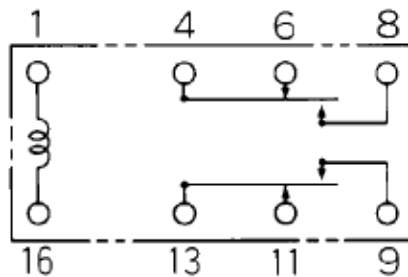
Jedná se o polovodičový přepínač s velmi nízkým odporem při sepnutí $0,45\Omega$ a rychlou dobou spínání $25ns$. Pro potřeby přepínání rozsahů, se taková rychlost dá využít jen při automatickém přepínání. Má velmi malé tvarové zkreslení THD, což je výborné hlavně pro účely měření. Výhodou je také rozsah napájecího napětí V_{nap} od $1,65V$ do $4,3V$. Může být tedy napájen například z USB nebo baterie, pomocí nízko ztrátového LDO stabilizátoru $3,3V$. Rozsah vstupních analogových hodnot je od $-0,5V$ do $V_{nap} + 0,5V$, což ideálně vyhovuje vstupnímu napětí, které by se mělo pohybovat v rozsahu 0 až $2,52V$. Toto napětí je dáno referenčním napětím A/D převodníku.

Je schopen přenášet frekvence v pásmu $35MHz$. Maximální spínaný proud se pohybuje v rozsahu $\pm 200mA$. Maximální uvažovaný proud přepínačem bude při přepětí $\pm 1kV$ přibližně $1mA$. Vstupní proud do OZ by v ideálním případě měl být nulový. Navíc na vstupech OZ budou připojeny ochranné diody. Spadá do kategorie SPDT (single-pole double-throw) přepínačů. Z přenosové charakteristiky na Obr. 2.11 vlevo je vidět že v požadovaném frekvenčním pásmu nemá žádný útlum. Z Obr 2.11 vpravo je zřejmé, že nejmenší útlum při vypnutí je v požadovaném pásmu asi $-70dB$. [6]



Obr. 2.11 Přenosová charakteristika při sepnutém a rozepnutém stavu [6]

Další z možností je použití relé, např. RY5W-K od firmy TAKAMISAWA. Jedná se velmi citlivé relé s odolností až 1500V. Maximální proud kontaktem je 1 A. Pracuje se spolehlivými kontakty a velkým operačním rozsahem. Je určen pro práci s napětím do 5V. Výhodou tohoto relé je malý odpor při sepnutí, který se pohybuje okolo 50mΩ. Dalšími nevýhodami jsou navíc, velikost, rušení, cena a rychlost spínání (ms), která je ve srovnání s polovodičovým přepínačem (ns až μs) poměrně malá. Výhodou je velká odolnost proti přepětím a zkratům. Jeho nevýhodou je velikost a větší spotřeba (150mW) než u polovodičového přepínače, kde se pohybuje v řádech mW. [10] [6]



Obr. 2.12 Vnitřní zapojení relé RY5W-K [10]

Pro menší velikost, spotřebu, tvarové zkreslení (THD), cenu a možnost použít více přepínačů v jednom pouzdře byl vybrán polovodičový přepínač TS3A44159.

3. Obvodový návrh

V této kapitole bude popsáno a rozebráno celé obvodové řešení. Jednotlivá zapojení budou podložena teoretickými popisy a výsledky simulací, které byly provedeny v programu PSPICE 9.1. Obvodové řešení je rozděleno na analogovou a digitální část. Obsahuje připojení A/D převodníku k napájení a datovému konektoru. Dále zde bude popsána digitální logika, která je realizována v FPGA čipu a která zajišťuje přenos dat, jejich konverzi a řízení celého přístroje. Tato zapojení budou navíc také podložena výsledky provedených simulací.

3.1 Analogová část

3.1.1 Úvod

Úkolem analogové části je upravit vstupní signál tak, aby s ním mohl dále pracovat A/D převodník. Dále má zajistit přepínání vstupních rozsahů a odolnost přístroje na vstupní přepětí do 1kV. Skládá se z několika částí. První část zahrnuje základní měřicí prostředky, kterými jsou sondy, BNC konektory a dvě paralelní větve odporů pro snížení vstupního napětí na únosnou mez. Druhá část zajišťuje přepínání rozsahů pomocí přepínače a využívá k tomu již zmíněných odporů. Třetí část s OZ mění offset signálu a zesiluje jeho amplitudu tak, aby byl naplno využit vstupní rozsah A/D převodníku. Na oba vstupy OZ jsou připojeny ochranné diody, které chrání OZ proti krátkodobému přepětí. Čtvrtá část vyrábí referenční napětí pro A/D převodník a offsetové pro hlavní OZ.

Připojení sond je realizováno pomocí BNC konektorů a proto je možné připojit klasické osciloskopické sondy, které mají dost velkou odolnost a jsou schopné vydržet dlouhodobě přenášet napětí v požadovaném rozsahu. Na BNC konektory jsou připojeny dvě paralelní větve odporů, které srážejí vstupní napětí na únosnou mez, udržují trvale vstupní impedanci na $1M\Omega$ pro oba vstupní rozsahy. Každá větev se skládá ze dvou odporů, na kterých se rozloží nebezpečné krátkodobé přepětí. Celková impedance obou větví je vždy $1M\Omega$ a vstupní proud by tak při největším přepětí neměl přesáhnout 1mA. Slouží také ke změně vstupních rozsahů. Změna vstupního rozsahu je popsána v kapitole 3.1.2. Poslední částí měřicího bloku jsou ochranné diody, které chrání obvod hlavně proti zápornému přepětí, které by mohlo poškodit vstup přepínače.

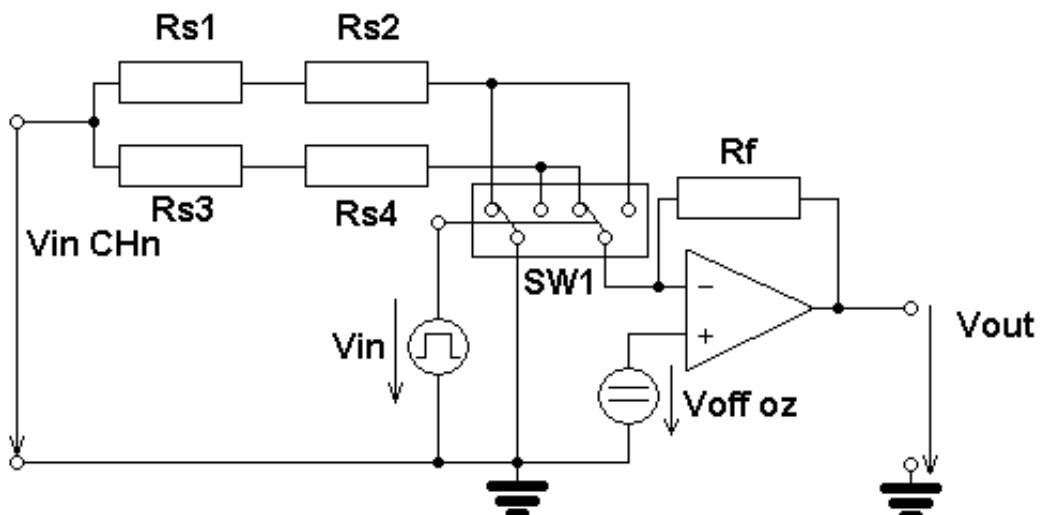
3.1.2 Změna měřicích rozsahů

Při měření je nutné měnit rozsahy převodníku, a to se nejnázne provede tak, že se mění zesílení OZ. Při změně odporů ve vstupním děliči by se měnila i vstupní impedance a to není přípustné. Proto je lepším řešením změna zesílení OZ, to je totiž dáno odporem na invertujícím vstupu a ve zpětné vazbě dle vztahu (3.1).

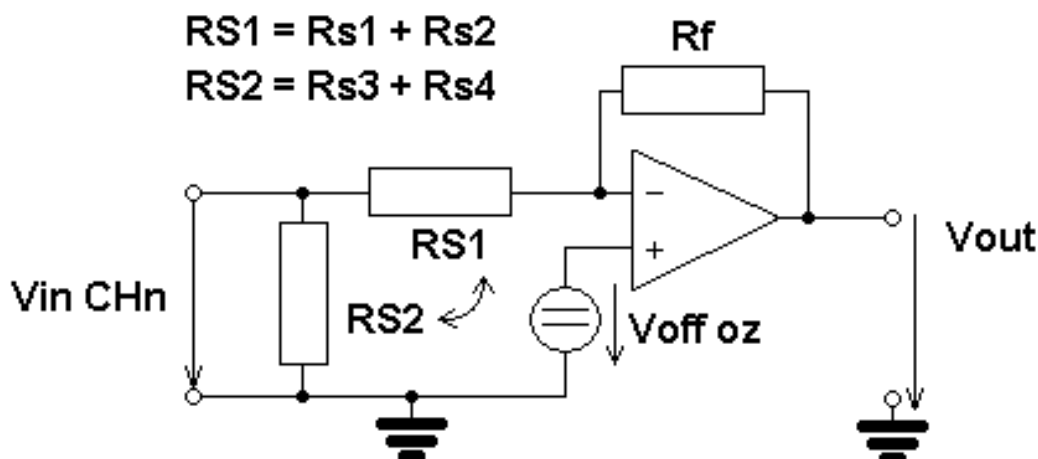
$$Au_- = -\frac{R_f}{R_s} \quad (3.1)$$

$$Au_+ = 1 + \frac{R_f}{R_s} \quad (3.2)$$

Stačí tedy měnit hodnotu jednoho z odporů a změní se i zesílení OZ, které změní citlivost vstupního rozsahu. Na Obr. 3.1 je vidět zapojení vstupních odporů, OZ a přepínače rozsahů. V_{in} je spínací napětí. Úkolem switche je přepínat mezi větvemi odporů, které jsou připojeny na vstupní konektor a operační zesilovač. Při každém přepnutí by měl vyměnit odporové větve mezi sebou navzájem. Na invertující vstup se vždy připojí jeden z těchto odporů a druhý se přes přepínač připojí k zemi. Oba odpory jsou tedy paralelně, a proto je v obou případech vstupní impedance pořád stejná. Změní se pouze hodnoty odporů v zapojení. Následkem je změna zesílení operačního zesilovače a hodnoty vstupního rozsahu. Zjednodušené zapojení obou odporů je vidět na Obr. 3.2.



Obr. 3.1 Zapojení analogové části



Obr. 3.2 Zjednodušené zapojení odporů na vstupu OZ

Jeden z odporů je vždy připojen přímo k zemi a ten druhý je spojený se zemí přes OZ a referenční zdroj offsetového napětí. Zdroj napětí V_{off_oz} se dá považovat za zkrat a operační zesilovač v podstatě také. OZ se snaží udržovat mezi oběma vstupy nulový rozdíl mezi vstupními napětími a oba vstupy jsou tak pořád na stejném potenciálu, a proto se dají považovat za zkrat.

Výhodou tohoto zapojení je, potřeba pouze jednoho operačního zesilovače s jednoduchým napájením. Nevýhodou tohoto zapojení je invertovaný výstupní signál. To však není problém, protože se naměřená data dají jednoduše upravit v počítači ještě před zobrazením. Při stárnutí mění součástky svoje parametry. A tak vzniká chyba, která mění parametry výstupního analogového signálu. Pokud je tato chyba známá, může se jednoduše opravit po přijetí dat v PC.

Při přepnutí rozsahu pomocí polovodičových přepínačů, dochází k výměně hodnot odporů. Se změnou hodnot odporů, se změní i zesílení neinvertujícího vstupu dle vztahu (3.2). Tato změna má potom vliv na napěťový posun signálu. Po výpočtech dle vztahů (3.11, 3.12), které jsou uvedeny v následující kapitole 3.1.3, bylo zjištěno, že je tento posun malý (70 mV) a jeho kompenzace na hardwarové úrovni by byla příliš komplikovaná. Jako mnohem výhodnější se jeví softwarová kompenzace přímo v PC.

3.1.3 Úprava analogového signálu

Jak již bylo zmíněno v kapitole 2.3.5, je nutné, aby se napětí na vstupu ADC pohybovalo v rozsahu 0 až 2,5V. Na vstupu přístroje je napětí, které se pohybuje v rozsahu $\pm 15V$, nebo $\pm 150V$. Je proto nutné ho zeslabit, tak aby se jeho rozkmit vešel do vstupního rozsahu A/D převodníku. Navíc aby se signál pohyboval v požadovaném napěťovém rozsahu, musí se nastavit jeho offset do poloviny vstupního rozsahu.

Veškeré analogové úpravy signálu provádí 4kanálový OZ typu TLV2774. Vstupní signál je přiváděn na invertující vstup a napětí pro stejnosměrný posun je připojeno na neinvertující vstup.

Při výpočtech hodnot odporů použitých v zapojení zesilovače se vychází ze základního požadavku, kdy má být velikost vstupního odporu za všech okolností $1M\Omega$. Potom platí vztah (3.3), ze kterého plyne, že paralelní kombinace obou odporů na vstupu je vždy $1M\Omega$.

$$R_1 || R_2 = \frac{R_1 \cdot R_2}{R_1 + R_2} = 1M\Omega \quad (3.3)$$

Zesílení OZ pro vstupní rozsah $\pm 15V$ je desetkrát větší než u vstupního rozsahu $\pm 150V$. Proto platí vztah (3.4), který popisuje závislost zesílení invertujícího vstupu na velikosti vstupním odporu.

$$10 \cdot Au_-(R1) = Au_-(R2) \quad (3.4)$$

Pomocí vztahů (3.1) pro zesílení invertujícího vstupu, který se dosadí do rovnice (3.4), se odvodí rovnice (3.5).

$$-10 \cdot \frac{R_3}{R_1} = -\frac{R_3}{R_2} \quad (3.5)$$

Pokud se bude vycházet z předpokladu, že hodnota R_3 je stejná pro oba vstupní rozsahy a určí se na pevně, zjednoduší se tato rovnice do vztahu (3.6).

$$R1 = 10 \cdot R2 \quad (3.6)$$

Z tohoto vztahu je jasné, že oba odpory jsou na sobě závislé. Pokud se tedy provede substituce dosazením vztahu (3.6) do vztahu (3.3), vzniká rovnice (3.7).

$$\frac{10 \cdot R_2^2}{11 \cdot R_2} = \frac{10}{11} \cdot R_2 = 1 \text{ M}\Omega \quad (3.7)$$

Ze vztahu (3.7) je jasné, že $R_2 = 1,1 \text{ M}\Omega$ a ze vztahu (3.6) plyne i velikost $R_1 = 11 \text{ M}\Omega$. Dále je nutné určit hodnotu zesílení invertující větve pro rozsah $\pm 15 \text{ V}$ ta je dána poměrem rozkmitů vstupních napětí dle vztahu (3.8). Pro výpočet bylo použito menší napětí, než je požadováno na vstupu A/D, účelem této změny je vyrobit rezervu pro signál tak, aby při dosažení požadovaného maxima nebyl zbytečně zkreslen.

$$Au_{-}(\pm 15 \text{ V}) = \frac{2,3 \text{ V}}{30 \text{ V}} = 0,0766 \quad (3.8)$$

$$Au_{-}(\pm 150 \text{ V}) = \frac{2,3 \text{ V}}{300 \text{ V}} = 0,00766 \quad (3.9)$$

Dle vztahu (3.10) se dále určí zesílení neinvertujícího vstupu a to tak že se k zesílení neinvertujícího vstupu přičte 1. Tento vztah byl odvozen ze vztahů (3.1) a (3.2).

$$Au_{+} = 1 + Au_{-} \quad (3.10)$$

$$Au_{+}(\pm 15 \text{ V}) = 1 + \frac{2,3 \text{ V}}{30 \text{ V}} = 1,0766 \quad (3.11)$$

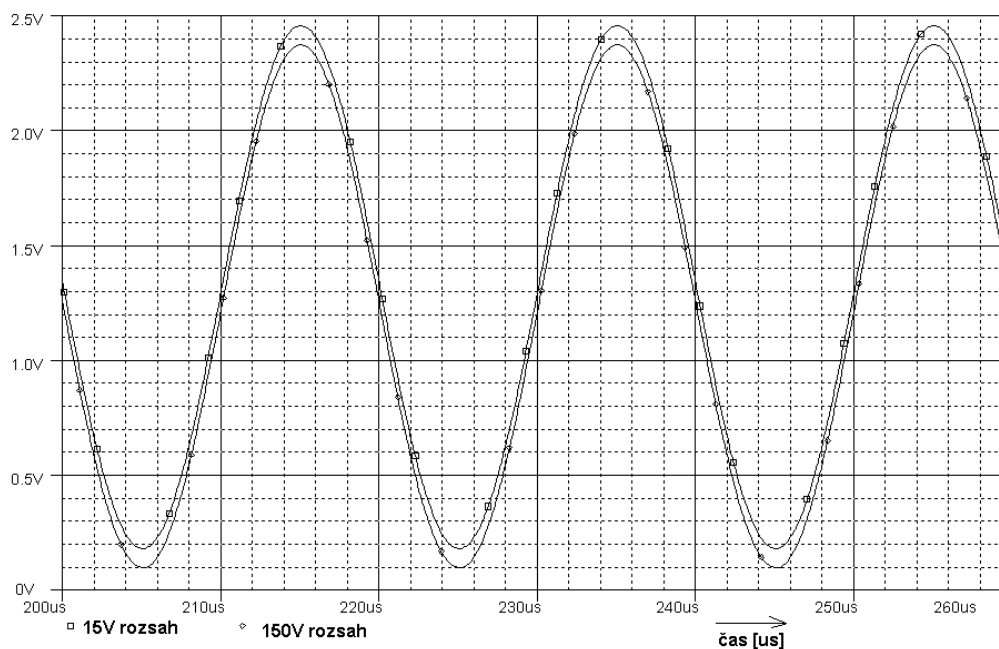
$$Au_{+}(\pm 150 \text{ V}) = 1 + \frac{2,3 \text{ V}}{300 \text{ V}} = 1,00766 \quad (3.12)$$

Je vidět, že toto zesílení má jenom nepatrný vliv na stejnosměrný posuv a proto není nutné řešit kompenzaci tohoto rozdílu obvodově. Při obvodovém řešení by se nejspíš musel použít dělič, u kterého by byl nutný velice přesný poměr obou odporů. Aby se dosáhlo takového poměru, bylo by nutné použít velmi přesné odpory o velkých hodnotách.

To by však do obvodu vnášelo šum, ten je totiž přímo úměrný velikosti použitého odporu. Pro šumové napětí dle vztahu (3.13) platí, že je jeho velikost přímo úměrou šířky pásma, teploty a velikosti odporu, na kterém šum vzniká. Proto je výhodnější provádět softwarovou kompenzaci přímo v PC.

$$u^2 = 4 \cdot k \cdot T \cdot R \cdot B \quad (3.13)$$

Po výpočtu zesílení invertujícího vstupu, je dále nutné ze vztahu (3.1) vypočítat hodnotu zpětnovazebního odporu. Po dosazení vstupního odporu a zesílení vyjde zpětnovazební odpor 84,33k Ω . Nejbližše je v dané odporové řadě hodnota 82k. Po těchto výpočtech byl sestaven model v programu PSPICE 9.1 a byla provedena simulace, která měla určit, zda se výstupní napětí z OZ bude opravdu pohybovat v daném rozsahu s daným posunem. Výsledek simulace je vidět na Obr. 3.3.

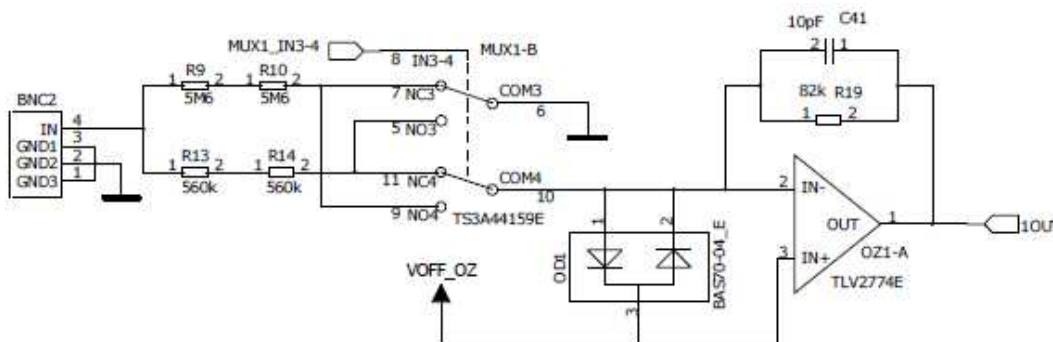


Obr. 3.3 Výstupní napětí OZ pro vstupní rozsahy $\pm 15V$ a $\pm 150V$

Po provedení simulace je na Obr. 3.3 vidět, že se výstupní napětí pohybuje v požadovaném rozsahu. Na vstup zesilovače byl pro vstupní rozsah $\pm 15V$ přiveden sinusový vstupní signál o amplitudě 15V. Pro rozsah $\pm 150V$ se amplituda zvětšila na 150V.

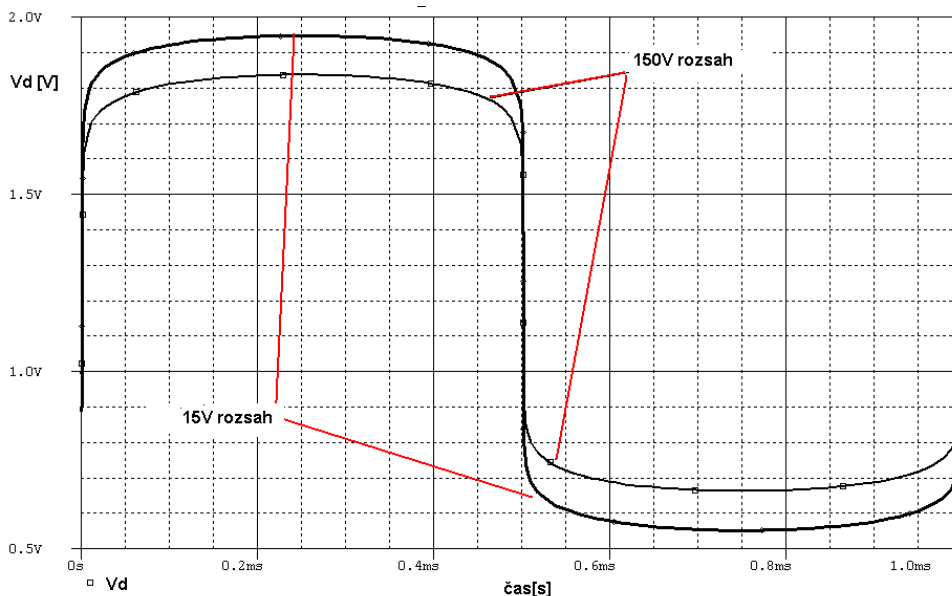
3.1.4 Zapojení ochranných diod

V praxi je vždy nutné počítat s případem, že se na vstup může dostat nějaké přepětí, které by mohlo poškodit celou měřicí soustavu. Podle zadání by mělo celé zařízení vydržet přepětí na vstupu v rozmezí $\pm 1\text{kV}$. Pokud dojde k takovému přepětí, chrání obvod proti proudu vstupní odpory, které také pohltí velkou část vstupního napětí. Aby nedošlo k poškození OZ je potřeba, aby napětí mezi oběma vstupy OZ nepřesáhlo rozsah $-0,3\text{V}$ až $3,3\text{V}$. U přepínače je tento rozsah podobný. Proto je vhodné vložit mezi vstupy dvě antiparalelní ochranné diody. Tyto diody jsou vidět na Obr. 3.4.



Obr. 3.4 Zapojení ochranných diod mezi vstupy OZ

Tyto ochranné diody stabilizují napětí v rozsahu od $-0,7\text{V}$ do $0,7\text{V}$. Pokud se navíc stejnosměrně posunou o $1,25\text{V}$ výše, stabilizují napětí na obou vstupech v rozsahu od 550mV do $1,95\text{V}$. Přepínač na Obr. 3.4 je chráněn vstupními odpory, jejichž impedance je vždy $1\text{M}\Omega$. Odpor při sepnutí se pohybuje okolo $200\text{m}\Omega$.



Obr. 3.5 Průběh napětí mezi vstupy OZ pro oba měřicí rozsahy

Vzniká tak dělič, u kterého se veškeré přepětí rozloží na vstupních odporech a na sepnutém spínači je pak minimální napětí které jej nemůže ohrozit. Ochranné diody udržují vstupní napětí na invertujícím vstupu OZ v již zmiňovaném rozsahu a tím chrání i přepínač, který je na tento vstup připojen.

Při simulaci bylo na vstup připojeno sinusové napětí o amplitudě 1kV, které mělo představovat největší uvažované přepětí. Na Obr. 3.5 je vidět, že se napětí na obou vstupech OZ stabilizovalo v již zmiňovaném rozsahu. Vstupní proudy do BNC konektoru (vstup) nebyly větší než 1mA a proto mohou být zanedbány. Simulace byla provedena pro měřicí rozsah $\pm 15V$. Po vzájemné výměně odporů RS1 a RS2 byla provedena simulace znovu pro rozsah $\pm 150V$, jejíž výsledek je vidět na Obr. 3.5.

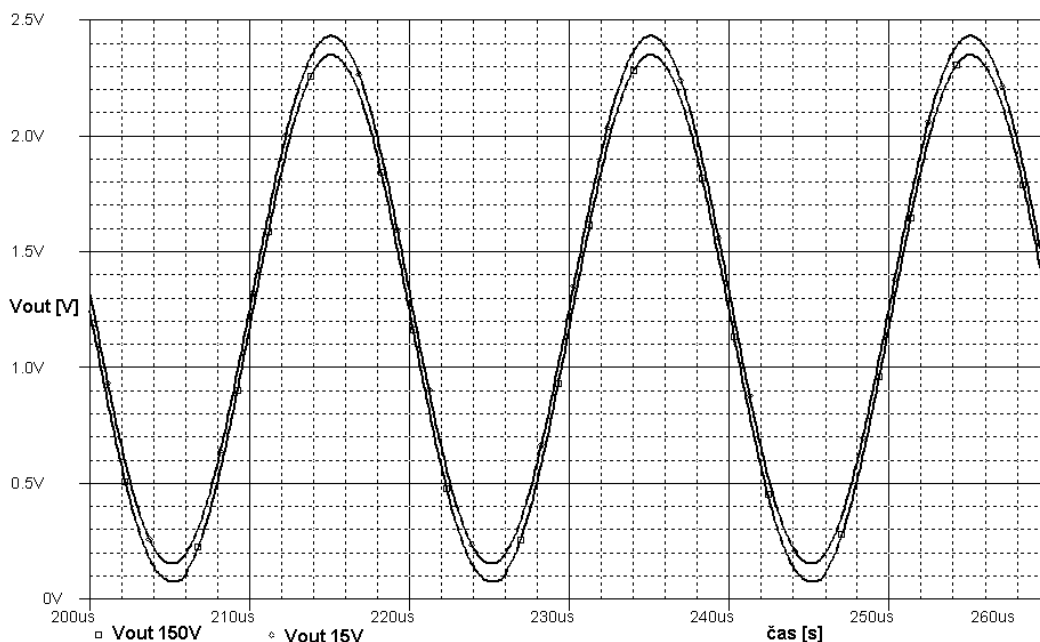


Obr. 3.6 Napětí na výstupu OZ pro vstupní přepětí 1kV

Dále je nutné ověřit, zda budou ochranné diody vstupní signál nějak zkreslovat a jaké napětí bude na výstupu OZ. Mohlo by se totiž stát, že výstupní napětí z OZ bude přesahovat velikost maximálního vstupního napětí A/D převodníku. Na Obr. 3.6 je vidět, že výstupní napětí OZ nikdy nepřesáhne jeho napájecí napětí. Pokud se tedy výstup OZ bude pohybovat v rozsahu 0V až 3,3V bude vše v pořádku, protože vstup A/D převodníku vydrží napětí -0,3V až 5V.

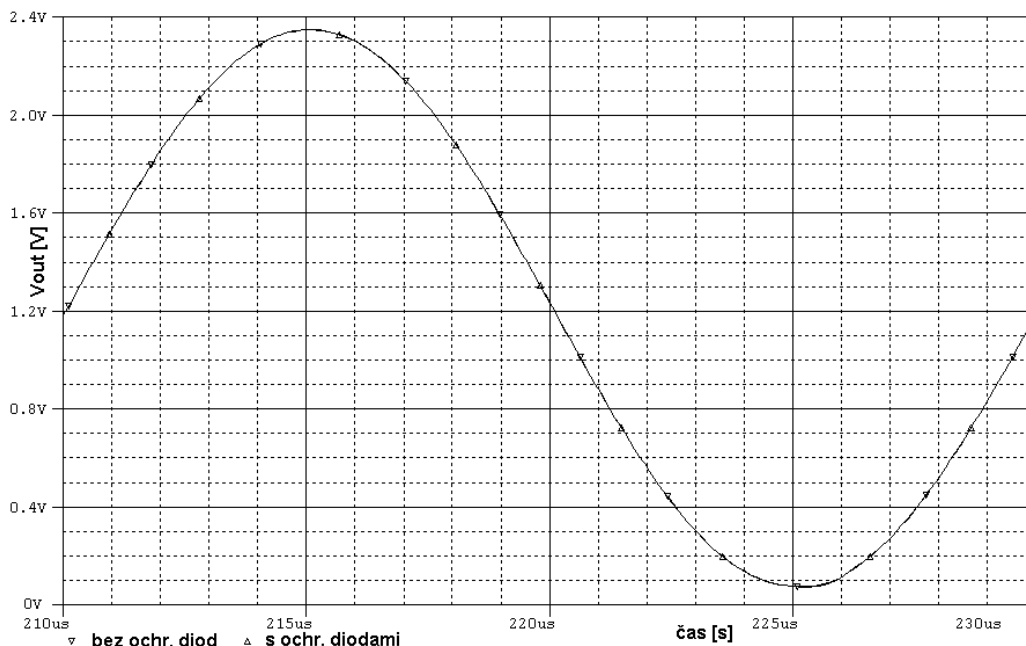
Také je nutné určit, zda bude výstupní signál z OZ vlivem ochranných diod zkreslený. Na Obr. 3.7 je vidět průběh výstupních napětí z OZ, kde je vidět malé zkreslení na spodním vrcholu sinusovky, které je způsobeno pomalým otevíráním diod. Toto zkreslení je však zanedbatelné.

Simulace byla provedena pro oba rozsahy a na každý vstup bylo přivedeno sinusové napětí o maximální amplitudě, která je dána aktuálním měřicím rozsahem. Pro signály s menší amplitudou by se zkreslení nejspíš vůbec neprojeвило. Signály s menší amplitudou se totiž pohybují v lineární oblasti voltampérové charakteristiky diody.



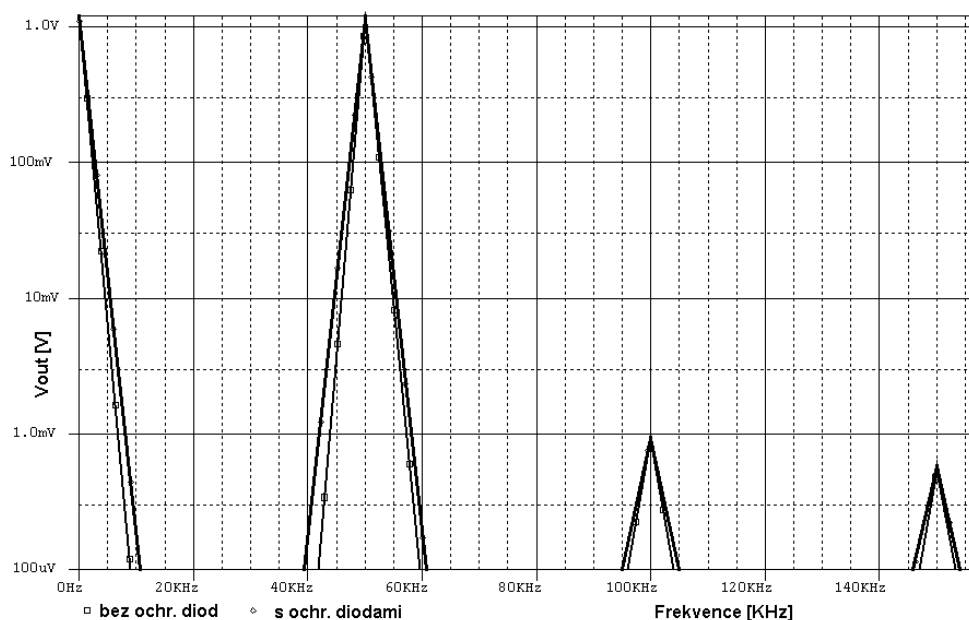
Obr. 3.7 Napětí na výstupu OZ pro maximální vstupní signály obou rozsahů

Na Obr. 3.8 jsou vidět dva průběhy napětí na výstupu OZ pro rozsah 150V, simulace má ukázat rozdíl mezi zapojením bez ochranných diod a s nimi.



Obr. 3.8 Napětí na výstupu OZ, pro rozsah 150V bez ochranných diod a s nimi

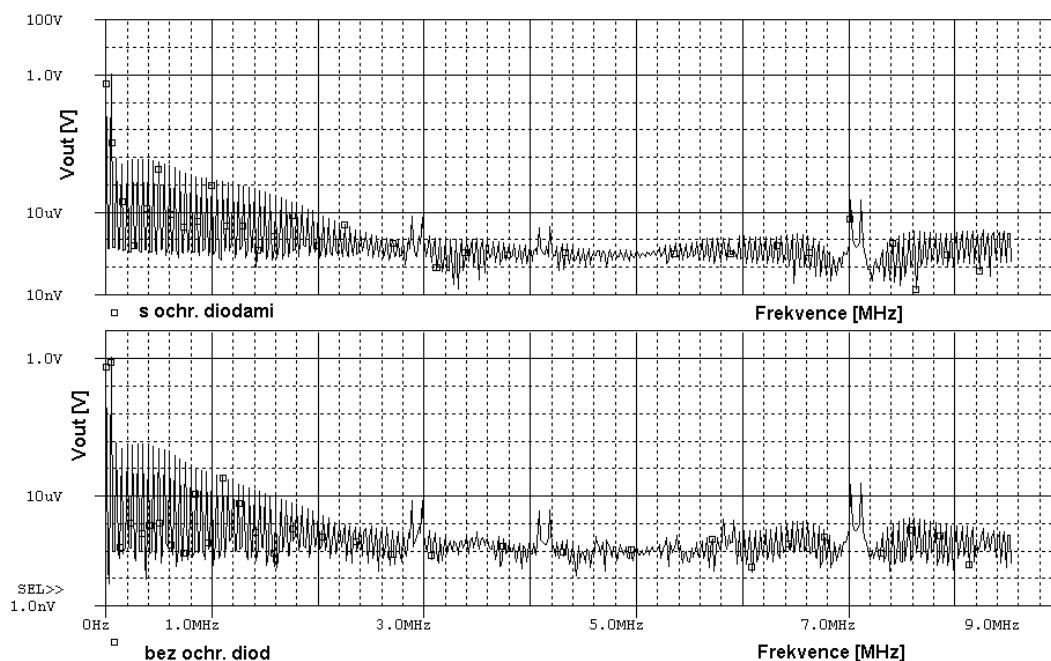
Na první pohled se zdá, že na výstupní signál diody nemají žádný vliv. Byl vykreslen pouze průběh napětí pro rozsah $\pm 150V$, na kterém už je vidět mírné zkreslení na vrcholu amplitudy.



Obr. 3.9 Spektrum signálu 50 kHz s ochrannými diodami a bez ochranných diod pro měřicí rozsah $\pm 150V$

Nepatrný rozdíl mezi oběma signály je zřejmý z Obr. 3.10. Na vstupu byl signál o frekvenci 50kHz a amplitudě 150V, která se po zpracování zesilovačem změní, zde je vidět, že je menší než polovina vstupního rozsahu A/D převodníku. Toto je zcela záměrné, protože bylo nutné dát signálu určitou vůli tak, aby nebyl zkreslen A/D převodníkem, pokud by překonal mez jeho vstupního rozsahu. Na Obr. 3.10 jsou vidět na násobcích základního kmitočtu 50kHz druhá a třetí harmonická. Ty na Obr. 3.9 vůbec vidět nebyly, protože jejich amplituda je v řádech tisíců voltů a dále velmi rychle klesá.

Na těchto obrázcích je však vidět jenom malá část spektra a v podstatě se dá tvrdit, že ochranné diody nemají na výstupní signál prakticky žádný vliv. Pro účely práce není nutné sledovat větší část spektra, protože signály, se kterými bude A/D převodník pracovat, se budou pohybovat v rozsahu 0 až 100kHz. Po delších úvahách bylo rozhodnuto, že se před A/D převodník nebude vkládat žádný LP filtr, který by odstranil kmitočty nad 100kHz. Ty by mohly způsobit zkreslení výstupních dat. Na Obr. 3.10 je vidět větší část spektra, tak aby byly zobrazeny parazitní kmitočty, které vznikají na jednotlivých částech obvodu. Například při otevírání ochranných diod na tzv. koleně propustné charakteristiky. Je vidět, že ochranné diody utlumily velikost harmonických kmitočtů a nevytvářejí prakticky žádné parazitní signály. Zesílily však intermodulační produkty, které jsou vidět například na kmitočtu 7 MHz.

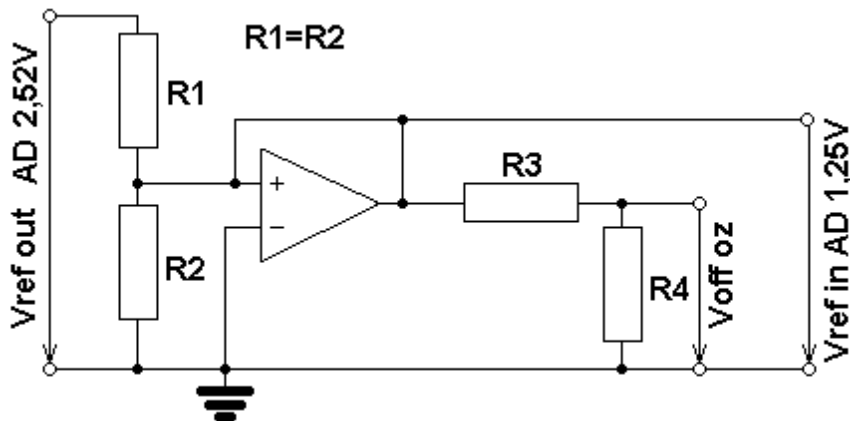


Obr. 3.10 Spektrum výstupního signálu s logaritmickou osou y pro vykreslení parazitních kmitočtů, nahoře s ochrannými diodami a dole bez ochranných diod

3.1.5 Výroba referenčního napětí pro A/D převodník a OZ

K tomu, aby mohl A/D převodník pracovat, potřebuje referenční napětí. Velká část převodníků si toto napětí vyrábí interně a toto napětí rozhoduje o velikosti vstupního rozsahu. V této práci byl vybrán ADS7861, který obsahuje zdroj referenčního napětí o velikosti 2,52V. Převodník dále obsahuje vstup, na který se přivádí referenční napětí. Toto napětí rozhoduje o velikosti vstupního rozsahu převodníku. Maximální amplituda signálu na vstupu AD převodníku je rovna referenčnímu napětí AD převodníku. Převodník má totiž diferenciální vstupy a pracuje s rozdílem napětí, která jsou přivedena na jeho vstupy. Pro účely práce s přihlédnutím k možnostem napětí na výstupu OZ bylo rozhodnuto, že se bude měřit v rozsahu 0 až 2,52V. Toho se docílí tak, že se na referenční vstup převodníku přivede polovina tohoto rozsahu 1,26V. Aby převodník ukazoval i záporné hodnoty, které bude vyjadřovat ve dvojkovém doplňku, je nutné toto napětí přivést i na jeden ze vstupů. Potom bude docházet ke zpětnému offsetu. Na druhý vstup se přivede měřený signál. A/D bude převádět rozdíl těchto dvou signálů.

Jako zdroj referenčního napětí je použita vestavěná reference 2,52V, tato hodnota je však potřeba upravit. Nejsnazším řešením je dělič napětí. Aby bylo toto napětí stabilní, připojí se k danému děliči OZ jako napěťový sledovač. Celé zapojení je na Obr. 3.11. Sledovač v podstatě funguje jako tvrdý napěťový zdroj a odděluje vstupní impedanci děliče od výstupu.



Obr. 3.11 OZ jako napěťový sledovač pro výrobu referenčních napětí

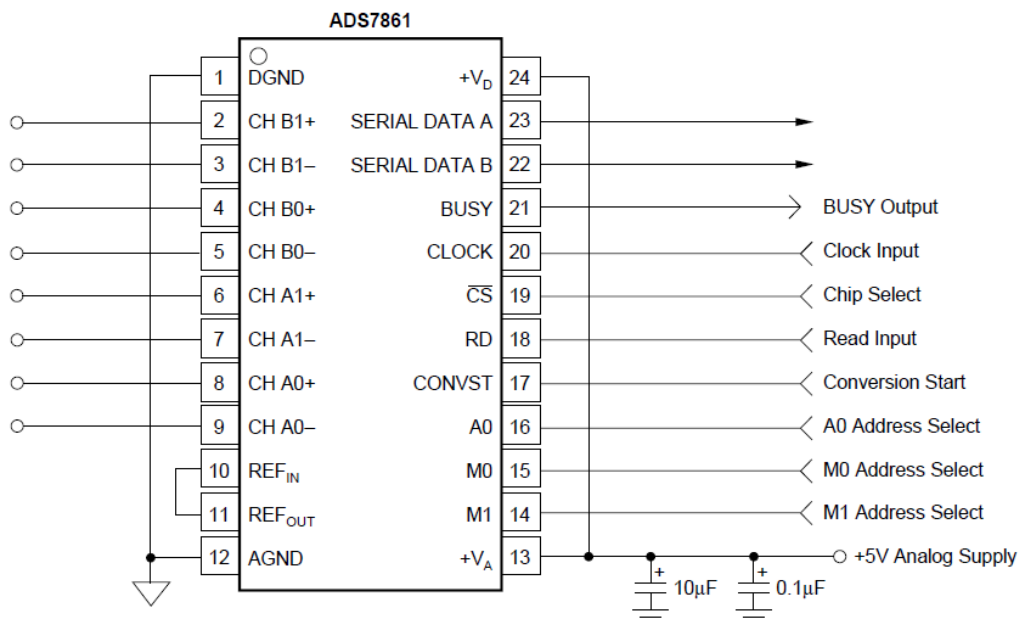
Odpory R3 a R4 byly přidány, pro případ nutnosti měnit jedno z napětí. V ideálním případě se místo R3 osadí propojka a R4 se neosadí vůbec. Obě výstupní napětí jsou pak rovna. Napětí V_{off} OZ je napětí o které se vstupní signál do OZ posune, aby ho poté A/D převodník mohl vrátit zpátky. Je proto nutné, aby byla obě napětí stejná.

3.2 Digitální část

Digitální část zapojení provádí tu nejdůležitější práci a to zpracování naměřených dat. Skládá se z několika hlavních částí. První část zajišťuje měření a převod analogového signálu na číselnou posloupnost dat. Druhá část zahrnuje řízení převodníku a přenos dat do počítače. Poslední blok je číslicové zpracování naměřených dat přímo v počítači a jejich zobrazení.

3.2.1 A/D převodník

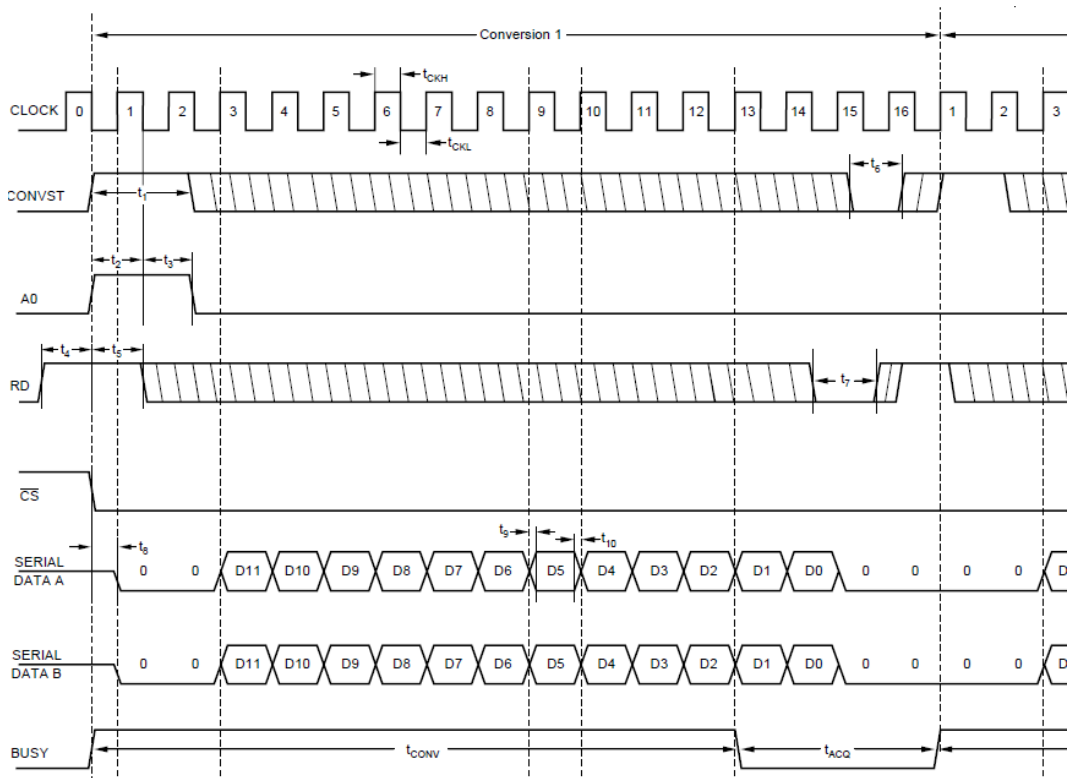
AD převádí spojitou analogovou veličinu na diskrétní číslicovou posloupnost dat. Dále zajišťuje přenos dat do řídicího obvodu po sběrnici SPI. Nakonec byl vybrán převodník ADS7861, jenž je popsán v kapitole 2.3.5. Na Obr. 3.12 je vidět doporučené základní zapojení ADS7861. [5]



Obr. 3.12 Doporučené základní zapojení ADS7861 [5]

Tento převodník pracuje především v režimu „slave”, protože je řízen signály které generuje jiný řídicí obvod. Tomu také odesílá naměřená data po sériových kanálech SERIAL DATA A, B a informaci o tom jestli pracuje (BUSY). [5]

Převodník může pracovat v několika funkčních módech, které jsou dány logickými stavy na vodičích A0, M0, M1. Kde M0 určuje mezi prováděním dvoukanalových, nebo čtyřkanalových operací. Pokud se pouze se dvěma kanály, je nutné určit, na který sériový výstup se mají data posílat. Tato volba se provádí pomocí M1. A nakonec je také možné určit pořadí, v jakém se rámce z jednotlivých kanálů budou posílat, toto pořadí určuje A0. Tento bit je však v případě čtyřkanalových operací zcela ignorován. Pořadí dat je potom pevně určeno a jsou odesílána ve stejných sekvencích. Výhodou dvoukanalových operací je větší vzorkovací frekvence pro jeden z vybraných kanálů. Na Obr. 3.13 je vidět časový průběh řídicích signálů a komunikace po obou SPI kanálech. [5]



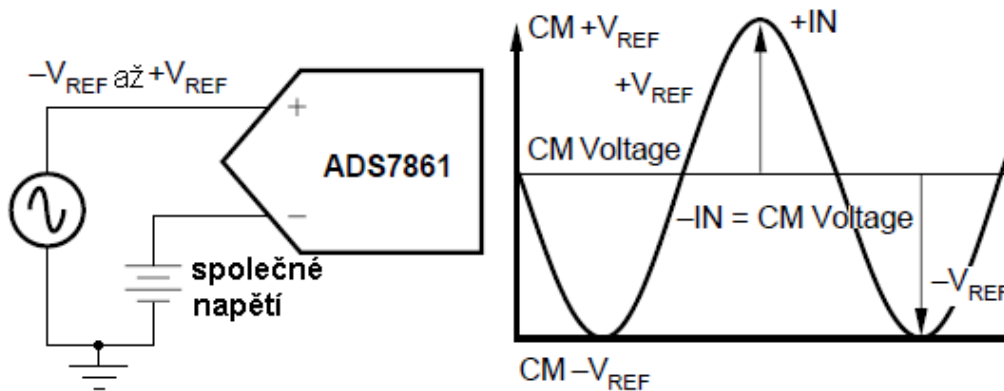
Obr. 3.13 Časový průběh řídicích signálů a komunikace po obou SPI kanálech [5]

Pro všechna měření byl použit mód III, který pracuje čtyřkanalově a používá oba SPI kanály. Na Obr. 3.13 je vidět, že se jedná o 16 bitovou komunikaci, z níž jsou 4 bity nevyužité, protože se jedná o 12 bitový převodník. Naměřená data jsou obsažena v 3 až 14 bitu. Zbytek rámce zůstává nevyužit. U III a IV modu jsou v 1 a 2 bitu informace o kanálu, ze kterého vzorek pochází. Naměřená data jsou předávána ve dvojkovém doplňku, který je popsán v tabulce Tab. 2. Pořadí bitů v jednom datovém slově je od nejvíce významného (MSB) k nejméně významnému. [5]

DESCRIPTION	ANALOG INPUT	DIGITAL OUTPUT BINARY TWO'S COMPLEMENT	
Full-Scale Input Span	$-V_{REF}$ to $+V_{REF}^{(1)}$		
Least Significant Bit (LSB)	$(-V_{REF} \text{ to } +V_{REF})/4096^{(2)}$	BINARY CODE	HEX CODE
+Full Scale	2,52V	0111 1111 1111	7FF
Midscale	1,26V	0000 0000 0000	000
Midscale - 1 LSB	1,25938V	1111 1111 1111	FFF
-Full Scale	0V	1000 0000 0000	800

Tab. 2 Vstupní rozsah pomocí výstupního kódu ve dvojkovém doplňku [5]

Skutečná nula vstupního signálu je v polovině měřicího rozsahu. Kladná čísla začínají nulou a záporná jedničkou. Na Obr. 3.14 je vidět zdroj signálu připojený na diferenciální vstupy převodníku a stejnosměrný zdroj napětí, který provádí zpětný stejnosměrný posuv napětí. Také je zde vidět průběh vstupního napětí, které kmitá okolo referenčního. Referenční napětí označené na obrázku jako CM (common - společné), představuje úroveň skutečné nuly, jenž je společná pro všechny kanály.



Obr. 3.14 Zdroj signálu na vstupech A/D a průběh jeho napětí [5]

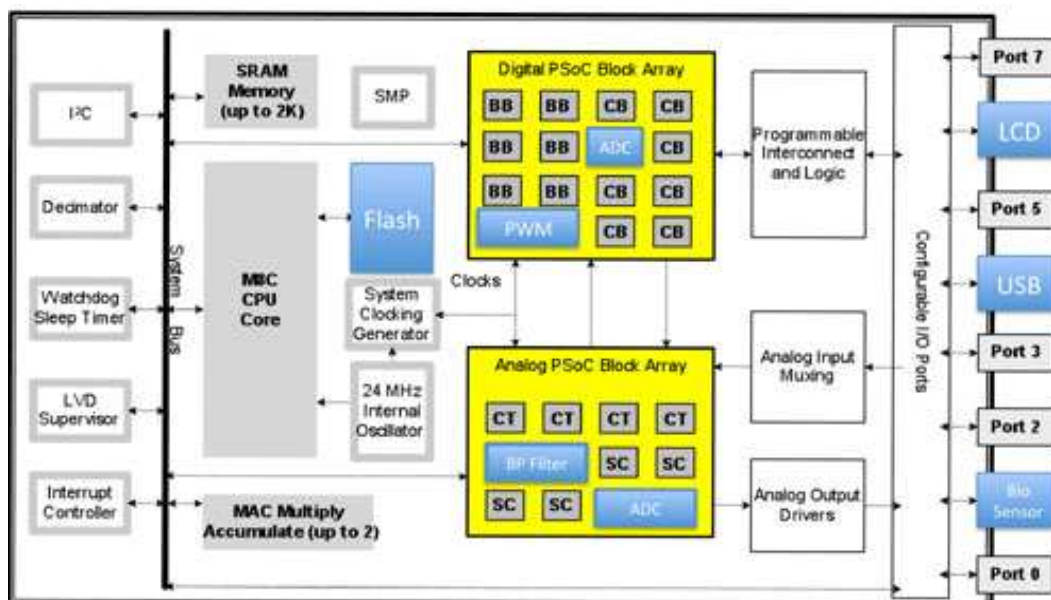
Při referenčním napětí 1,26V má celkový vstupní rozsah šířku 2,52V. Měří napětí v rozsahu -1,26V až 1,26V. Referenční napětí 1,26V je společným napětím pro všechny čtyři vstupy A/D převodníku. Představuje skutečnou nulu, okolo které vstupní signál kmitá. Pokud by na záporném vstupu toto napětí nebylo, nedošlo by ke zpětnému posuvu měřeného napětí. Převodník by měřil napětí v rozsahu 0 až 2,52V. Napětí v rozsahu 1,25 až 2,52 by převodník vydával za maximum, protože by toto napětí bylo mimo jeho rozsah. Zjednodušeně by viděl jenom zápornou část sinusového průběhu na Obr. 3.14.

3.2.2 Řídicí blok, pro ovládání A/D a přenos naměřených dat

A/D převodník vykonává tu nejdůležitější práci, je však nutné data od něj nějak přijímat a řídit celou jeho činnost. Jak již bylo napsáno, pracuje v režimu slavy. Z toho plyne, že řídicí zařízení musí generovat určité signály pro jeho správnou funkci a dále od něj data odebrat, zpracovat a poslat do PC. Tuto činnost může vykonávat nějaký obslužný procesor, dnes se jich najde velká spousta. Je nutné nalézt výkony a flexibilní procesor, na kterém by se například mohlo realizovat více SPI kanálů.

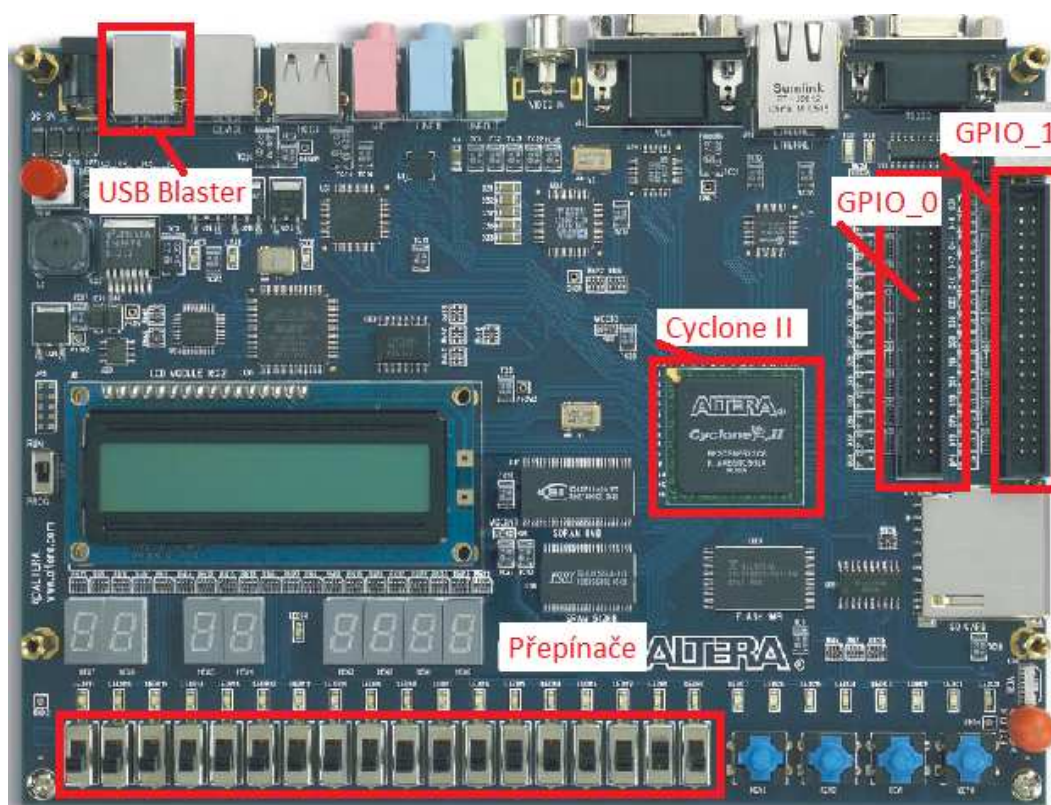
V dnešní době se začínají objevovat procesory s programovatelným logickým polem, u kterého je možné, naprogramovat si vlastní SPI kanály. Problém je, že jsou zatím příliš pomalé. Začínají se však objevovat novější verze, které jsou založeny na jádru ARM CORTEX, které pracuje na kmitočtech okolo 80MHz s 32-bitovými daty. Na Obr. 3.15 je vyobrazeno blokové schéma PSOC procesoru.

Je zřejmé, že obsahuje jádro, paměti, periferie, ale především digitální a analogové programovatelné pole, což mu dává obrovskou flexibilitu, aby byl vhodným kandidátem pro průmyslovou výrobu. Navíc pokud by bylo možné naprogramovat celou analogovou část a A/D převodník přímo v PSOC procesoru, snížilo by to cenu celého zařízení a velikost samotné desky. Tyto procesory jsou však zatím nedostupné, a proto je nutné najít nějaký jiný druh řízení. [12]



Obr. 3.15 Blokové schéma PSOC procesoru [12]

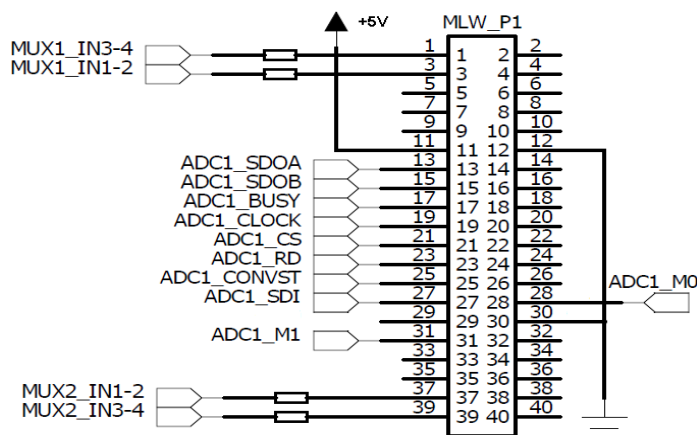
Nabízí se například FPGA u kterého je možné vytvořit velké množství SPI kanálů. Nakonec s přihlédnutím ke všem výhodám i nevýhodám, bylo rozhodnuto, že se použije výuková deska DE2 s FPGA čipem CYCLONE II. Tato deska obsahuje dva vstupně výstupní porty GPIO, kde každý má 36 pinů ve kterých je obsaženo i napájení 3,3V a 5V. To dává velké možnosti v návrhu a sériová data je pak možné převést na paralelní a snímat například logickým analyzátozem. Na Obr. 3.16 je fotografie vývojové desky DE2, která je použita pro řízení AD převodníku na DPS měřicího modulu a přenos dat přes LA do PC. DE2 dále obsahuje přepínače, které jsou využity pro změnu měřicího modu AD převodníku a pro změnu měřicího rozsahu.



Obr. 3.16 Vývojová deska DE2

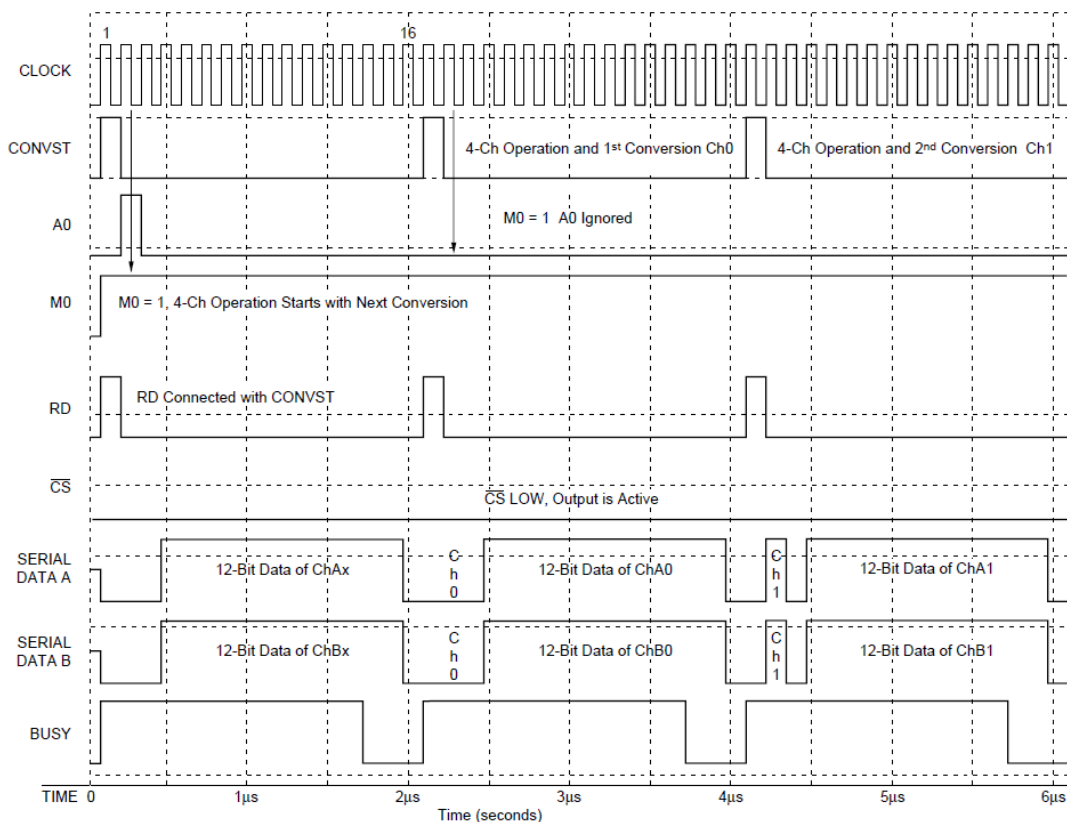
V počítači je pak nutné daná data roztřídit a zpracovat. Dále bylo rozhodnuto, že se celý řídicí modul připojí k výukové desce DE2, která ho bude řídit, napájet, po SPI od něj odebírat data a převádět je na paralelní. Následně se data budou odebírat logickým analyzátozem na portu GPIO_1 a odesílat do PC, kde se zpracují v MATLABU.

Na Obr. 3.18 je zapojení portu GIO_0, který je použit pro komunikaci a řízení AD převodníku.



Obr. 3.18 Zapojení GPIO_0 portu, který propojuje desku DE2 a měřicí modul [9]

Nejprve je tedy nutné vyřešit samotné řízení A/D převodníku a komunikaci. Na Obr. 3.19 je zobrazen časový rámeček, který zachycuje celou komunikaci mezi převodníkem a řídicí jednotkou pro třetí mód měření. Tento mód bude použit pro všechna měření, protože umožňuje rychlou komunikaci a práci se všemi čtyřmi kanály najednou.



Obr. 3.19 Komunikace mezi A/D a ŘJ pro třetí měřicí mód [5]

Nejdůležitější pro práci celého převodníku a řídicí jednotky je přesný hodinový signál. A/D převodník je složen ze dvou menších převodníků, každý z nich vzorkuje maximální frekvencí 500kHz z čehož na jeden kanál připadá 250 kHz. Každý rámec odeslaný po SPI lince, představuje jeden vzorek. Jeden rámec je složen ze 16 bitů, ze kterých je využito jako naměřená data 12. Ostatní bity jsou buďto prázdné, nebo je v nich obsažena informace o tom, ze kterého kanálu pochází daný vzorek. Pokud tedy jeden z převodníků naměří 500kS/s, je nutná 16x vyšší hodinová frekvence 8MHz. Je ovšem nutné vycházet z možností hodin, se kterými pracuje FPGA. Základní kmitočet, se kterým FPGA pracuje je 50MHz a z tohoto kmitočtu se dále vyrábějí další kmitočty jeho dělením nebo násobením.

Pokud se bude postupně dělit kmitočet 50MHz, vyjde nejbližší použitelný kmitočet přesně 6,25MHz. A/D převodník může být totiž taktován i menším kmitočtem než je ten, který je daný maximální vzorkovací frekvencí. Při použití kmitočtu 6,25 MHz, vyjde vzorkovací frekvence pro jeden kanál 195,3125 kHz. Tato frekvence je tedy menší, ale bohatě dostačuje zadání, ve kterém stojí, že minimální vzorkovací kmitočet má být 100 kHz. FPGA tedy vyrábí pro A/D převodník kmitočet 6,25MHz, podle kterého dále synchronizuje další řídicí signály a čtení dat. Na Obr. 3.19 jsou vidět hodiny, dále signály RD a CONVST, které převodníku sdělují, že je řídicí jednotka připravena číst další slovo a že má začít převod dalšího vzorku. Oba tyto signály jsou proto stejné a určují začátek rámce každých 16 hodinových taktů. Pokud je RD v logické 1 a dojde i ke změně řídicích signálů M0,M1 nebo A0, změní se mód měření. [5]

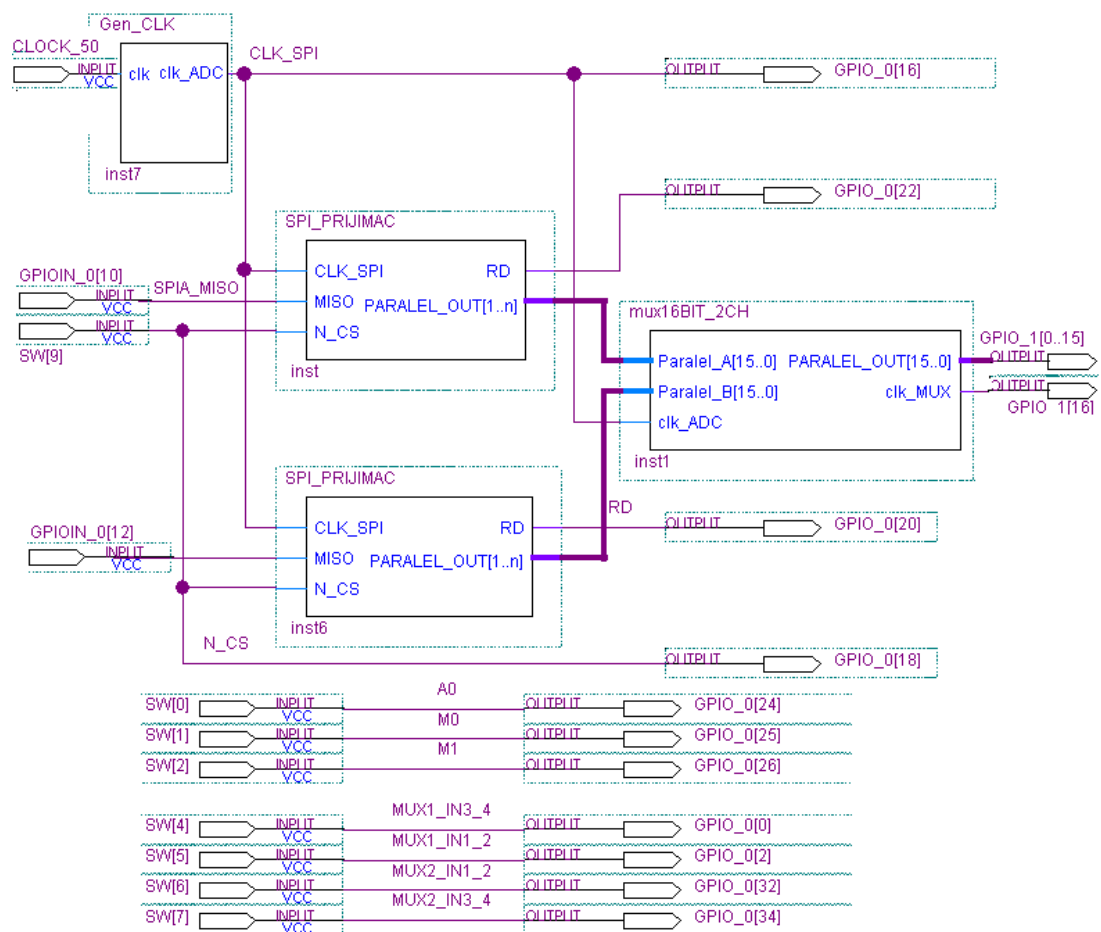
Aby byl A/D převodník aktivní, musí být CS v nule po celou dobu měření. Určuje totiž, se kterým SPI rozhraním se bude pracovat. Pokud mají pracovat oba SPI kanály najednou a nezávisle mezi sebou, musí je v FPGA také obsluhovat dva na sobě nezávislé SPI porty. Pokud je toto zajištěno není potřebné stav CS měnit a může zůstat po celou dobu měření v logické nule. [5]

Dále je vidět, že naměřená data jsou obsažena ve čtvrtém až patnáctém bitu rámce. Data jsou odesílána od nejvíce významného bitu (MSB) k nejméně významnému bitu. Druhý bit určuje, zda se jedná o vzorek z prvního nebo druhého kanálu. U čtvrtého měřicího modu jsou v jednom SPI kanálu odeslána data od všech čtyř kanálů najednou, a proto je nutné je nějak rozlišit. Rozlišení o původu vzorku se provádí ve 2 a 3 bitu rámce. [5]

Jediná informace, kterou o sobě A/D převodník udává je, jestli je zaneprázdněn nějakým převodem. Tuto informaci podává pomocí signálu BUSY, to je dobré například pro synchronizaci přenosů a kontrolu toho jestli je převodník v pořádku. Provádí-li nějaký převod, měl by se nastavit do jedničky v 1 až 13 bitu.

3.2.3 Realizace SPI řadiče v FPGA a přenos dat do PC

Na Obr. 3.20 je znázorněno zapojení všech logických bloků, jenž jsou realizovány v FPGA a jejich připojení k jednotlivým pinům čipu. Generátor hodin provádí dělení základního kmitočtu 50MHz na 6,25MHz který je použit pro taktování A/D převodníku a řídicí jednotky. SPI přijímač je jednoduchý posuvný registr, který přijímá sériová data a s každým šestnáctým přijatým bitem je posílá na paralelní výstup. Navíc vyrábí synchronizační signály RD a CONVST, kterými sděluje A/D převodníku, že je připraven číst další rámec dat. Na paralelním výstupu SPI přijímače se střídají při třetím módu vzorky z prvního a druhého kanálu. Pokud jsou v provozu dva SPI přijímače, je nutné sloučit oba paralelní výstupy tak, aby je mohl snímat logický analyzátor. Sloučení provádí multiplexor tím, že provádí sekvenčně přepínání dat z obou přepínačů. Tato multiplexovaná data pak posílá na jediný paralelní výstup, odkud je snímá logický analyzátor. Přepínání rozsahů a měřicího módu je zajištěno pomocí přepínačů SW vestavěných na desce DE2. Ty jsou přes FPGA a výstupní port spojeny přímo s polovodičovými přepínači rozsahů a řídicími vstupy A/D převodníku.

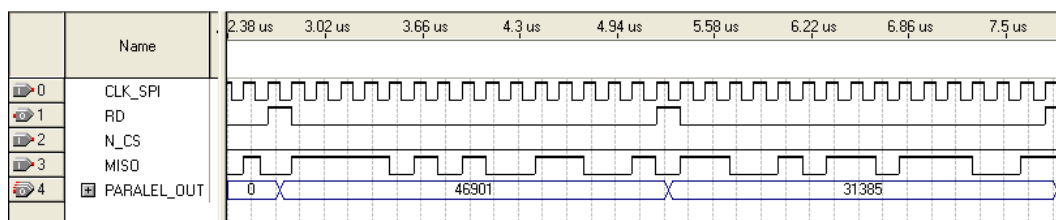


Obr. 3.20 Celkové schéma zapojení logických bloků v FPGA

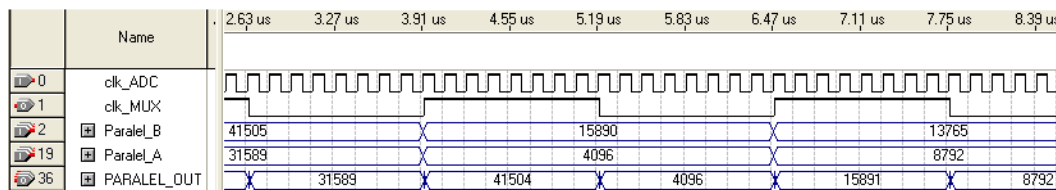
Jednotlivé bloky byly napsány v jazyce VHDL a v simulátoru byly otestovány jejich základní funkce. Na Obr. 3.21 je znázorněna simulace SPI přijímače. Funguje jako posuvný registr.

V prvním řádku je vidět průběh hodin o frekvenci 6,25MHz. V každém šestnáctém hodinovém taktu se nastaví RD a CONVST do log. 1. V závislosti na něm začíná vysílat A/D převodník po MISO vodiči sériová data.

Tato data jsou vzorkována SPI přijímačem s každou sestupnou hranou hodin a v posuvném registru se posouvají bit po bitu. Pokud je RD v log. 1, odesílají se na paralelní výstup, odkud je pak přebírá multiplexor. Na Obr. 3.22 je průběh rámců přicházejících do multiplexoru a jejich smíšená verze na výstupu multiplexoru.



Obr. 3.21 Časový průběh logických funkcí SPI přijímače po simulaci v quartusu

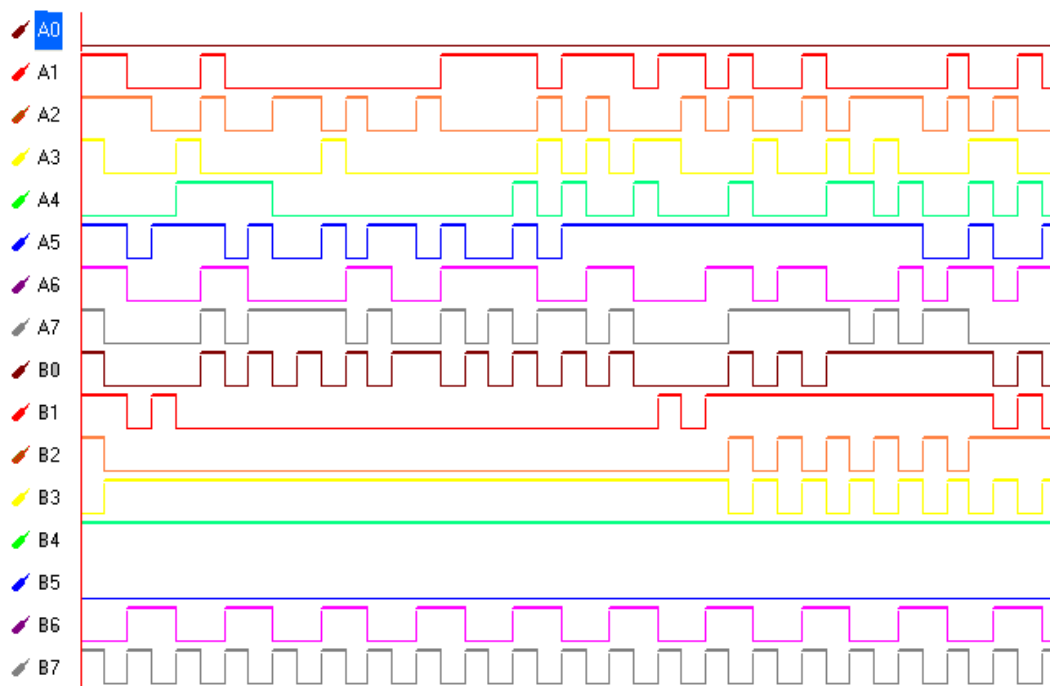


Obr. 3.22 Časový průběh přepínání rámců v multiplexoru

Na Obr. 3.18 je znázorněno zapojení ze vstupně výstupních portů GPIO_0, který je používán pro propojení desky DE2 a měřicího modulu. Přes tento port je realizováno řízení samotného A/D převodníku a přenos dat do FPGA. [9]

Podobně je použit druhý port GPIO_1, na který jsou vyvedena paralelní data z koncového multiplexoru. Na tento port se připojí logický analyzátor, který čte výstupní paralelní data a posílá je po USB sběrnici do PC.

Na Obr. 3.23 je vyobrazeno okno s časovým průběhem signálů snímaných logickým analyzátozem. V počítači se data uloží do CSV souboru a následně jsou otevřena a zpracována MATLABEM. Ten provede roztřídění dat z jednotlivých kanálů, zobrazí napěťové průběhy měřených signálů v čase a provede další analýzy. Na kanálu B7 je vidět průběh hodin multiplexoru, který přepíná mezi paralelními daty z obou vnitřních AD převodníků. Kanál B6 informuje o tom ze kterého vstupního kanálu AD převodníku pocházejí příchozí data.



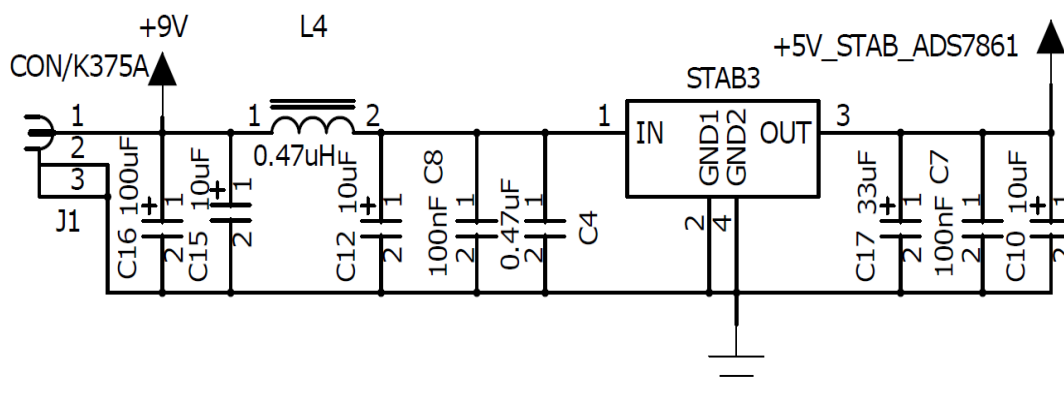
Obr. 3.23 Okno programu LA (GLA-1016) s průběhy sledovaných signálů

3.3 Napájení

Celé zařízení by mělo být napájeno z USB, to se ovšem nepodařilo, protože převodník, se kterým se původně uvažovalo, nebyl k dostání. Napájecí napětí z USB konektoru je 5V a proud v základním režimu maximálně 200mA. U notebooků je proud z USB sběrnice maximálně 100mA. Uvažovalo se s touto nejhorší variantou, tzn. napájení z notebooku, jehož maximální výkon je 1W. Všechny obvody se proto vybíraly tak, aby jejich požadavky na napájení byly co nejmenší. Pokud má být napájecí napětí pro IO stabilizované, je potřeba počítat s minimální ztrátou okolo 1V, při použití LDO stabilizátoru. Proto se jeví jako ideální napájecí napětí 3,3V, se kterým se dá uvažovat u většiny IO s nízkou spotřebou.

Protože v době realizace zařízení nebyl požadovaný typ ADC k dispozici z důvodů jeho nedostupnosti na trhu, bylo pro splnění zadání nutné jej nahradit momentálně dostupnou součástkou. Zvolil jsem velmi podobný typ ADS7861, který je pinově kompatibilní, ovšem napájecí analogové části je 5 V místo původních 3,3 V. Což ovšem znamená, že je nutné použít externí napájení +9V, aby se dalo vyrobit stabilizované napájecí napětí +5V.

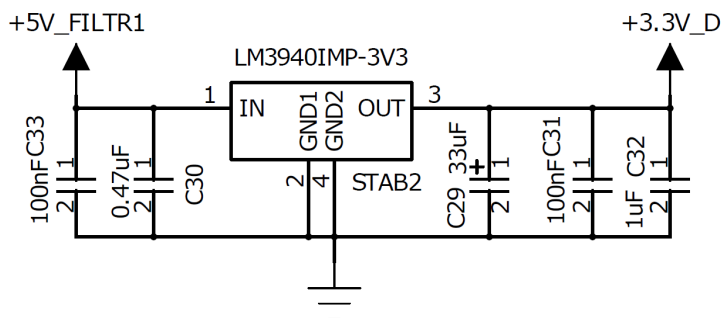
Pokud by se napájel přímo z USB bez stabilizátoru, mohlo by docházet ke kolísání napětí a to je při měření nepřijatelné. Navíc se předpokládá, že se z USB napájí i řídicí obvod, který má díky číslicovému charakteru dost nerovnoměrné zatížení napájecího napětí. Proto byl pro napájení analogové části převodníku ADS7861 použit externí zdroj napájení 9V. Na tomto zdroji je připojen 5V stabilizátor, který napájí samotný ADS7861 a je vidět na Obr. 3.24.



Obr. 3.24 Zapojení analogového napájení +5V pro ADS7861

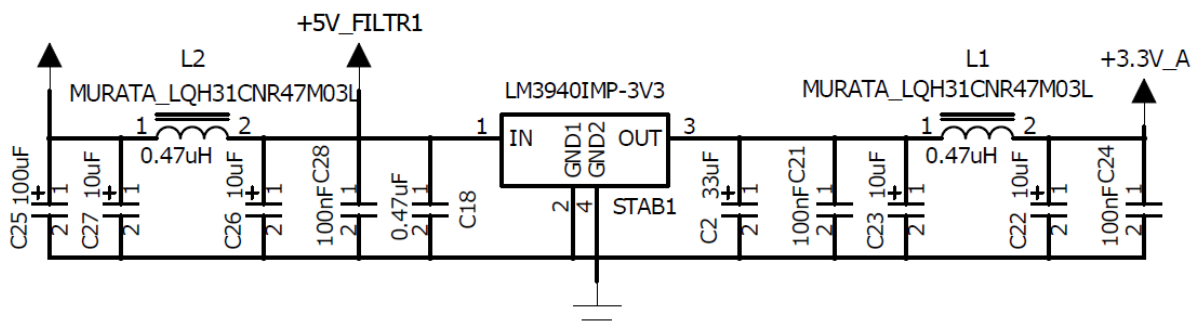
U každého IO jsou na napájení připojeny blokovací kondenzátory 100nF a 1 μ F pro větší stabilitu napájecího napětí.

Digitální napájení převodníku a ostatní IO jsou tedy napájeny 3,3V přes stabilizátor z USB. Aby bylo zamezeno rušení od řídicího obvodu, byl mezi USB a stabilizátor umístěn LC filtr, který má zabránit průchodu rušení od číslicových obvodů. Podobný filtr byl vložen i mezi digitální a analogové napájení. Zapojení napájecích obvodů pro 3,3V je vidět na Obr. 3.25 a Obr. 3.26.



Obr. 3.25 Digitální napájení 3,3V pro ADC

Pro použití v LC filtru byla použita tlumivka od firmy MURATA, jejíž rezonanční frekvence se pohybuje někde okolo 190kHz. Zapojení LC filtru je vidět na Obr. 3.26.

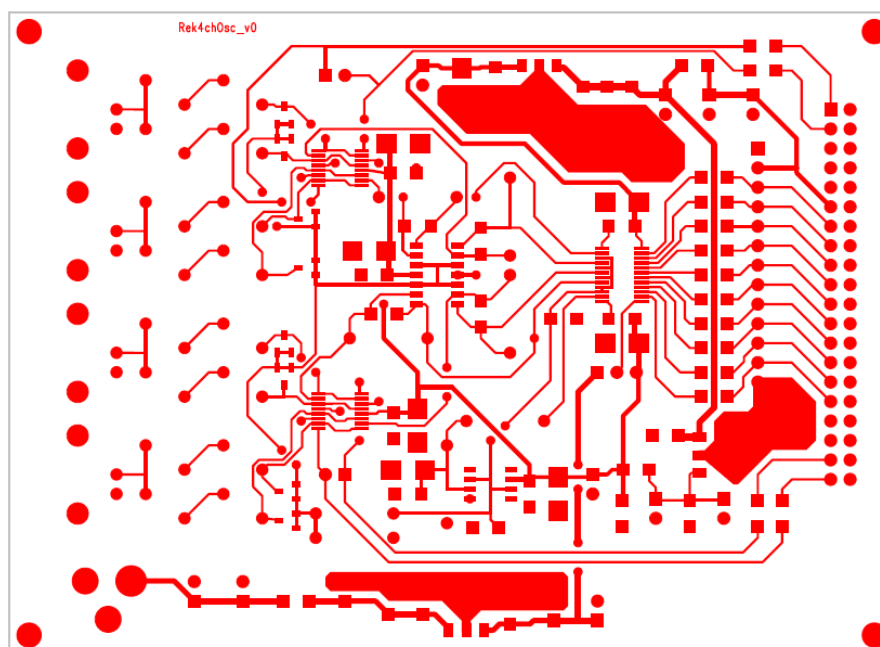


Obr. 3.26 Analogové napájení 3,3V

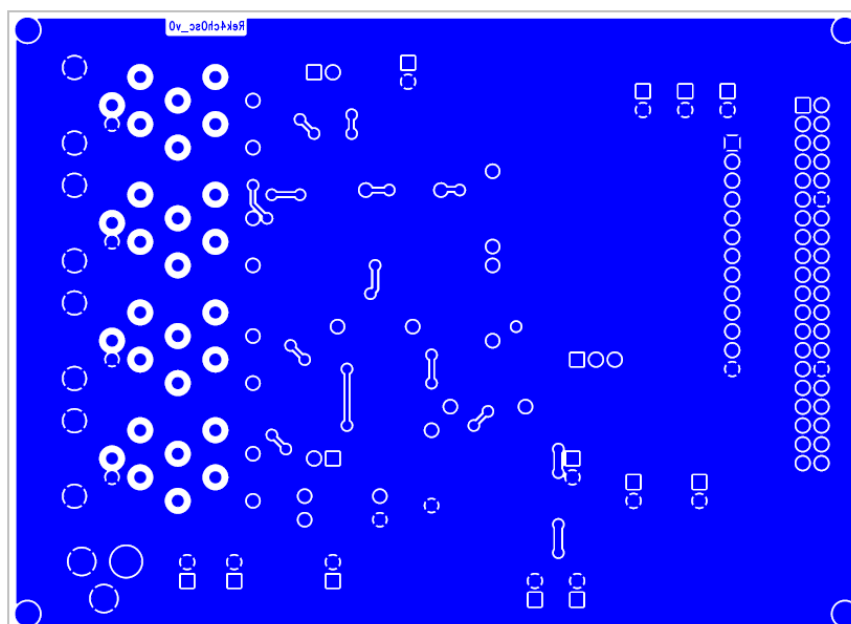
U většiny DPS, kde se nacházejí jak digitální tak analogové součástky, se provádí rozdělení země na analogovou a digitální kvůli rušení které přichází z digitální části. To se potom také projeví na konstrukci desky, která je tak rozdělena na dvě části. V případě této práce se všechny součástky uzemnily k jednomu zemnímu polygonu, který byl umístěn na spodní straně desky. Rozdělení na analogový a digitální zemní polygon se neprovádělo, podle pár nových studií je prý totiž lepší rozdělení polygonu neprovádět. Většina uzemnění tak byla realizována přes prokovenou díru přímo na zemní polygon. Provedlo se pouze rozdělení napájení s tím, že většina ostatních vodičů byla tažena horní vrstvou.

4. Stavba prototypu a jeho testy

Pro zařízení byla navržena dvoustranná deska plošných spojů v návrhovém systému PADS od firmy Mentor Graphics.



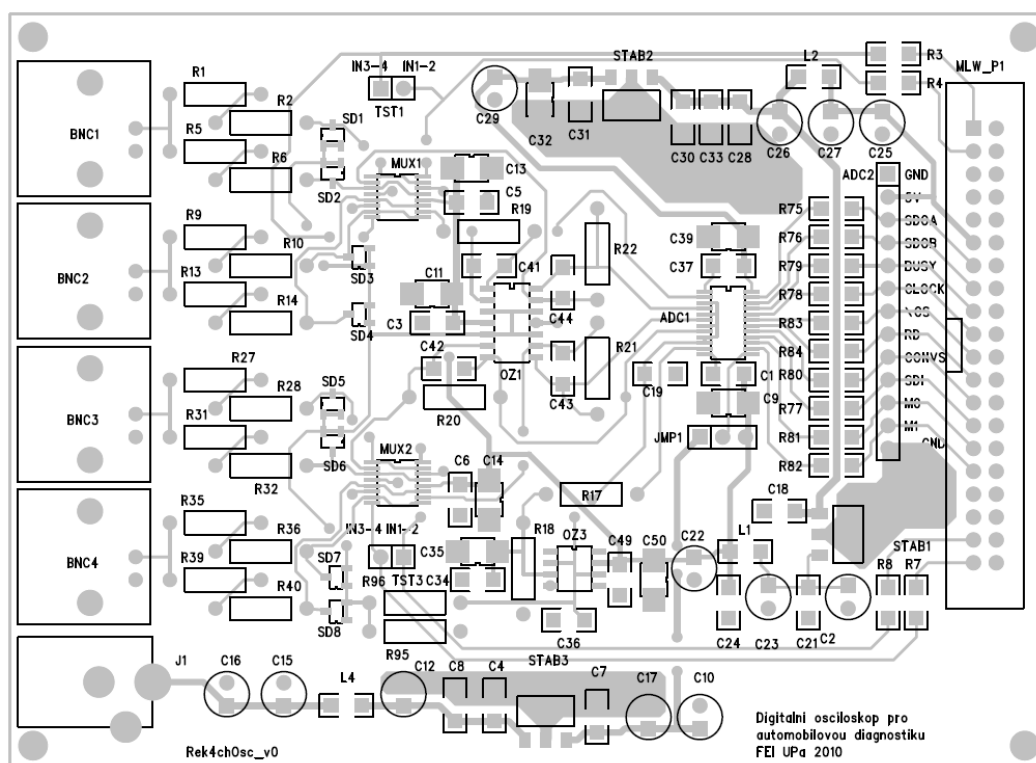
Obr. 4.1 Deska plošných spojů měřicího modulu TOP (horní vrstva)



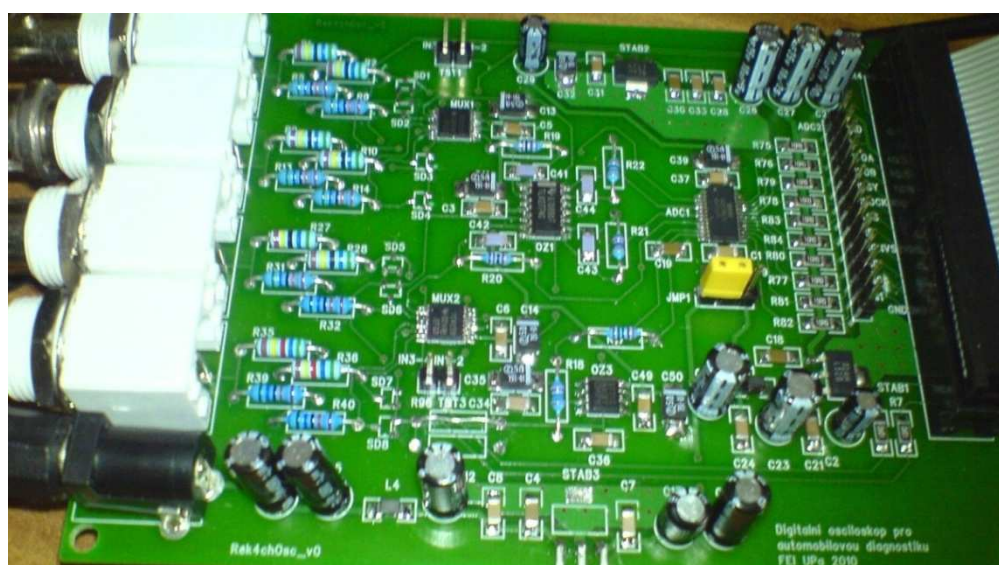
Obr. 4.2 Deska plošných spojů měřicího modulu BOTTOM (dolní vrstva)

Na Obr. 4.3 je zobrazeno osazení horní vrstvy DPS měřicího modulu. Měřicí sondy se připojují ke čtyřem BNC konektorům na levé straně desky.

Následují ochranné odpory, přepínače, hlavní OZ, A/D převodník a na pravé straně MLW konektor pro komunikaci A/D s portem GPIO_0 na vývojové desce DE2. Jsou zde tři napájecí zdroje. První využívá externí napájecí konektor +9V na levé straně desky a vyrábí 5V napětí pro analogovou část převodníku. Nahoře je 3,3V pro digitální část a uprostřed 3,3V pro analogovou část.



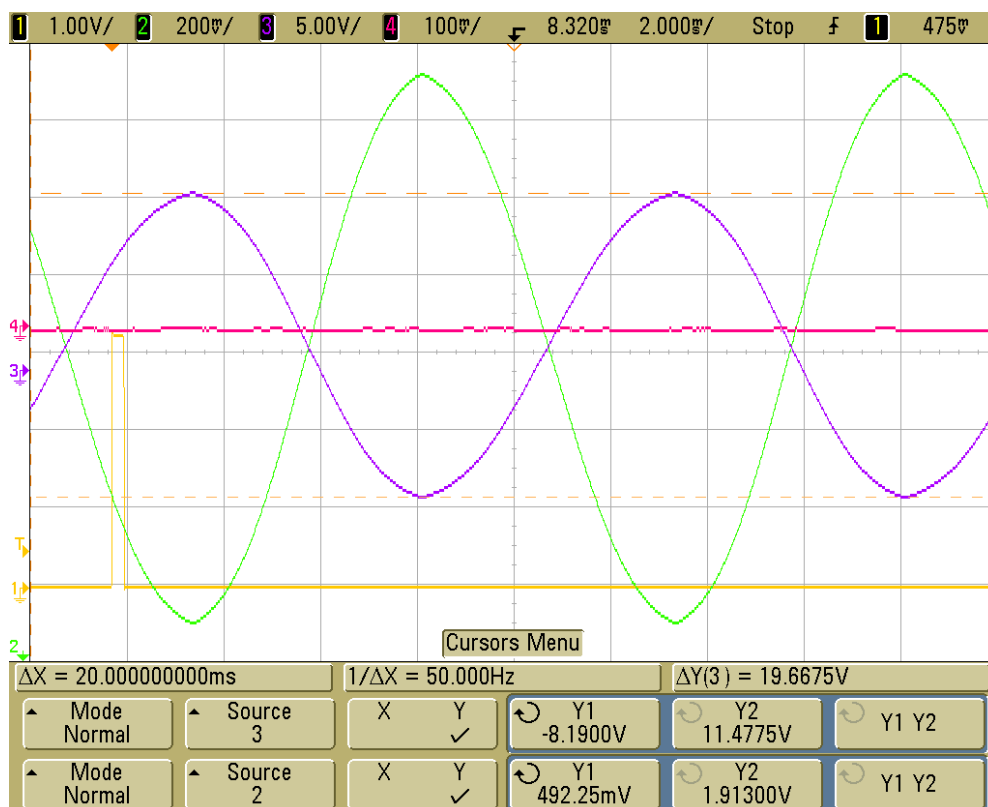
Obr. 4.3 Deska plošných spojů měřicího – osazení součástkami (TOP)



Obr. 4.4 Měřicí modul – DPS

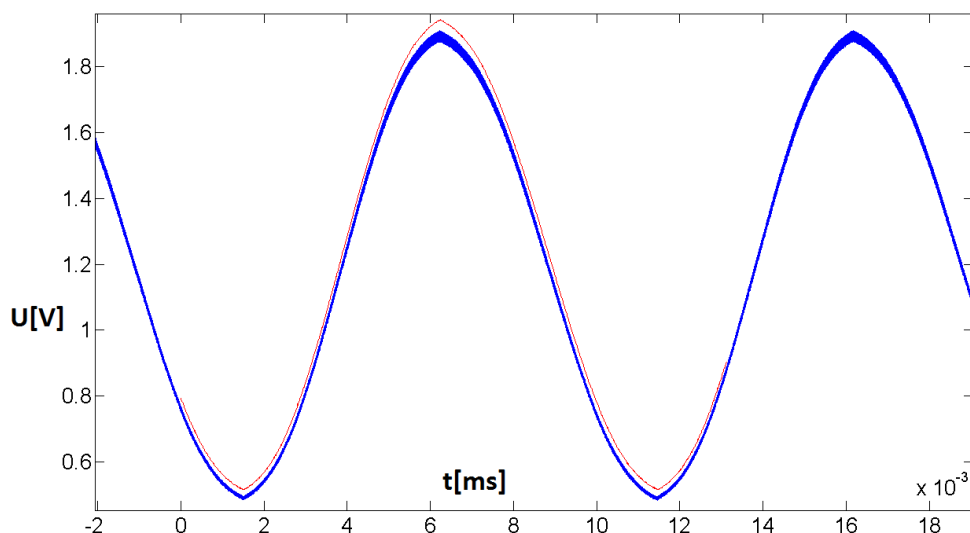
4.1 Vlastní měření

Po oživení bylo sestaveno měřicí pracoviště, na kterém byly odměřeny základní vlastnosti celého měřicího modulu. Jako referenční přístroj byl použit osciloskop AGILENT TECHNOLOGY DSO 6014A. První byl testován sinusový signál o frekvenci 1kHz. Pomocí 4kanálového osciloskopu, byl tento signál sledován v místech, kde se zásadně mění jeho vlastnosti. Tato pozorování byla provedena proto, aby se dalo rozlišit zkreslení signálu způsobené analogovou částí a A/D převodníkem. Pomocí osciloskopu bylo sledováno vstupní napětí na BNC konektoru, dále napětí na invertujícím vstupu OZ a nakonec napětí na vstupu A/D převodníku. Data naměřená A/D převodníkem, byla odebrána logickým analyzátozem na vstupně výstupním portu desky DE2. Aby byla měření osciloskopem a A/D převodníkem srovnatelná, vyrábí FPGA synchronizační pulsy o periodě 10s pro osciloskop a LA. Na Obr. 4.5 je vykresleno napětí na vstupu BNC konektoru o amplitudě 9,83V a napětí na vstupu A/D převodníku o amplitudě 0,71V. Je zřejmé, že OZ invertuje vstupní napětí a nepatrně jej posouvá v amplitudě. V MATLABU se tedy pro zobrazení musí upravit amplituda a fáze naměřeného signálu.



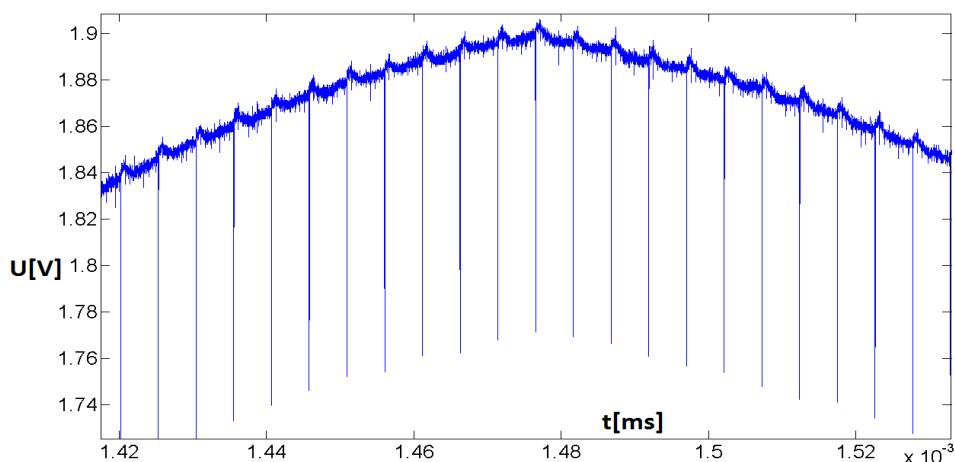
Obr. 4.5 Napětí snímaná osciloskopem, pro vstupní rozsah $\pm 15V$ (sinus, 100Hz):
CH1 – synchronizační pulz, CH2 – vstupní napětí na A/D převodníku, CH3 –
vstupní napětí na BNC konektoru, CH4 – napětí na invertujícím vstupu OZ

Dále byla data z osciloskopu ve formátu BIN a z LA ve formátu CSV zpracována a vyobrazena v MATLABU. Aby bylo možné zjistit zkreslení způsobené A/D převodníkem, je nutné naměřená data porovnat. Na Obr. 4.6 je vykreslen průběh nasnímaných signálů. Po srovnání obou změřených signálů, bylo zjištěno, že se liší v offsetu i v amplitudě.



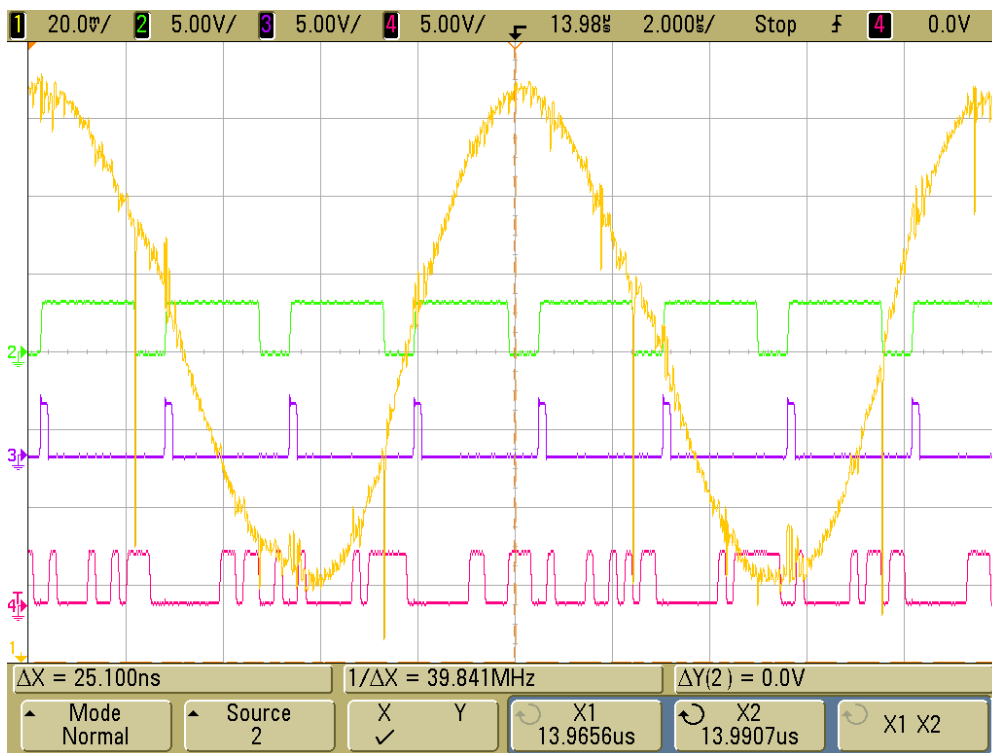
Obr. 4.6 Průběh signálů nasnímaných na vstupech A/D převodníku: červená – naměřeno A/D převodníkem, modrá naměřeno osciloskopem (100 Hz)

Amplituda signálu naměřeného A/D převodníkem je o 10mV větší než u signálu z osciloskopu. Osciloskop pracuje s A/D převodníkem o rozlišení 8 bitů, což je menší rozlišení než u A/D převodníku (12 bitů), který je použit v měřicím modulu. Naměřený rozdíl je srovnatelný s velikostí LSB A/D převodníku osciloskopu (pokud uvažujeme použitých 200mV/dílek a 8 vertikálních dílků, je velikost LSB 6,25 mV).



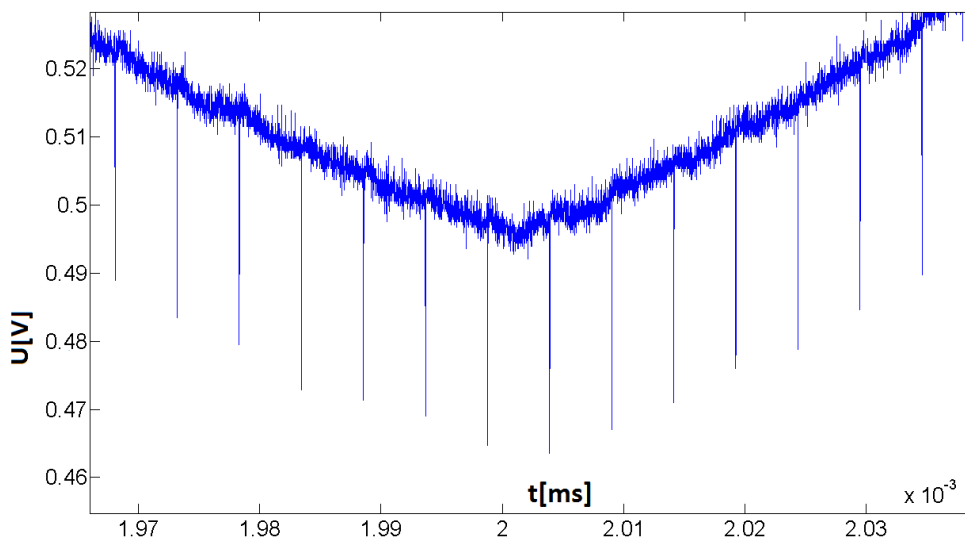
Obr. 4.7 Rušení o kmitočtu 200kHz způsobené vzorkováním kladná perioda

Signál na vstupu A/D převodníku je navíc zkreslen periodickým rušením o kmitočtu 200kHz. Toto rušení má charakter přechodového jevu na Obr. 4.10 a vzniká v okamžiku, kdy převodník ukončí převod, což je vidět na Obr. 4.8.



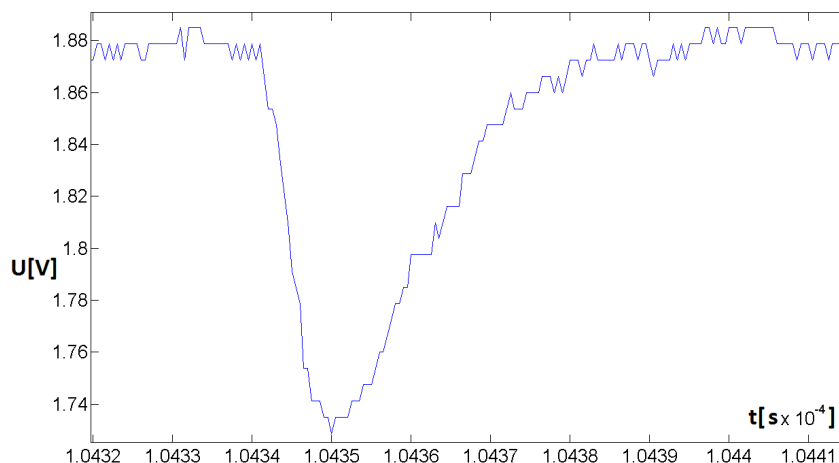
Obr. 4.8 Vzniku rušení 200kHz, při ukončení převodu AD převodníkem

Na Obr. 4.7 je vidět zarušení kladné půlvlny vzorkovaného signálu a na Obr. 4.6 je znázorněno zarušení záporné půlvlny sinusového signálu.



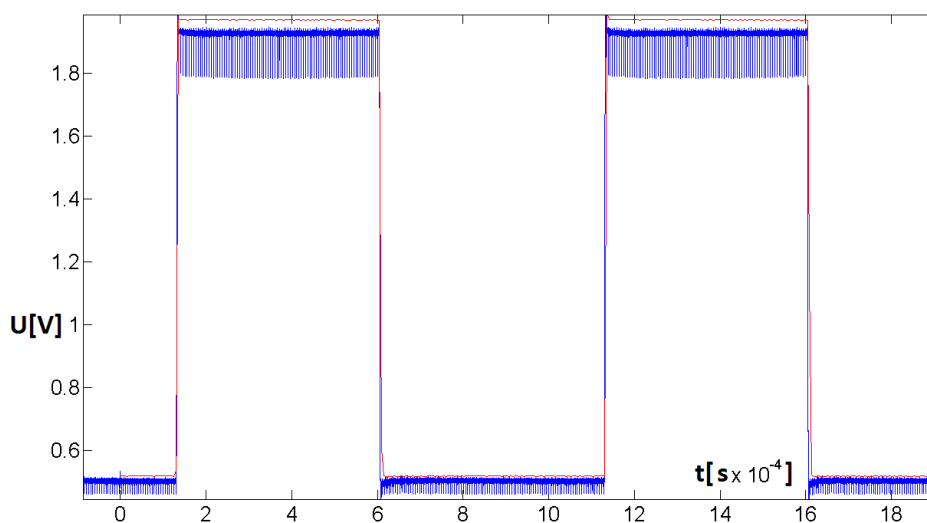
Obr. 4.9 Rušení o kmitočtu 200kHz způsobené vzorkováním záporná perioda

Na Obr. 4.10 je znázorněn detailní průběh přechodového jevu, ze kterého se skládá toto rušení, je zřejmé, že dochází k rychlému vybití kondenzátorů obsažených uvnitř A/D převodníku a poté k jejich nabití. Po ověřovacích výpočtech, kdy se uvažovala vnitřní kapacita 15pF a výstupní odpor zesilovače 17Ω vyšla doba trvání jevu okolo 30ps. Z Obr. 4.10 je však zřejmé, že tento jev trvá podstatně déle, než bylo vypočteno. Tento jev trvá asi 0,7μs. Příčina tedy nebyla úplně určena, ale je zde velký předpoklad, že OZ nestíhá nabíjet vnitřní kapacity A/D převodníku dostatečně rychle.

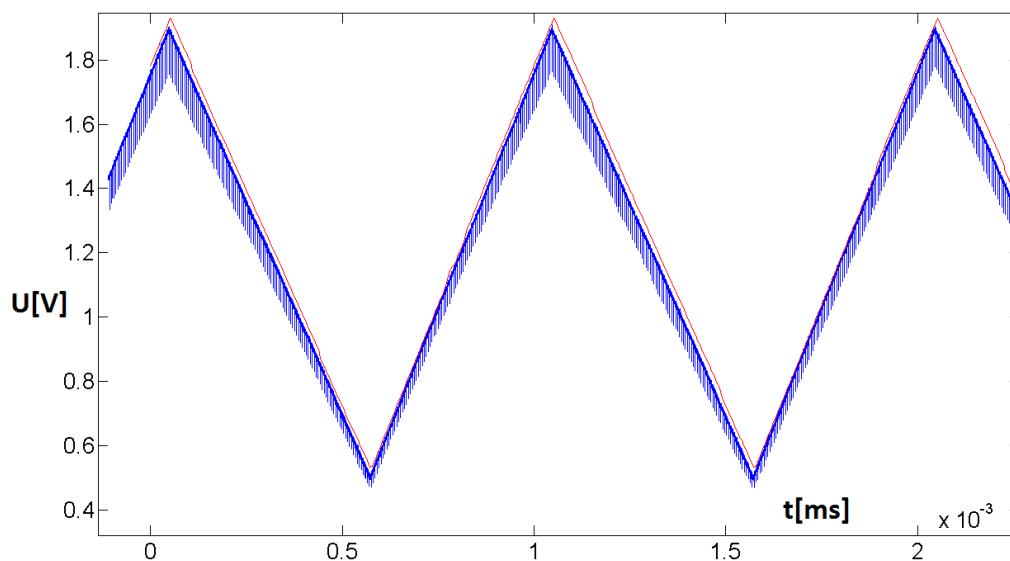


Obr. 4.10 Detailní pohled na rušení o kmitočtu 200kHz

Dále bylo nutné ověřit, jak budou modulem přenášeny jiné druhy signálů. Na Obr. 4.11 je vyobrazen průběh obdélníkového signálu o frekvenci 1kHz pro rozsah $\pm 15V$. Pro tuto frekvenci je signál na vstupu A/D nezkreslen.

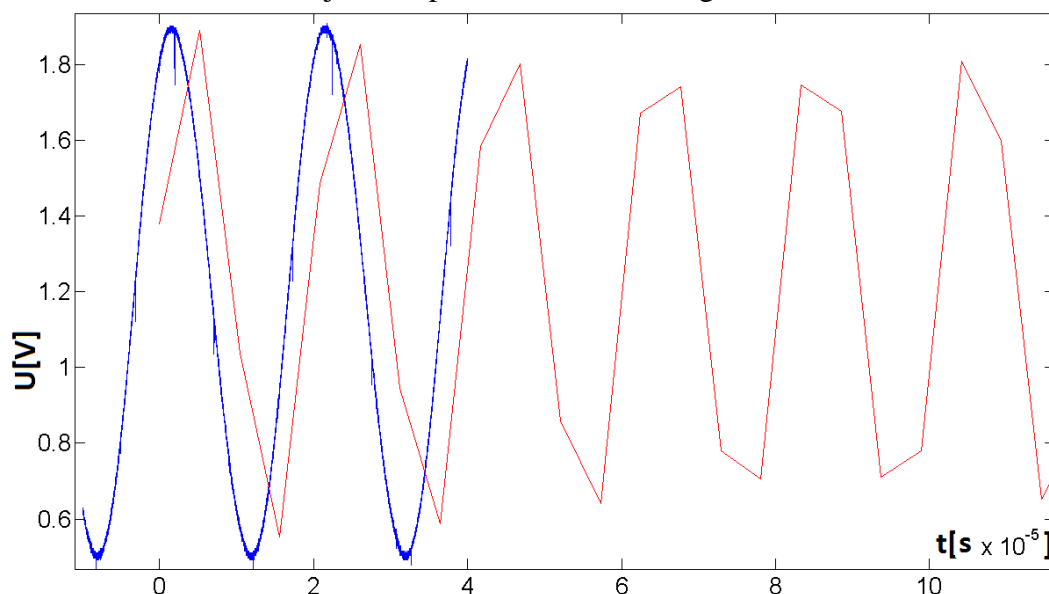


Obr. 4.11 Průběh obdélníkového signálu o frekvenci 1kHz na vstupu A/D převodníku: červená - nasnímaná A/D převodníkem, modrá – osciloskop

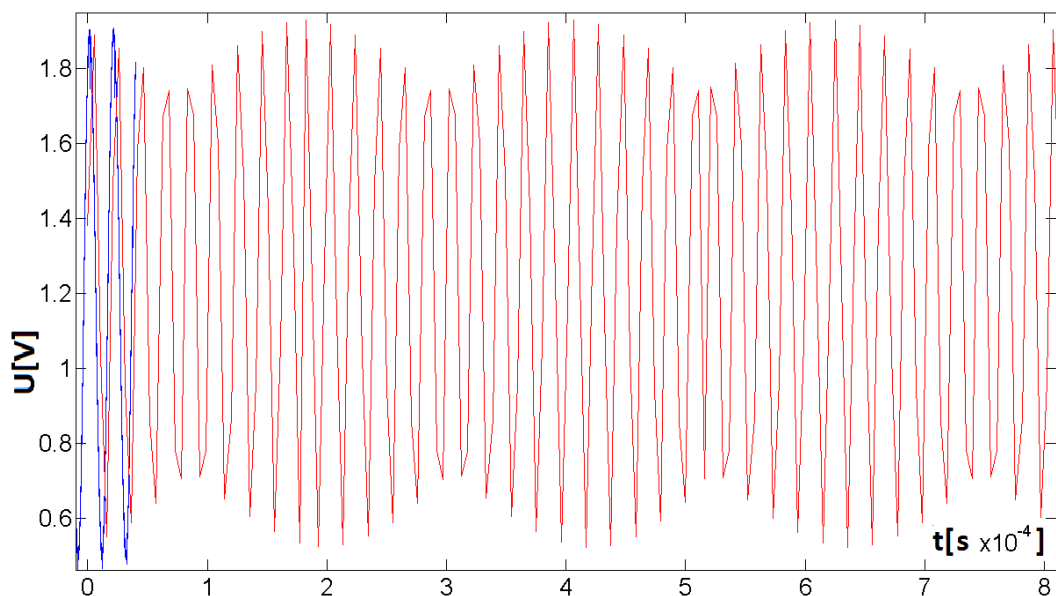


Obr. 4.12 Průběh trojúhelníkového signálu o frekvenci 1kHz na vstupu A/D převodníku: červená - nasnímáno A/D převodníkem, modrá – osciloskop

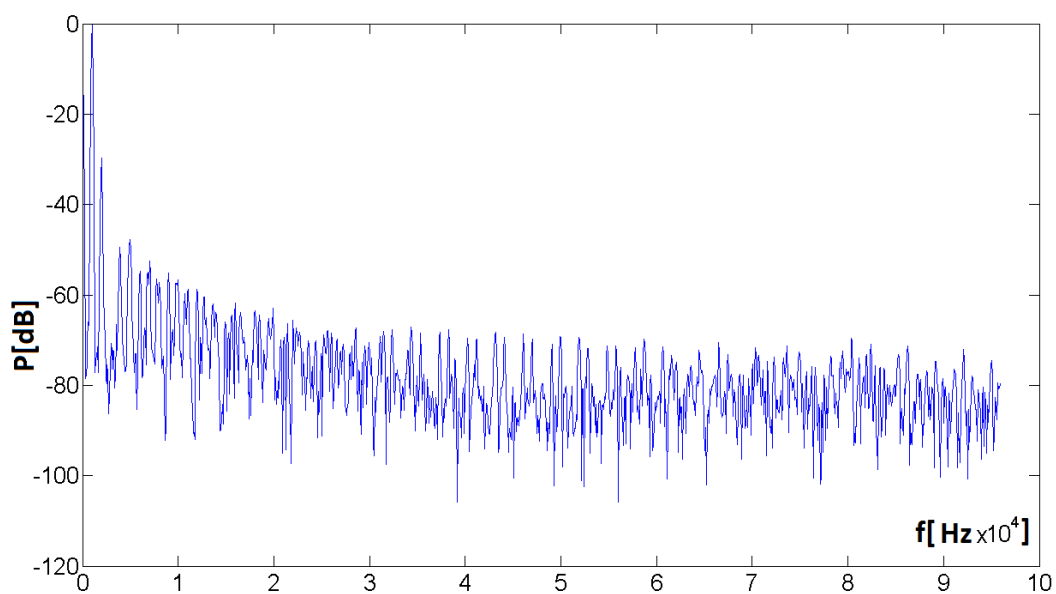
Na Obr. 4.12 je vyobrazen průběh trojúhelníkového signálu o frekvenci 1kHz pro rozsah $\pm 15V$. Z obrázku je zřejmé, že je amplituda signálu z osciloskopu o 10 mV menší, navíc je vidět menší časový posun, který je dán rozdílnou reakcí obou přístrojů na spouštěcí impuls. A/D převodník v měřicím modulu vzorkuje pomaleji než osciloskop, což má také vliv na tento posun. Z těchto obrázků se dá odvodit, že A/D převodník pro dané pásmo pracuje správně. Pokud se však bude frekvence přiváděného signálu blížit k maximu, což je při vzorkovací frekvenci 195,31 kSPS asi 97,6 kHz, bude se signál postupně zkreslovat. Na Obr. 4.13 je vidět průběh sinusového signálu o frekvenci 50kHz.



Obr. 4.13 Průběh signálu 50kHz na vstupu A/D: modrá – osciloskop, červ. – A/D



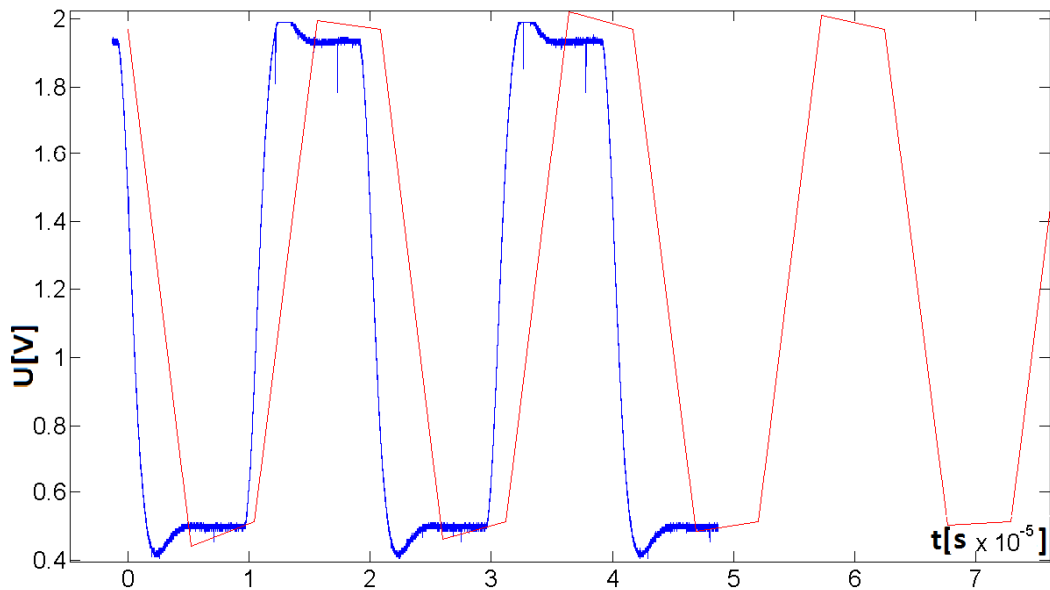
Obr. 4.14 Průběh signálu 50kHz na vstupu – následky nekoherentního vzorkování



Obr. 4.15 Spektrum vstupního sinusového signálu o frekvenci 1kHz

Na Obr. 4.15 je zobrazeno spektrum signálu o frekvenci 1 kHz. U všech spekter bylo použito Blackman-Harrisovo okno. Na 1kHz je vidět první harmonická, dále je vidět i druhá a třetí ostatní jsou pohlceny v šumu.

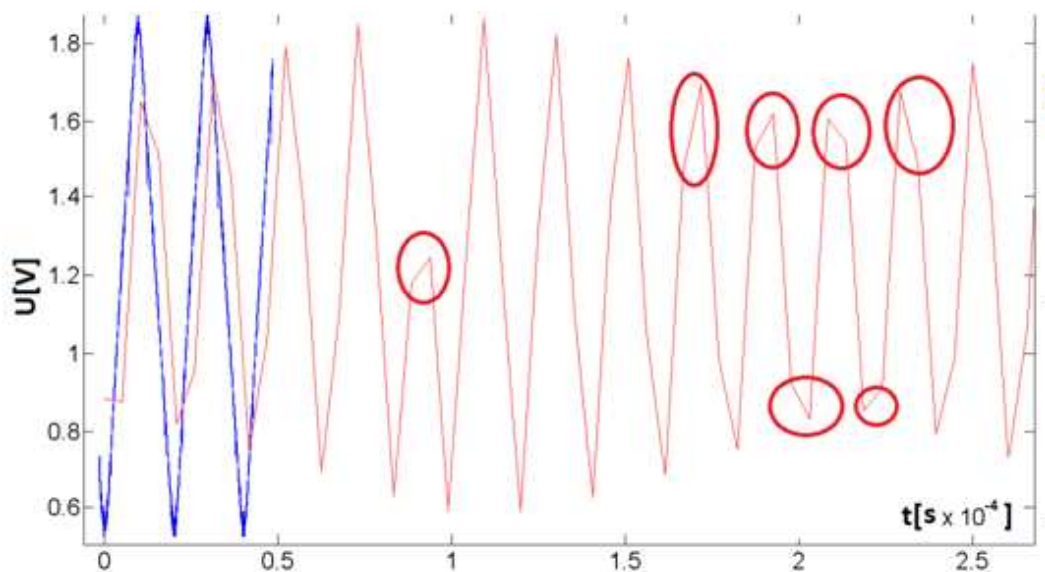
Na Obr. 4.16 je znázorněn průběh obdélníkového signálu o frekvenci 50kHz. Z tohoto průběhu je zřejmé, že je signál navzorkovaný A/D převodníkem zpožděný zhruba o jednu periodu vzorkovací frekvence oproti signálu, který byl navzorkován osciloskopem. Toto zpoždění se projevuje i na ostatních kanálech.



Obr. 4.16 Obdélníkový signál (50kHz): červená – ADC, modrá – osciloskop

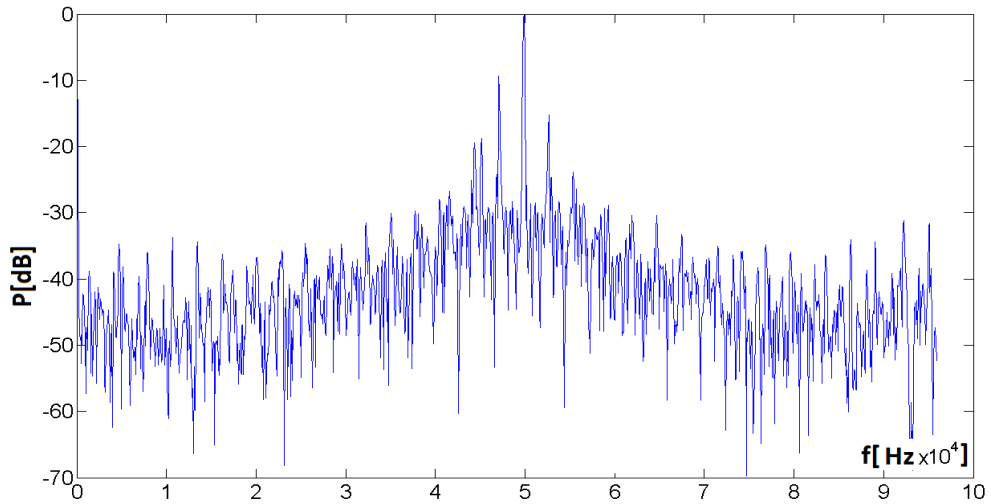
Dále jsou na Obr 4.16 u signálu z osciloskopu opět vidět čáry impulsního rušení 200kHz, které vzniká v A/D převodníku při odběru vzorku. Na výsledném signálu z A/D převodníku se toto rušení vůbec neprojeví.

Nejhorší situace nastává u trojúhelníkového signálu, ten se totiž mění ze všech testovaných signálů nejrychleji. Průběh tohoto signálu je na Obr. 4.17, kde je zřejmé, jak dochází k jeho zkreslení. Pokud se mezi dvěma vzorky vyskytne například nějaký vrchol, je okamžitě uříznut, a to se okamžitě projeví ve spektru. Uříznuté špičky jsou na obrázku pro zvýraznění zakroužkovány.



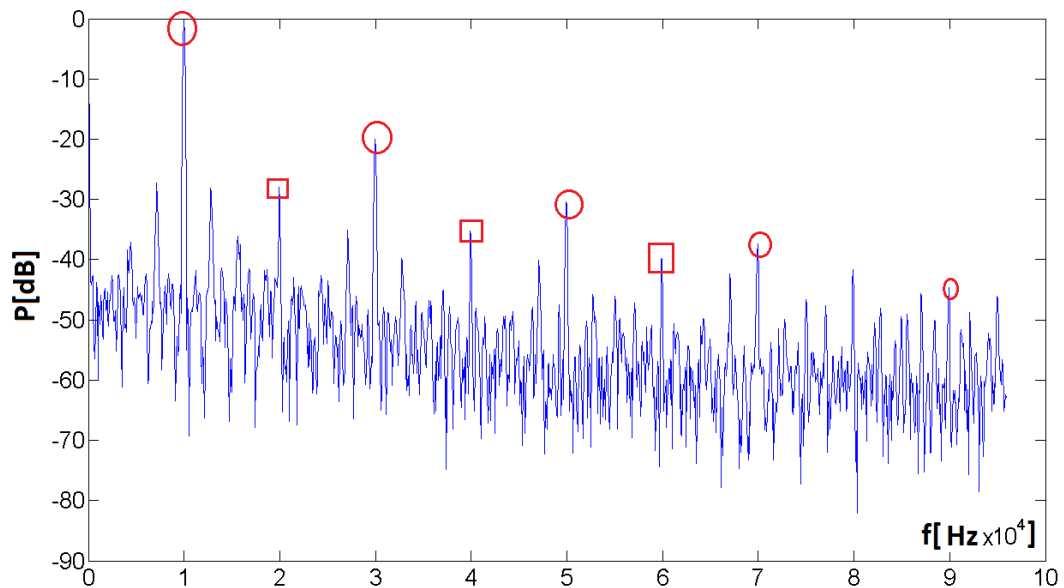
Obr. 4.17 Trojúhelníkový signál (50kHz): červená – ADC, modrá – osciloskop

Na Obr. 4.18 je vidět spektrum tohoto signálu je rozplizlé a jedná se o jeden velký lalok se středem v 50kHz. Podobné spektrum měl i obdélník v předchozím případě a tak není nutné ho sem vkládat.

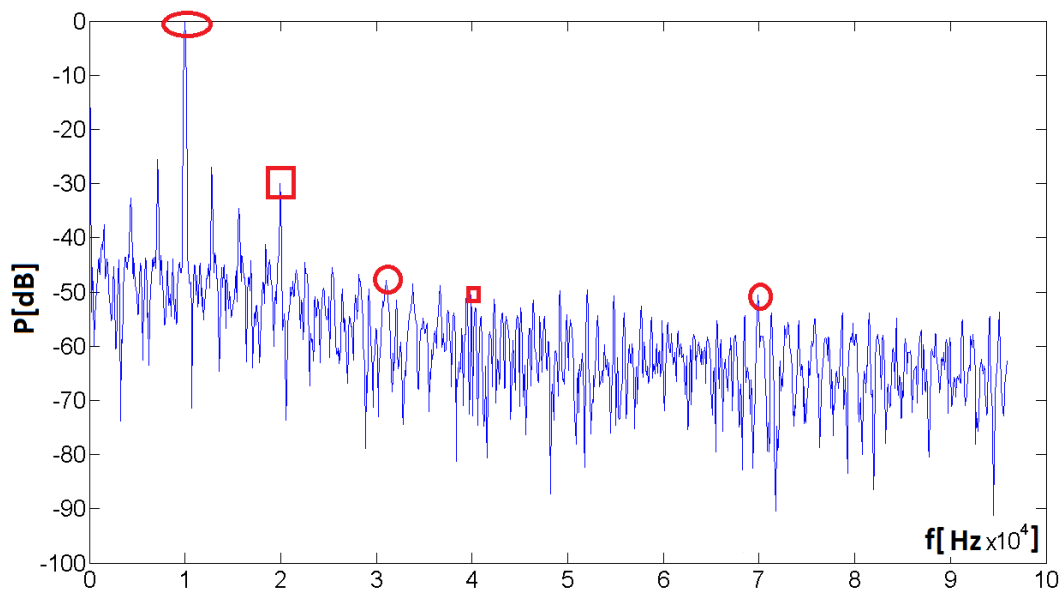


Obr. 4.18 Spektrum trojúhelníkového signálu 50kHz snímáno A/D převodníkem

Dále je na spektru z Obr. 4.16 vidět spousta intermodulačních kmitočtů. Na Obr. 4.19 je znázorněno spektrum trojúhelníkového signálu o kmitočtu 10kHz. Je vidět, že je lalok mnohem užší, protože nedochází k tak velkému zkreslení jako u 50kHz. Na kmitočtu 10kHz je krásně vidět první harmonická složka a na násobcích tohoto kmitočtu druhá až devátá harmonická složka. Všechny harmonické jsou opět zvýrazněny kroužkem. Je zajímavé, že sudé harmonické mají menší amplitudu, než liché harmonické. Je zřejmé, že amplituda sudých harmonických složek klesá rychleji než amplituda lichých harmonických složek.



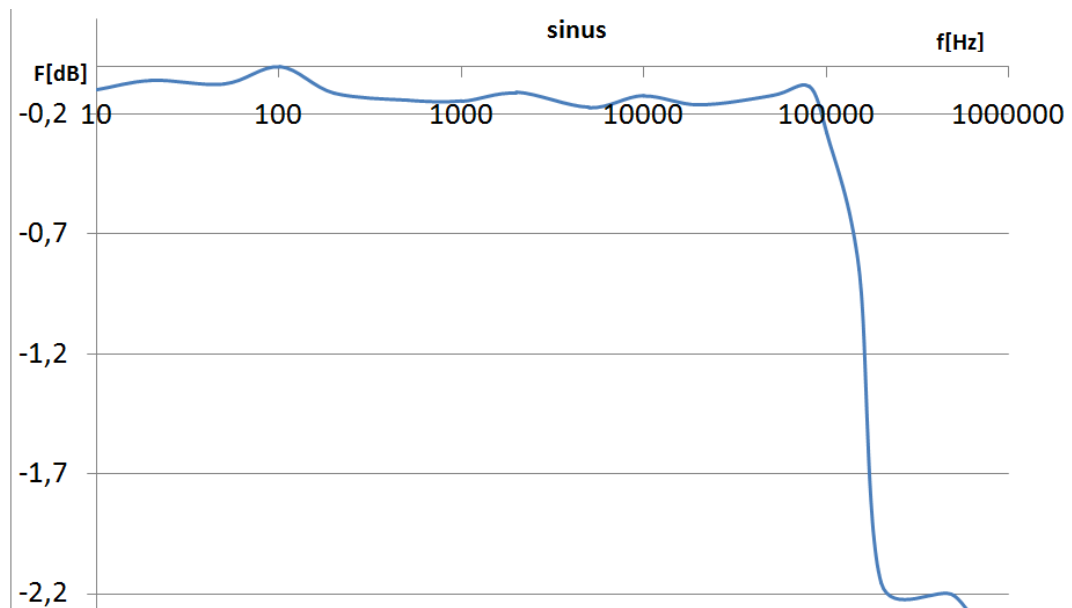
Obr. 4.19 Spektrum trojúhelníkového signálu 10kHz snímáno A/D převodníkem



Obr. 4.20 Spektrum sinusového signálu 10kHz nasnímáno A/D převodníkem

Na Obr. 4.20 je pro srovnání spektrum sinusového signálu o kmitočtu 10kHz se stejnou amplitudou. Od spektra trojúhelníku se příliš neliší, hladina šumu je na stejné úrovni, jenom amplitudy jednotlivých harmonických jsou u tohoto signálu menší a už u třetí se ztrácejí v šumu. Opět jsou zvýrazněny kroužkem.

Dále bylo nutné provést frekvenční analýzu, která vypovídá o přenosových schopnostech jednotlivých částí modulu. Nejdůležitější je frekvenční závislost mezi je napětím na vstupu A/D převodníku a výsledným navzorkovaným napětím. Na Obr. 4.21 jsou znázorněny přenosové charakteristiky pro sinusový signál na měřicím rozsahu $\pm 15V$. Z přenosové charakteristiky je zřejmé, že se v požadované frekvenční oblasti chová lineárně.



Obr. 4.21 Přenosová charakteristika pro analogové napětí na vstupu ADC($\pm 15V$)

Pro rozsah $\pm 150V$ je tato charakteristika podobná s tím rozdílem, že pro malá napětí dochází ke zlomu mnohem dříve. U frekvenční charakteristiky z A/D převodníku je vždy okolo maximální frekvence vidět zlom a propad, který je způsoben podvzorkováním signálu.

Na Obr. 4.22 je zobrazeno složení měřicího pracoviště, na levé straně jsou napájecí zdroje, dále generátory signálu, uprostřed deska s měřicím modulem. Za modulem řídicí deska DE2, LA a PC.



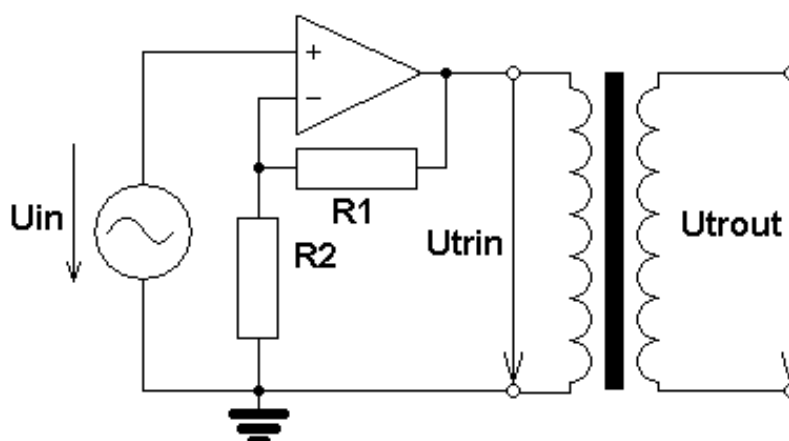
Obr. 4.22 Měřicí pracoviště

4.2 Testovací metody

Pro ověření vlastností celého modulu, bylo nutné sestrojít nějaký generátor, který bude generovat signál s dostatečně velkou amplitudou. Pro rozsah $\pm 15\text{V}$ by stačilo najít takový OZ, který by byl schopen jít s výstupním napětím až na požadovanou mez. Po testu slabším signálem, bylo zjištěno, že skutečný měřicí rozsah se pohybuje v rozmezí $\pm 17\text{V}$. Vyrobit napětí o takové amplitudě je ještě v rámci možností standardně dostupných OZ. Většinou je maximální výstupní napětí dáno velikostí napájecího.

U měření maxima rozsahu $\pm 150\text{V}$, je však nutné vymyslet jiný způsob generování signálu, protože žádný z dostupných OZ není schopen na výstupu dosáhnout takového napětí. Proto je nutné použít například transformátor, který napětí zesílí. Lze použít například auto-transformátor, nebo trafo z napájecího zdroje. Většina transformátorů používaných ve zdrojích pracuje tak, že napětí na primárním vinutí se transformuje na menší, které se pak odebírá na sekundárním vinutí.

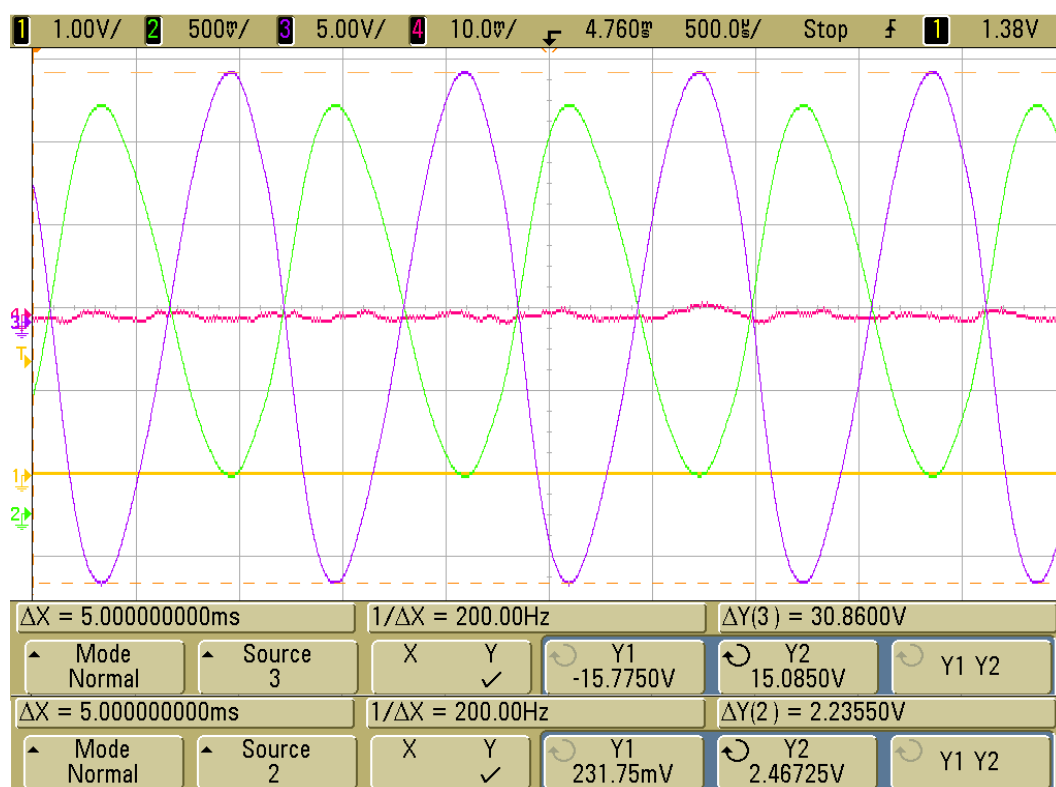
Aby trafo signál zesílilo, je nutné jej otočit a vstupní signál připojit na jeho sekundární vinutí. Na primárním vinutí transformátoru pak bude požadované napětí, které bude měřeno modulem. Trafo se pak klidně může budít signálem odebíraným z výstupu OZ použitého pro měření rozsahu $\pm 15\text{V}$. Je však nutné určit přesný převodový poměr transformátoru tak, aby se podle něj dala stanovit amplituda vstupního signálu. Na Obr. 4.23 je zobrazeno schéma zapojení generátoru měřicího signálu pro rozsah $\pm 150\text{V}$.



Obr. 4.23 Zapojení generátoru měřicího signálu pro rozsah $\pm 150\text{V}$

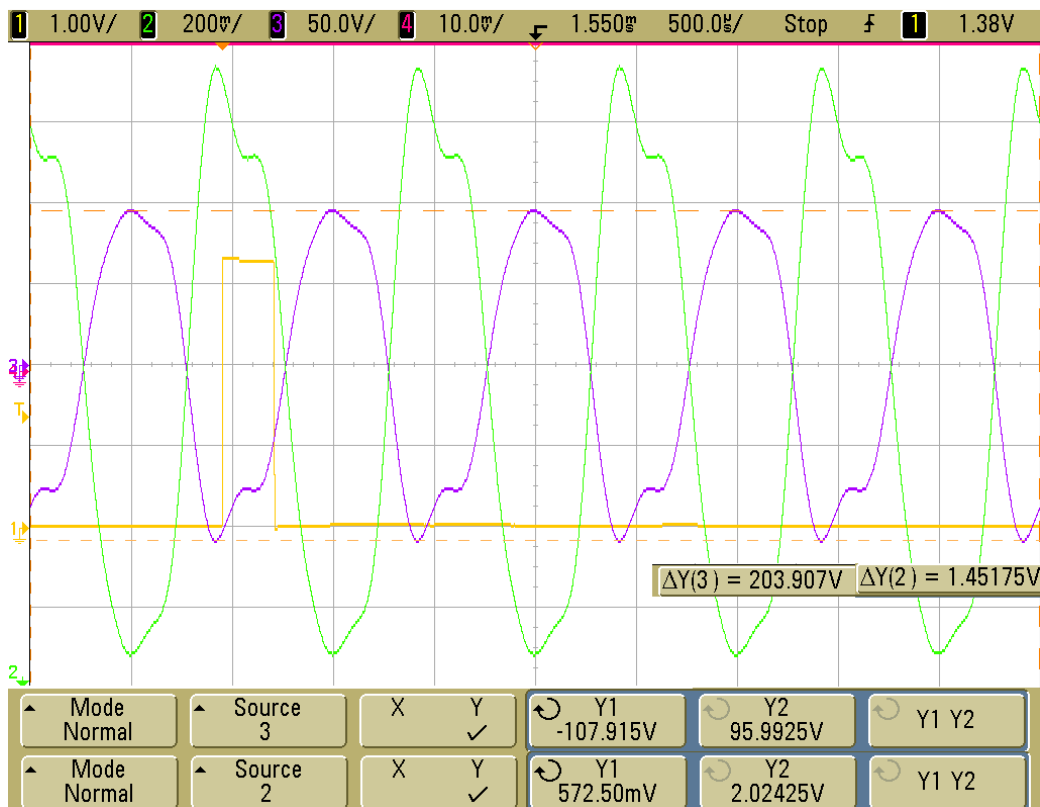
4.3 Testy kompletního přístroje

V první řadě bylo nutné ověřit, jestli se dá pracovat s oběma měřicími rozsahy. Proto byly oba rozsahy testovány maximálním napětím. V případě rozsahu $\pm 15\text{V}$, byl na vstup přiveden sinusový signál, jenž se pohyboval v rozsahu hodnot $-15,775\text{V}$ až $+15,085\text{V}$. Tento průběh je vidět na Obr. 4.24. Na vstupu A/D převodníku je pak invertovaný signál, který se pohybuje mezi hodnotami $+231,75\text{mV}$ až $+2,46725\text{V}$. Pokud je známo, že se vstupní napětí A/D převodníku může pohybovat pouze v rozsahu 0V až $2,52\text{V}$, potom z naměřených hodnot vstupního signálu plyne, že by tento vstupní rozsah zvládl pracovat s napětím o amplitudě maximálně 16V .



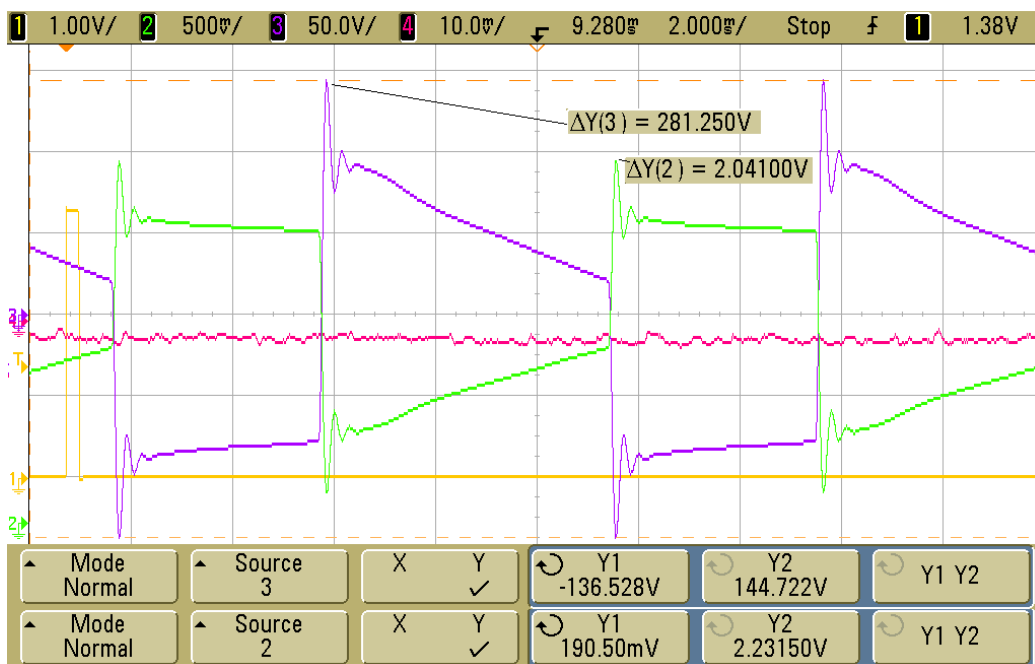
Obr. 4.24 Signál s amplitudou nad maximální přípustnou mez ($\pm 15\text{V}$)

Na Obr. 4.25 jsou vidět podobné průběhy jako u předchozího obrázku, ovšem s jinými hodnotami. Vstupní napětí se pohybuje v rozsahu $-107,915\text{V}$ až 96V . Na Obr. 4.26 je vidět průběh signálu s amplitudou 141V , což je úplné maximum, které se podařilo vygenerovat. Podobně jako v prvním případě se z naměřených hodnot dá usoudit, že vstupní rozsah $\pm 150\text{V}$ dokáže pracovat s napětími do $\pm 160\text{V}$. Je tak zaručená určitá bezpečnostní vůle, která chrání celé zařízení proti lidské chybě.



Obr. 4.25 Test signálem o amplitudě 102V pro rozsah $\pm 150V$

Na Obr. 4.25 a 4.26 je také vidět, že OZ invertuje vstupní signál, tato inverze se při zobrazení v MATLABU nakonec softwarově odstraní.



Obr. 4.26 Test signálem o amplitudě 140,625V pro rozsah $\pm 150V$

5. Hodnocení dosažených výsledků

Po ověření vlastností měřicího modulu se došlo k závěru, že zařízení pracuje správně. Je schopné plnit svoji funkci jako osciloskop a splňuje většinu požadavků, které byly zadány. Byly naměřeny určité parametry zařízení, se kterými je nutné při jeho používání počítat. Je nutné počítat s parazitním offsetem, který stejnosměrně posouvá měřené napětí. Dále je nutné počítat s frekvenčními charakteristikami a rušením na kmitočtu 200kHz. Při snímání A/D převodníkem také vzniká zkreslení amplitudy, které je způsobeno nekoherentním vzorkováním.

Zařízení je schopné pracovat s kmitočty do 90kHz, avšak kvalita naměřených dat se zhoršuje s tím, jak se frekvence měřeného signálu blíží k maximální frekvenci. Kmitočty, které přesáhnou maximální pracovní frekvenci jsou podvzorkovány. Prototyp je navíc schopen pracovat v plném měřítku obou rozsahů. Byla naměřena určitá bezpečnostní vůle, tzn. každý rozsah je schopen pracovat s napětím, jehož amplituda přesahuje asi o 5 % maximum daného rozsahu.

Pro dosažení schopnosti konkurovat, je nutné, aby bylo zařízení schopné pracovat s většími kmitočty v řádech stovek kHz. Toho by se dalo dosáhnout rychlejším A/D převodníkem, jakým je např. ADS7863, který je rychlejší a kompatibilní verzí k ADS7861. Dále by bylo vhodné použít rychlejší OZ, protože stávající TLV2774 není dostatečně rychlý, nabízí se například OPA4830.

Dále by bylo vhodné zkonstruovat řízení přímo na desce měřicího modulu. Nejvhodnější by bylo použít procesor PSOC5, který by nahradil FPGA na desce DE2. Jeho výhodou je logické programovatelné pole, které by realizovalo posuvný registr pro komunikaci po SPI. Navíc by se toto pole dalo použít jako vyrovnávací paměť. Dále obsahuje programovatelné analogové pole, které by mohlo nahradit OZ použité na desce. Obsahuje také 12-bitový A/D převodník se vzorkovací frekvencí 1MSPS. Tímto by se rapidně zmenšila velikost DPS. Bylo by také vhodné lépe vyřešit přepětovou ochranu.

Nakonec by bylo vhodné vyřešit přenos dat do PC. K tomuto přenosu by bylo vhodné použít nějaký USB řadič, který by byl schopen dostatečně rychle odesílat data do PC. V případě použití vyrovnávací paměti, by nemusela být přenosová rychlost do PC příliš velká. Avšak pro přenos většího množství naměřených dat, by byla vhodná buď větší paměť, nebo rychlejší USB řadič. V současné době začalo TI s distribucí řadiče pro USB3. Tento řadič by jistě pokryl nároky na přenosovou rychlost a odpadla by nutnost použití vyrovnávací paměti.

Závěr

Nejprve byl proveden návrh základní koncepce zařízení. Podle tohoto konceptu byly postupně vybrány jednotlivé komponenty. Po pečlivém výběru komponent bylo sestrojeno schéma zapojení a veškerá zapojení byla simulována v programu PSPICE 9.1. Po simulacích bylo zřejmé, že jsou vybrané komponenty vhodné pro měřicí desku.

Po dohodě s vedoucím práce bylo s ohledem na složitost celého zařízení rozhodnuto o vývoji nikoli celého osciloskopu, ale pouze vstupních analogových obvodů a části zodpovědné za digitalizaci signálů (A/D převodníky se základními podpůrnými obvody). Následně bude, přístroj podroben testům a měřením. Výsledkem by mělo být obvodové řešení základních částí osciloskopu včetně jejich rozmístění na desce plošných spojů, což by mělo tvořit základ umožňující dokončení celkové konstrukce přístroje.

Následovala konstrukce desky měřicího modulu v PADSU, zde byly provedeny poslední korekce ve schématech zapojení a bylo nutné vyrobit vlastní knihovnu se součástkami, které ve standardních knihovnách nebyly. Poté následovalo rozmístění součástek na desce a její konstrukce. Po zkonstruování byla deska vyrobena a osazena součástkami. Postupně byly ožívovány jednotlivé části desky.

Dále se ve vývojovém prostředí pro DE2 naprogramovalo řídicí a komunikační rozhraní. Následovaly simulace tohoto rozhraní a případné korekce. Poté bylo oživeno celé zařízení. Pro odběr dat z desky DE2 byl použit LA a naměřená data se ukládala v MATLABU. Byla provedena všechna nezbytná měření, která měla ověřit, zda vlastnosti prototypu splňují požadavky stanovené v zadání. Byla provedena měření frekvenčních závislostí, dále test přepínání rozsahů, ověření citlivosti obou rozsahů na velká a malá napětí. Většina testů se prováděla pro různé druhy vstupního signálu. Byly testovány sinusové, trojúhelníkové a obdélníkové signály. Po ověření všech vlastností je možné prohlásit, že zařízení pracuje tak jak bylo stanoveno v zadání a dokáže plnit většinu požadovaných úkolů.

Do budoucna by se tedy měl zvětšit počet vstupních kanálů a veškerá řídicí logika by měla být umístěna přímo na DPS osciloskopu.

Literatura

[1] JAROSLAV, Vedral. Parametry A/D převodníků a metody jejich testování. *Electronic Horizon*. 2005, č. 5, s. 22-28.

[2] ŠNOREK, Miroslav. Analogové a číslicové obvody. ČVUT. [s.l.] : [s.n.], 2002. 137 s. ISBN 80-01-02061-4.

[3] KOPECKÝ, David. Číslicové systémy v radiotechnice : Cvičení. ČVUT. [s.l.] : [s.n.], 2004. 98 s. ISBN 80-01-02884-4.

[4] *Motordiag* [online]. 2008 [cit. 2010-08-26]. Automobilový osciloskop - universální diagnostika závad v elektronických systémech automobilů. Dostupné z WWW: <<http://www.motordiag.cz/produkt/osciloskop>>.

[5] ADS7861 : ADC converter. *Datasheet* [online]. 2007, 1, [cit. 2010-08-26]. Dostupný z WWW: <<http://focus.ti.com/lit/ds/symlink/ads7861.pdf>>.

[6] TS3A24159 : DUAL SPDT ANALOG SWITCH. *Katalogový list : TI - datasheet* [online]. 2008, 1, [cit. 2010-08-26]. Dostupný z WWW: <<http://focus.ti.com/lit/ds/symlink/ts3a44159.pdf>>.

[7] TLV2774 : Rail-to-Rail Output Operational Amplifier. *Katalogový list: TI - datasheet* [online]. 2004, 2004, 1, [cit. 2010-08-26]. Dostupný z WWW: <<http://focus.ti.com/lit/ds/symlink/tlv2774.pdf>>.

[8] *Digitální osciloskopy, zařízení pro automobilovou diagnostiku, atd.* [online]. 2008 [cit. 2010-08-26]. OSCILOSKOPY. Dostupné z WWW <http://www.osciloskopy.com/oscilloscopes_cz.php>.

[9] DE2 - tutorial. In *DE2 Development and Education Board* [online]. Altera Corporation : QUARTUS, 2008 [cit. 2010-08-26]. Dostupné z WWW: <[ftp://ftp.altera.com/up/pub/Webdocs/DE2_UserManual.pdf](http://ftp.altera.com/up/pub/Webdocs/DE2_UserManual.pdf)>.

[10] MINIATURE RELAY. *Datasheet* [online]. 2008, 1, [cit. 2010-08-28]. Dostupný z WWW: <<http://www.fujitsu.com/downloads/MICRO/fcai/relays/ry.pdf>>.

[11] *BOSCH* [online]. 2010 [cit. 2010-08-28]. Přímé srovnání KTS 340. Dostupné z WWW: <<http://www.bosch-kts340.com/cz/vergleich/index.htm>>.

[12] *CYPRESS* [online]. 2009 [cit. 2010-08-28]. PSOC5. Dostupné z WWW: <<http://www.cypress.com/?id=2233>>.

[13] *AutoSkop* [online]. 2005 [cit. 2010-09-01]. AutoSkop 3. Dostupné z WWW: <http://www.check-engine.net/tinf_3.html>.

Příloha A – Gen_CLK.vhd – Generátor hodin

```
library ieee;
use ieee.std_logic_1164.all;
use ieee.numeric_std.all;

entity Gen_CLK is
    port (
        clk : in std_logic;
        clk_ADC : out std_logic
    );
end Gen_CLK;

architecture struct of Gen_CLK is
    signal temp_CLK : std_logic;
begin
    process (clk, temp_CLK)
        variable cnt : unsigned (3 downto 0);
    begin
        if clk'event and clk = '1' then
            if cnt = 4 then
                cnt := (others => '0');
                if temp_CLK = '1' then
                    temp_CLK <= '0';
                elsif temp_CLK = '0' then
                    temp_CLK <= '1';
                end if;
            end if;
            cnt := cnt + 1;
        end if;
        clk_ADC <= temp_CLK;
    end process;
end struct;
```

Příloha B – mux16BIT_2CH.vhd – výstupní multiplexor

```
library ieee;
use ieee.std_logic_1164.all;
use ieee.numeric_std.all;

entity mux16BIT_2CH is
    port (
        Paralel_A : in std_logic_vector (15 downto 0);
        Paralel_B : in std_logic_vector (15 downto 0);
        PARALEL_OUT_0 : out std_logic;
        PARALEL_OUT_1 : out std_logic;
        PARALEL_OUT_2 : out std_logic;
        PARALEL_OUT_3 : out std_logic;
        PARALEL_OUT_4 : out std_logic;
        PARALEL_OUT_5 : out std_logic;
        PARALEL_OUT_6 : out std_logic;
        PARALEL_OUT_7 : out std_logic;
        PARALEL_OUT_8 : out std_logic;
        PARALEL_OUT_9 : out std_logic;
        PARALEL_OUT_10 : out std_logic;
        PARALEL_OUT_11 : out std_logic;
        PARALEL_OUT_12 : out std_logic;
        PARALEL_OUT_13 : out std_logic;
        PARALEL_OUT_14 : out std_logic;
        PARALEL_OUT_15 : out std_logic;
        clk_ADC : in std_logic;
        clk_MUX : out std_logic
    );
end mux16BIT_2CH;

architecture struct of mux16BIT_2CH is
    signal temp_CLK : std_logic;
    signal temp_PARALEL : std_logic_vector (15 downto 0);
begin
    process (clk_ADC, temp_CLK, Paralel_A, Paralel_B,
temp_PARALEL)
        variable cnt : unsigned (4 downto 0);
    begin
        if clk_ADC'event and clk_ADC = '1' then
            if cnt = 8 then
                cnt := (others => '0');
                if temp_CLK = '0' then
                    temp_CLK <= '1';
                    temp_PARALEL <= Paralel_A;
                elsif temp_CLK = '1' then
                    temp_CLK <= '0';
                    temp_PARALEL <= Paralel_B;
                end if;
            end if;
            cnt := cnt + 1;
        end if;
        clk_MUX <= temp_CLK;
        PARALEL_OUT_0 <= temp_PARALEL(0);
        PARALEL_OUT_1 <= temp_PARALEL(1);
```

```
PARALEL_OUT_2 <= temp_PARALEL(2);
PARALEL_OUT_3 <= temp_PARALEL(3);
PARALEL_OUT_4 <= temp_PARALEL(4);
PARALEL_OUT_5 <= temp_PARALEL(5);
PARALEL_OUT_6 <= temp_PARALEL(6);
PARALEL_OUT_7 <= temp_PARALEL(7);
PARALEL_OUT_8 <= temp_PARALEL(8);
PARALEL_OUT_9 <= temp_PARALEL(9);
PARALEL_OUT_10 <= temp_PARALEL(10);
PARALEL_OUT_11 <= temp_PARALEL(11);
PARALEL_OUT_12 <= temp_PARALEL(12);
PARALEL_OUT_13 <= temp_PARALEL(13);
PARALEL_OUT_14 <= temp_PARALEL(14);
PARALEL_OUT_15 <= temp_PARALEL(15);
end process;
end struct;
```


Příloha C – rizeni_rozsahu.vhd – Řízení měřicích rozsahů

```
library ieee;
use ieee.std_logic_1164.all;

entity rizeni_rozsahu is
    port (
        CH0_in, CH1_in, CH2_in, CH3_in : in std_logic;
        CH0_out, CH1_out, CH2_out, CH3_out : out std_logic
    );
end rizeni_rozsahu;

architecture struct of rizeni_rozsahu is
begin
    process (CH0_in, CH1_in, CH2_in, CH3_in)
    begin
        CH0_out <= CH0_in;
        CH1_out <= CH1_in;
        CH2_out <= CH2_in;
        CH3_out <= CH3_in;
    end process;
end struct;
```

Příloha D – SPI_PRIJIMAC.vhd – SPI přijímač

```
library ieee;
use ieee.std_logic_1164.all;
use ieee.numeric_std.all;

entity SPI_PRIJIMAC is

    generic (
        n : positive := 16
    );

    port (
        CLK_SPI : in std_logic;
        MISO : in std_logic;
        N_CS : in std_logic;
        RD : out std_logic;
        -- RD_en_out : out std_logic;
        PARALEL_OUT : out std_logic_vector (1 to n)
    );
end SPI_PRIJIMAC;

architecture struct of SPI_PRIJIMAC is
    signal posuvny_registr : std_logic_vector (1 to n);
    signal temp_registr : std_logic_vector (1 to n);
    shared variable cnt,cnt1 : unsigned (4 downto 0);
begin
    process (CLK_SPI, temp_registr)
    begin

        if CLK_SPI'event and CLK_SPI = '1' then

            if cnt1 = 16 then -- and RD_en = '1' then
                cnt1 := (others => '0');
            end if;

            if cnt1 = 0 then
                RD <= '1';
            else
                RD <= '0';
            end if;
            cnt1 := cnt1 + 1;

        end if;

        if CLK_SPI'event and CLK_SPI = '0' then

            if cnt = 16 then -- and RD_en = '1' then
                cnt := (others => '0');
                temp_registr <= posuvny_registr;
            end if;

            cnt := cnt + 1;
            posuvny_registr <= MISO & posuvny_registr(1 to
n-1);
```

```

        end if;
        PARALLEL_OUT <= temp_registr;
    end process;

end struct;
library ieee;
use ieee.std_logic_1164.all;
use ieee.numeric_std.all;

entity trigger_generator is

    port (
        RD : in std_logic;
        trigger_sig : out std_logic
    );

end trigger_generator;

architecture struct of trigger_generator is
    signal temp_TRG : std_logic;
begin
    process (RD, temp_TRG)
        variable cnt : unsigned (25 downto 0);
    begin
        if RD'event and RD = '1' then
            if cnt = 4000000 then
                cnt := (others => '0');
                temp_TRG <= '1';
            end if;
            if cnt = 100 then
                temp_TRG <= '0';
            end if;
            cnt := cnt + 1;
        end if;
        trigger_sig <= temp_TRG;
    end process;
end struct;

```

Příloha E – trigger_generator.vhd – Generátor náběžné hrany

```
library ieee;
use ieee.std_logic_1164.all;
use ieee.numeric_std.all;

entity trigger_generator is

    port (
        RD : in std_logic;
        trigger_sig : out std_logic
    );

end trigger_generator;

architecture struct of trigger_generator is
    signal temp_TRG : std_logic;
begin
    process (RD, temp_TRG)
        variable cnt : unsigned (25 downto 0);
    begin
        if RD'event and RD = '1' then
            if cnt = 4000000 then
                cnt := (others => '0');
                temp_TRG <= '1';
            end if;
            if cnt = 100 then
                temp_TRG <= '0';
            end if;
            cnt := cnt + 1;
        end if;
        trigger_sig <= temp_TRG;
    end process;
end struct;
```

6

5

4

3

2

1

D

D

C

C

B

B

A

A

6

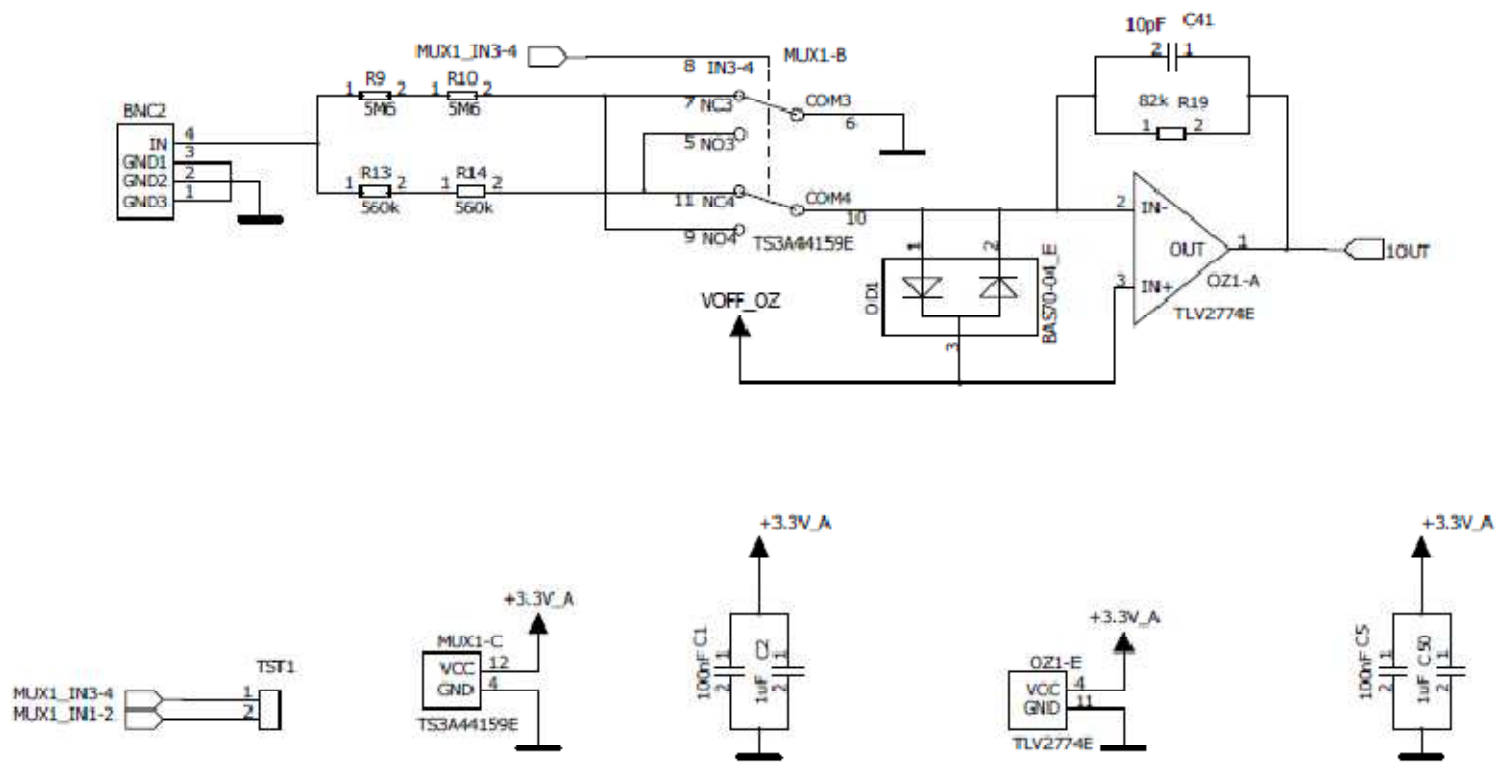
5

4

3

2

1



Univerzita Pardubice			
NAZEV: CHO			
KRESLIL: Rek Tomas		DATUM: 30.08.2010	
CISLO V: UPA 2010 0013		REV: 0.0	LISTU: 2 LIST: 1

6

5

4

3

2

1

D

D

C

C

B

B

A

A

6

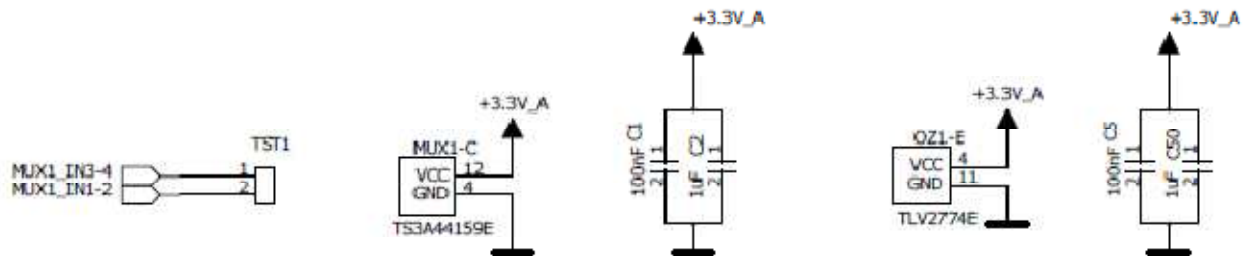
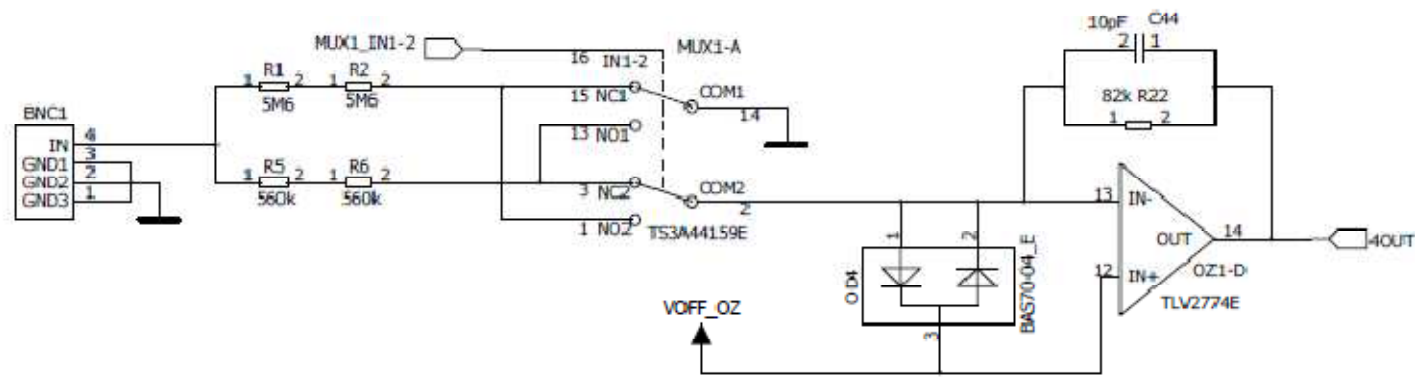
5

4

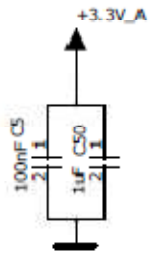
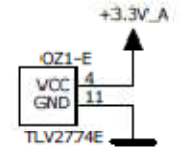
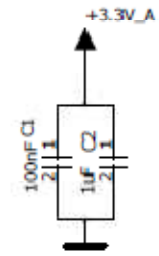
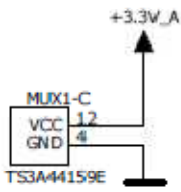
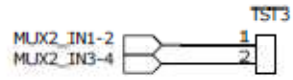
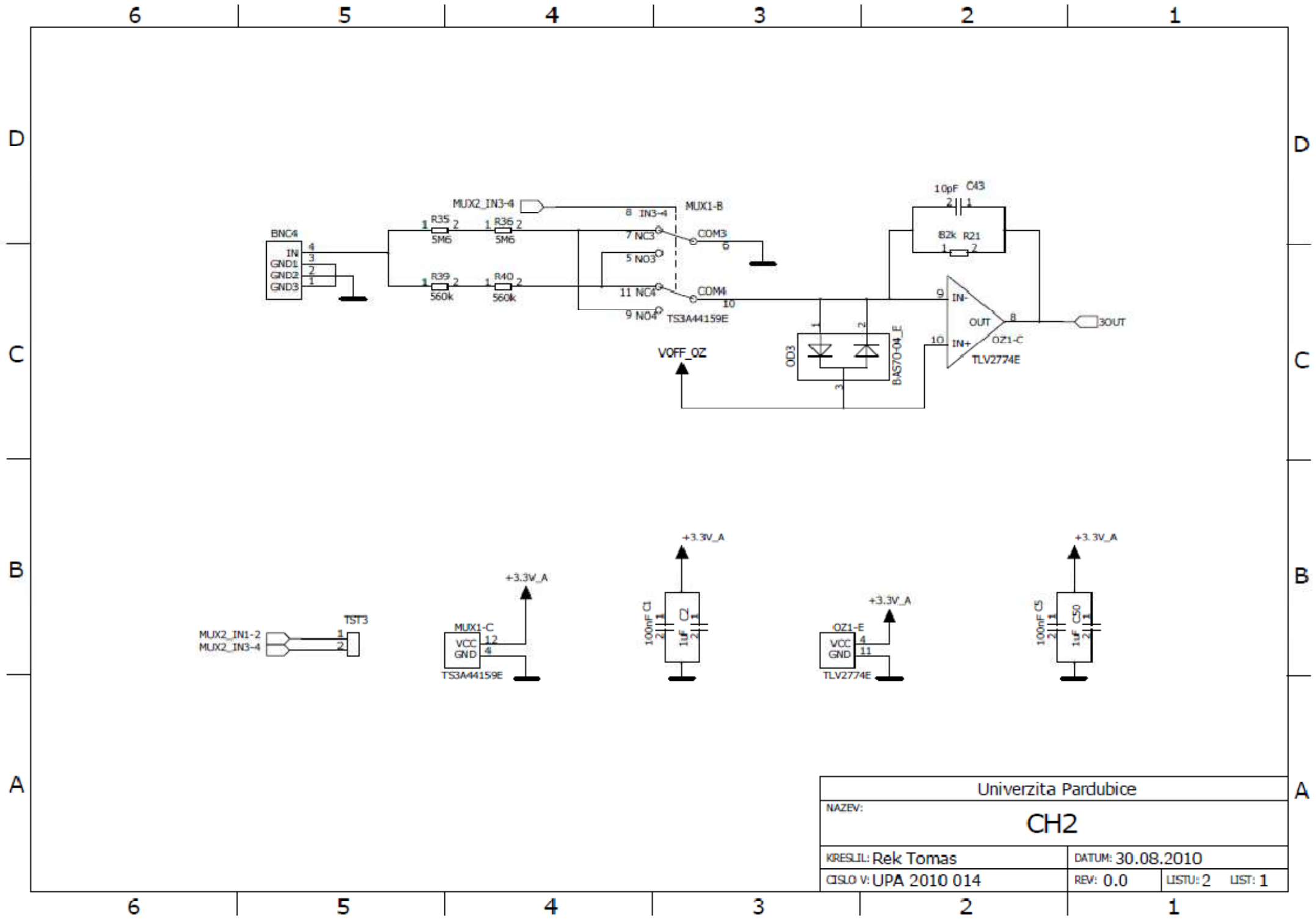
3

2

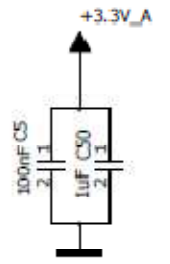
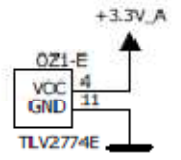
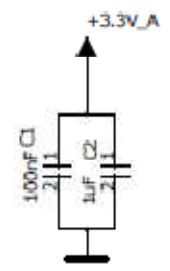
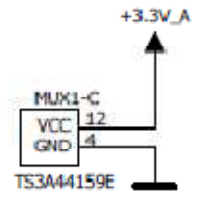
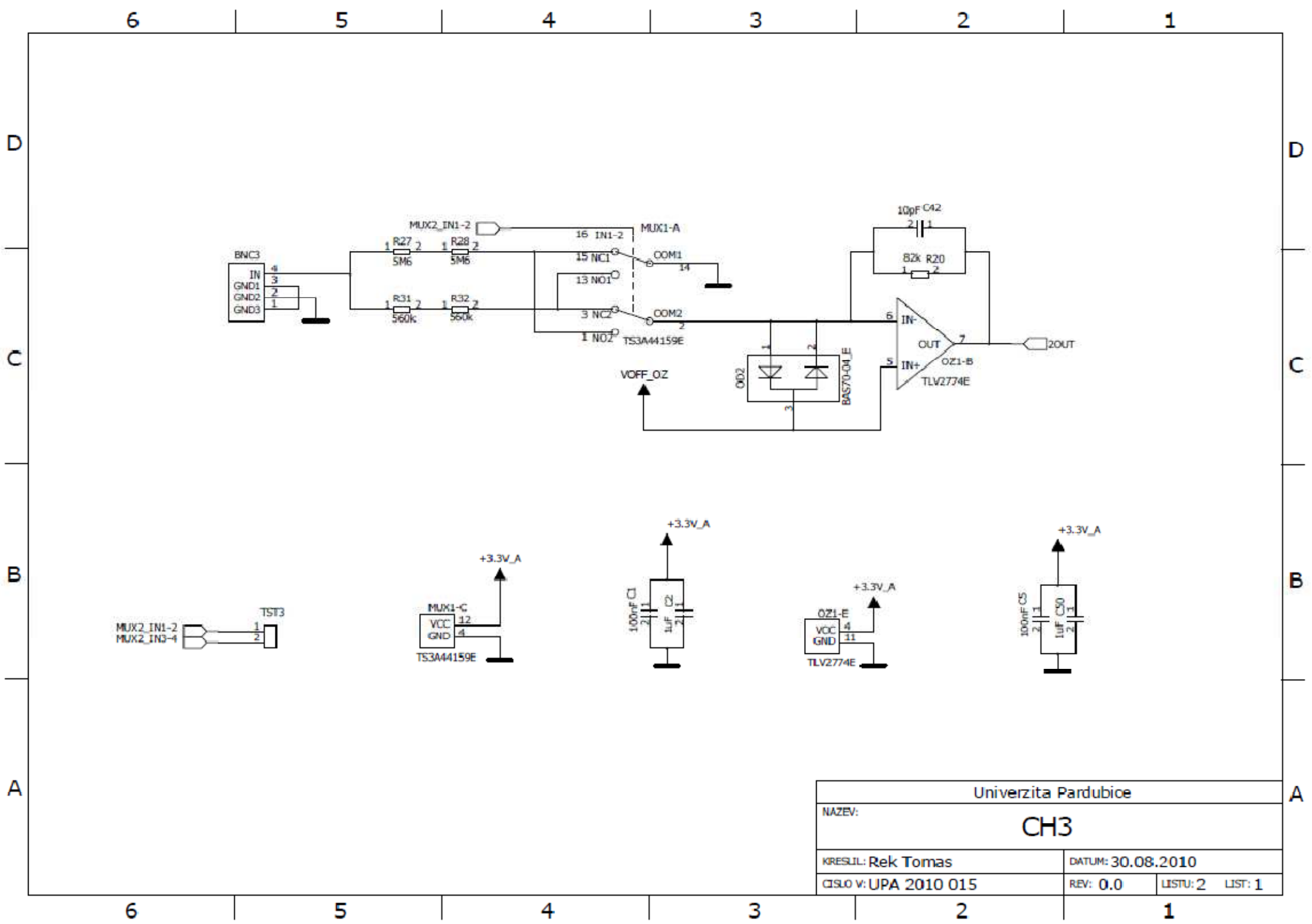
1



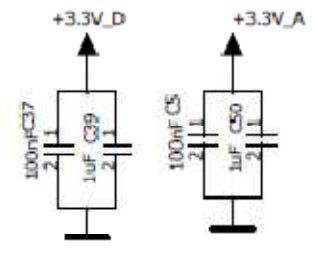
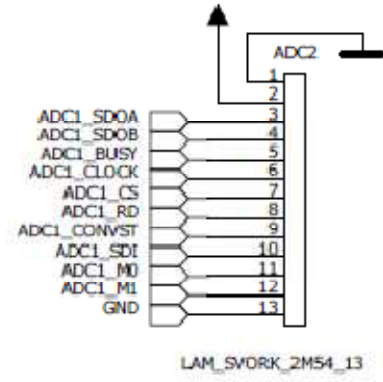
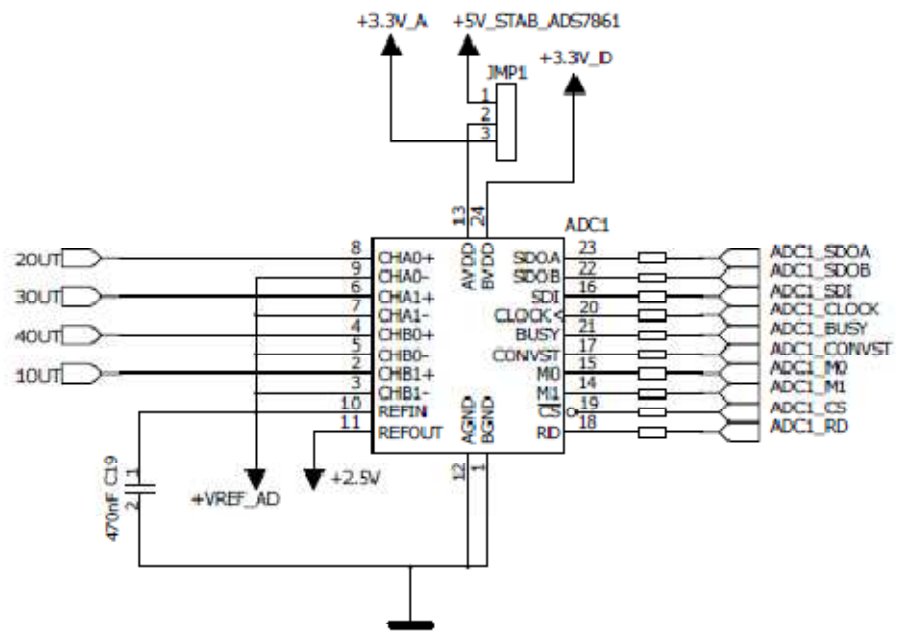
Univerzita Pardubice		
NAZEV: CH1		
KRESLIL: Rek Tomas	DATUM: 30.08.2010	
CISLO V: UPA 2010 014	REV: 0.0	LISTU: 2 LIST: 1



Univerzita Pardubice		
NAZEV: CH2		
KRESLIL: Rek Tomas	DATUM: 30.08.2010	
ČÍSLO V: UPA 2010 014	REV: 0.0	LISTU: 2 LIST: 1



Univerzita Pardubice			
NAZEV: CH3			
KRESLIL: Rek Tomas		DATUM: 30.08.2010	
CISLO V: UPA 2010 015		REV: 0.0	LISTU: 2 LIST: 1



Univerzita Pardubice			
NAZEV:		AD převodník	
KRESLIL: Rek Tomas		DATUM: 30.08.2010	
CISLO V: UPA 2010 006		REV: 0.0	LISTU: 1 LIST: 1

6

5

4

3

2

1

D

D

C

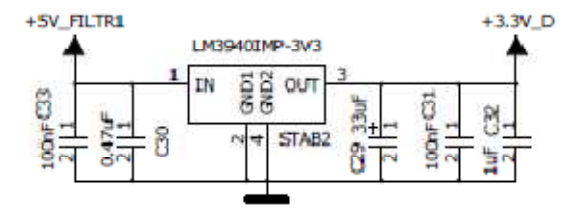
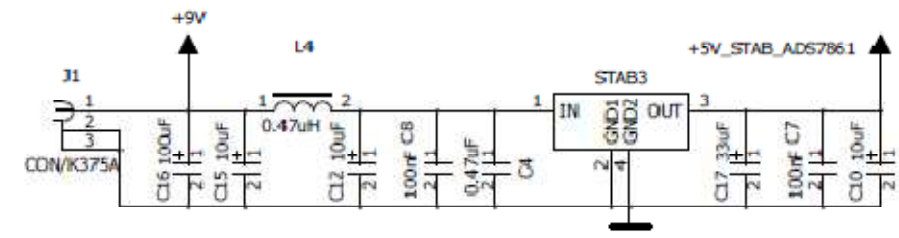
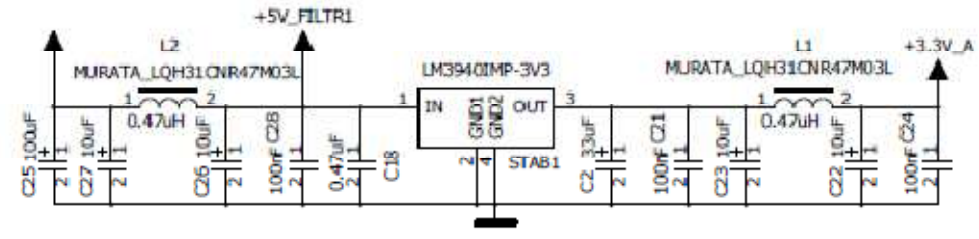
C

B

B

A

A



Univerzita Pardubice			
NAZEV: NAPAJENI			
KRESLIL: Rek Tomas		DATUM: 30.08.2010	
CISLO V: UPA 2010 001		REV: 0.0	LISTU: 2 LIST: 1

6

5

4

3

2

1

6

5

4

3

2

1

D

C

B

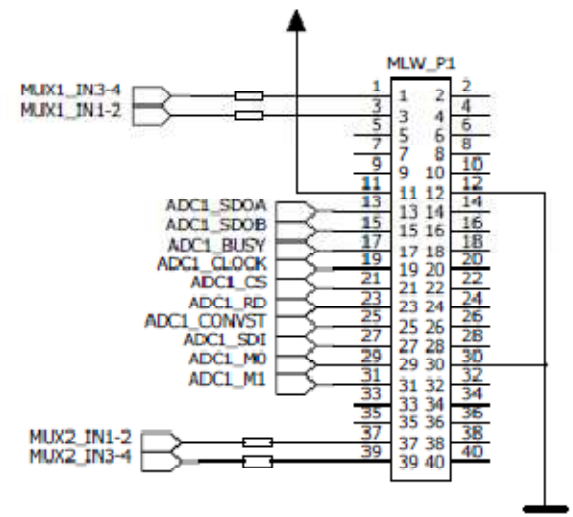
A

D

C

B

A



- ⊗ 1 ROH4
- ⊗ 1 ROH3
- ⊗ 1 ROH2
- ⊗ 1 ROH1

Univerzita Pardubice			
NAZEV:		MLW konektor	
KRESLIL: Rek Tomas		DATUM: 30.08.2010	
CISLO V: UPA 2010 007		REV: 0.0	LISTU: 1 LIST: 1

6

5

4

3

2

1

