

Univerzita Pardubice
Fakulta Elektrotechniky a Informatiky

Digitálně řízený AM vysílač
Martin Ondrák

Bakalářská práce
2018

Univerzita Pardubice
Fakulta elektrotechniky a informatiky
Akademický rok: 2017/2018

ZADÁNÍ BAKALÁŘSKÉ PRÁCE

(PROJEKTU, UMĚLECKÉHO DÍLA, UMĚLECKÉHO VÝKONU)

Jméno a příjmení: **Martin Ondrák**
Osobní číslo: **I14386**
Studijní program: **B2612 Elektrotechnika a informatika**
Studijní obor: **Komunikační a mikroprocesorová technika**
Název tématu: **Digitálně řízený AM vysílač**
Zadávající katedra: **Katedra elektrotechniky**

Z á s a d y p r o v y p r a c o v á n í :

Navrhněte a realizujte digitálně řízený AM vysílač na základě čipu ESP32. Vytvořte potřebný firmware daný mikrokontrolér. Nastavení nosného kmitočtu bude v rozsahu 530 kHz až 1800 KHz (minimálně) s krokem 1 kHz (max. odchylka 1%). Systém bude obsahovat LCD dotykový displej pro zadání nosného kmitočtu, případně dalších parametrů. Výstupní výkon bude alespoň 20 W (pro 50 Ohmů). Doplňte simulace významných subobvodů provedené pomocí obvodového simulátoru typu SPICE. Realizujte sestavu na desce plošných spojů. Ověřte funkci sestavy měřením a doložte naměřené výsledky v textové části práce.

Rozsah grafických prací:

Rozsah pracovní zprávy: **40 stran A4**

Forma zpracování bakalářské práce: **tištěná**

Seznam odborné literatury:

SMĚKAL, Zdeněk a Petr SYSEL. Signálové procesory. Praha: Sdělovací technika, 2006. ISBN 8086645088.

DAVÍDEK, Vratislav. Analogové a číslicové filtry. Vyd. 2. Praha: Vydavatelství ČVUT, 2004. ISBN 8001030261.

GOVE, Darryl. Programování aplikací pro vícejádrové procesory. Brno: Computer Press, 2011. ISBN 9788025134870.

Vedoucí bakalářské práce: **Ing. Bc. David Matoušek**

Katedra elektrotechniky

Datum zadání bakalářské práce: **31. října 2017**

Termín odevzdání bakalářské práce: **11. května 2018**



Ing. Zdeněk Němec, Ph.D.
děkan



Ing. Jan Pidanič, Ph.D.
vedoucí katedry

V Pardubicích dne 15. prosince 2017

Prohlašuji:

Tuto práci jsem vypracoval samostatně. Veškeré literární prameny a informace, které jsem v práci využil, jsou uvedeny v seznamu použité literatury.

Byl jsem seznámen s tím, že se na moji práci vztahují práva a povinnosti vyplývající ze zákona č. 121/2000 Sb., autorský zákon, zejména se skutečností, že Univerzita Pardubice má právo na uzavření licenční smlouvy o užití této práce jako školního díla podle § 60 odst. 1 autorského zákona, a s tím, že pokud dojde k užití této práce mnou nebo bude poskytnuta licence o užití jinému subjektu, je Univerzita Pardubice oprávněna ode mne požadovat přiměřený příspěvek na úhradu nákladů, které na vytvoření díla vynaložila, a to podle okolností až do jejich skutečné výše.

Beru na vědomí, že v souladu s § 47b zákona č. 111/1998 Sb., o vysokých školách a o změně a doplnění dalších zákonů (zákon o vysokých školách), ve znění pozdějších předpisů, a směrnicí Univerzity Pardubice č. 9/2012, bude práce zveřejněna v Univerzitní knihovně a prostřednictvím Digitální knihovny Univerzity Pardubice.

V Pardubicích dne 5. 5. 2018

Martin Ondrák

PODĚKOVÁNÍ

Největší poděkování chci věnovat svým rodičům, kteří mě podporovali při studiu a vlastně mi svou prací studium umožnili.

Ve druhé řadě chci poděkovat autorovi konstrukce podobného AM vysílače, které bylo umístěno na server pira.cz, a které mi vlastně vetknulo samotnou myšlenku pokusit se své vlastní řešení. Více o této konstrukci níže, v kapitole Úvod. Autor se bohužel pod konstrukcí nepodepsal, a tak jediná možnost poděkování a zpětné vazby zůstává kontaktní adresa serveru pira.cz.

Dále chci poděkovat firmě Alfeko s.r.o. (Třebíč) za ochotu, se kterou mi na základě dodaného výkresu zhotovili kvalitní nerezovou krabičku na celý vysílač, díky které zařízení vypadá robustně a téměř profesionálně.

Poděkování patří i vedoucímu této bakalářské práce, panu Ing. Bc. Davidu Matouškovi, za ochotu, se kterou mi umožnil oživování a měření vysílače a za znalosti, které jsem od něj za dobu studia mohl načerpat, ať už z oboru teorie elektrických obvodů, či jejich simulace v prostředí SPICE.

ANOTACE

Tato bakalářská práce je zaměřena na návrh, simulaci a konstrukci AM vysílače využívající moderní technologie. Řízení je pomocí mikrokontroléru, výkonový zesilovač je třídy D a E, fungujících na spínaném principu. Díky tomu by takovýto vysílač měl dosahovat vyšší účinnosti (60 – 85 %), než konvenční vysílače (20 – 40 %). Celý obvod je simulován v prostředí SPICE, kde je ověřena jeho funkčnost a parametry součástek.

Návrh desek plošných spojů je v populárním programu EAGLE. Tyto jednovrstvé DPS byly všechny zhotoveny v domácích podmínkách za použití běžně dostupných chemikálií.

Celá konstrukce se skládá z jednotlivých podružných modulů, které jsou založeny na běžně dostupných součástkách a jsou snadno zhotovitelné. Funkčnost bude ověřena měřením a poslechem na radiopřijímači naladěným na zvolenou vysílací frekvenci.

KLÍČOVÁ SLOVA

AM, vysílač, DSP, zesilovač, třída D, třída E, koncový stupeň, fázový závěs, PLL, střední vlny, krátké vlny

TITLE

Digitally Controlled AM Transmitter

ANNOTATION

This Bachelor thesis is focused on an AM Transmitter design, simulation and implementation using modern technologies and principles. It is MCU-controlled and its power stages use Class D and Class E amplifiers, i.e. the high speed switching principle. This is the reason why this project should achieve much higher power efficiency (60 – 85 %) than using the conventional approach (20 – 40 %). The entire circuit is simulated in the SPICE environment where the circuit parameters and electronics parts values get verified.

Printed Circuit Boards were all designed using the popular EAGLE software. Being only one-sided these could be easily done at home using common chemicals.

The entire circuit consists of separate modules based on common electronics parts and the modules are easy to assembly. The circuit shall be tested both by measurement techniques and by listening to a radio receiver tuned to the frequency specified.

KEYWORDS

AM, Transmitter, DSP, Power Amplifier, Class D, Class E, Phase-Locked Loop, PLL, Medium Wave, Shortwave

OBSAH

Seznam obrázků	9
Seznam tabulek	10
Seznam zkratk	11
Úvod	12
1 Historie a současnost AM.....	13
1.1 Frekvenční pásmo	13
1.2 Okno do historie.....	13
1.3 Amplitudová modulace.....	14
2 Zjednodušené blokové schéma	15
2.1 Zesilovač třídy D	16
2.2 Fázový závěs.....	19
2.3 Zesilovač třídy E.....	21
2.4 Anténa	25
3 Realizace	26
3.1 Syntéza obvodu a výběr součástek	26
3.2. Simulace obvodu.....	29
3.3. Realizace PLL.....	30
3.4. Realizace DSP bloku	33
3.5. Realizace koncového stupně	39
3.6. Napájecí zdroj	40
3.7. Oživení celé konstrukce	42
3.8 Měření	47
Závěr	50
Použitá literatura	51
Přílohy.....	55

SEZNAM OBRÁZKŮ

Obrázek 1: Princip amplitudové modulace (AM).....	15
Obrázek 2 : Zjednodušené blokové schéma.....	15
Obrázek 3: Typický zesilovač třídy D, s vysvětlivkami [7].....	16
Obrázek 4: Signály na vstupech a na výstupu komparátoru [8].....	17
Obrázek 5: Napětí a proud Gaty.....	18
Obrázek 6: Průběh napětí na výstupu zesilovače třídy D	19
Obrázek 7: Blokové schéma PLL [17].....	20
Obrázek 8: Blokové schéma zesilovače třídy E [19]	21
Obrázek 9: Spojení zesilovačů třídy D a E	22
Obrázek 10: Napětí v uzlu U_1	23
Obrázek 11: Uzel U_2	23
Obrázek 12: Napětí v uzlu U_3	24
Obrázek 13: Napětí v uzlu U_4	25
Obrázek 14: Z ožiování PLL. Modrá LED znamená dosažení požadované frekvence na výstupu.....	31
Obrázek 15: Nastavení a ověření funkce PLL	32
Obrázek 16: Průběh signálu na výstupu PLL při frekvenci 1 MHz.....	32
Obrázek 17: Vstup (nahore) a výstup (dole) DSP bloku.....	33
Obrázek 18: Ukázka komunikace po sériové lince	36
Obrázek 19: Princip spojení dvou 8bitových výstupů v jeden 16bitový	38
Obrázek 20: Původně uvažované rozložení modulů uvnitř krabičky	40
Obrázek 21: Napájecí zdroj LPP-12-150	41
Obrázek 22: Nové rozložení uvnitř krabičky	42
Obrázek 23: Pohled na celou sestavu.....	43
Obrázek 24: Vstup (modrá sonda) a výstup (žlutá sonda) zesilovače třídy D, již s novými tranzistory	45
Obrázek 25: Výstup vysílače (žlutá sonda) a modulační signál ze zesilovače třídy D (modrá sonda)	46
Obrázek 26: Výstup vysílače při plném výkonu	48
Obrázek 27: FFT na výstupu vysílače.....	49

SEZNAM TABULEK

Tabulka 1: Seznam příkazů pro DSP	37
Tabulka 2: Shrnutí naměřených hodnot	47

SEZNAM ZKRATEK

AM	Amplitudová Modulace
DSP	Digital Signal Processor
PLL	Phase-Locked Loop (Fázový závěs)
LCD	Liquid Crystal Display (Displej s tekutými krystaly)
NF	Nízká frekvence
VF	Vysoká frekvence
PWM	Pulse Width Modulation (Pulzně-šířková modulace)
DP	Dolní propust
LPF	Low pass filter (anglický název pro DP – Filtr dolní propust)
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
THD	Total Harmonic Distortion (Harmonické zkreslení)
VCO	Voltage Controlled Oscillator (Oscilátor řízený napětím)
DDS	Direct Digital Synthesis (Přímá digitální syntéza)
DPS	Deska plošných spojů
LUT	Look-up table

ÚVOD

Tato práce pojednává o konstrukci AM vysílače v pásmu středních vln, pracujícím v pulzním režimu (zesilovače třídy D a E). Vysílač se skládá z DSP bloku, PLL jednotky, zesilovače třídy D, zesilovače třídy E a napájecí části. Vysílací frekvence je v rozsahu od 530 do 1900 kHz, což je velmi široký rozsah. Aby bylo možné dodržet parametry vysílače v takto širokém rozmezí, je zapotřebí zajistit možnost změny indukčnosti i kapacity na výstupu zesilovače třídy E. Nejmenší krok ladění je 1 kHz. Vstup zvukového signálu jsou dva RCA konektory, každý pro jeden audio kanál, nebo testovací 1 kHz sinusový signál generovaný přímo v DSP. Uživatelský vstup je pomocí dotykového LCD. Na tom jsou zobrazeny klíčové hodnoty nastavení s možností jejich změny a také možnost zobrazení spektra audio signálu vstupujícího i vystupujícího z DSP. Výstupní výkon je z principu funkce obvodu nejnižší na spodní hranici frekvenčního pásma a s vyšší vysílací frekvencí pak roste. Veškeré bloky vysílače jsou uvnitř krabičky, takže jediný potřebný vstup napětí je síťových 230 V pomocí standardního konektoru. Výstupní VF signál je vyveden pomocí obvyklého konektoru na koaxiální kabel o impedanci 50 ohmů.

Provoz tohoto vysílače není v ČR bez homologace a vysílací licence legální. Tato práce slouží pouze ke studijním účelům a autor nenesení odpovědnost za případné zneužití.

1 HISTORIE A SOUČASNOST AM

1.1 Frekvenční pásmo

Frekvenční pásmo vysílače je 530 až 1900 kHz, tedy pracuje v pásmu středních vln [1] (SV, nebo anglicky MW), i v pásmu krátkých vln (KV, anglicky SW). Pásmo středních vln je pro Evropu v rozsahu od 526,5 kHz do 1606,5 kHz, nad ním pak je pásmo krátkých vln, až do frekvence 30 MHz.

Pásmo středních vln je určeno výhradně pro AM vysílání, které ve většině případů bývá hlasové, tzn. modulován je zde zvuk – hudba či mluvené slovo, nikoli však morseovka či datové přenosy (tyto bývají slyšet zejména na mírně vyšších frekvencích, na krátkých vlnách, v jednotkách až desítkách MHz). Většina rozhlasových stanic využívá kmitočty do 1611 kHz [2] a pásmo 1800 – 1900 kHz se pak zdá být velmi vhodné pro různé experimentování, ať už z důvodu zamezení rušení ostatních stanic či lepších vlastností (účinnosti a zkreslení) tohoto vysílače na vyšších kmitočtech. Jednotlivé stanice jsou od sebe vzdáleny 9 kHz, v USA pak 10 kHz.

1.2 Okno do historie

Historie rozhlasového vysílání sahá až do roku 1897 [3], kdy Guglielmo Marconi úspěšně překlenul 12 km široký Bristolský záliv svým bezdrátovým telegrafem. Nejstarší rádiový přenos zvuku se pak datuje do roku 1899, kdy jistý pan Collins v americké Philadelphii připojil k jiskrovému vysílači místo telegrafního klíče mikrofon a docílil tak patrně prvního bezdrátového přenosu řeči. Touto metodou údajně dosáhl pouze přenosu na vzdálenost 600m a zvuk byl velmi nekvalitní. Pravidelné vysílání pak začala stanice KDKA roku 1920 zpravodajstvím o výsledku voleb v USA.

V Československu se počátek rozhlasového vysílání datuje ke dni 18. května 1923 [3], kdy byl spuštěn vysílač v Praze-Kbelích o výkonu 1 kW. První vysílání tehdy posluchačům oznamovalo:

„Haló, haló – zde radiostanice O. K. P. Kbely u Prahy, prozatímní vysílací stanice Radiojournalu, která vysílá na vlně 1025 m zprávy a program.“ [3]

První stanice u nás tedy vysílala na vlnové délce 1025 m, tudíž na frekvenci zhruba 292 kHz. Převodní vztah pro vlnovou délku a frekvenci je dán:

$$f = \frac{c}{\lambda} \quad (1)$$

Kde c je rychlost světla v metrech za sekundu, λ je vlnová délka v metrech a f je frekvence v Hz. Pokud do vztahu rovnou dosadíme za $c = 300$, získáme frekvenci v MHz:

$$f = \frac{300}{\lambda} \quad (2)$$

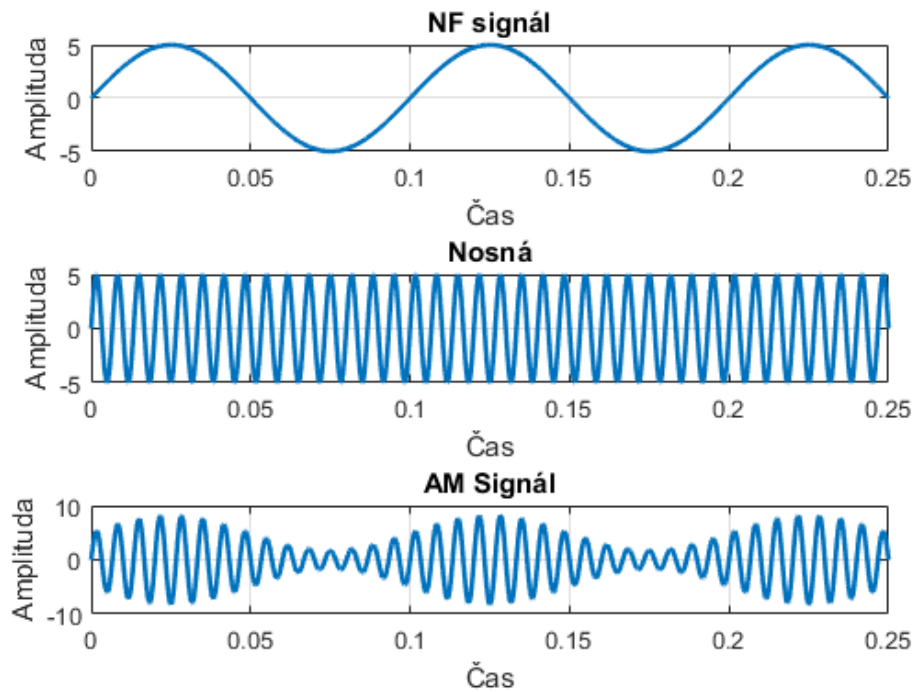
V současné době se stále na středních vlnách vysílá [4], z veřejnoprávních rozhlasových stanic je to Český Rozhlas Dvojka. Celkem překvapivě v nedávné minulosti zažilo toto pásmo obrození, když zde začaly vysílat soukromé (komerční) stanice Rádio Impuls (pod názvem Český Impuls), Country Rádio a Rádio Dechovka (které však nevysílají 24 hodin denně).

1.3 Amplitudová modulace

Použití amplitudové modulace má své výhody i svá úskalí [5]. Hlavní úskalí je kvalita zvuku, která je jedním z důvodů, proč se postupně od AM vysílání upustilo. Spektrum přenášeného signálu je totiž velmi omezeno, na těchto vlnových délkách na 4,5 kHz. To je jen zlomek rozsahu lidského sluchu a uniká nám tak velké množství informací. Šířka pásma (kanálu) tedy musí být alespoň dvojnásobek nejvyšší přenášené frekvence [6], na dnešní poměry tedy značně neefektivní přenos dat. Další nevýhodou je náchylnost na atmosférické a elektrostatické rušení, které zná každý, kdo alespoň někdy přepnul svůj přijímač na pásma dlouhých, středních či krátkých vln. Výčet nevýhod zakončeme faktem, že v blízkosti výkonného AM vysílače se vlivem indukovaného napětí stávají přijímačem i zcela běžné kovové předměty či méně kvalitní spotřebiče. [6]

Výhodou je jednoduchost, ať už na vysílací, zejména pak na přijímací straně. Vždyť vůbec nejjednodušším radiopřijímačem je krystalka, která funguje na principu diodového demodulátoru.

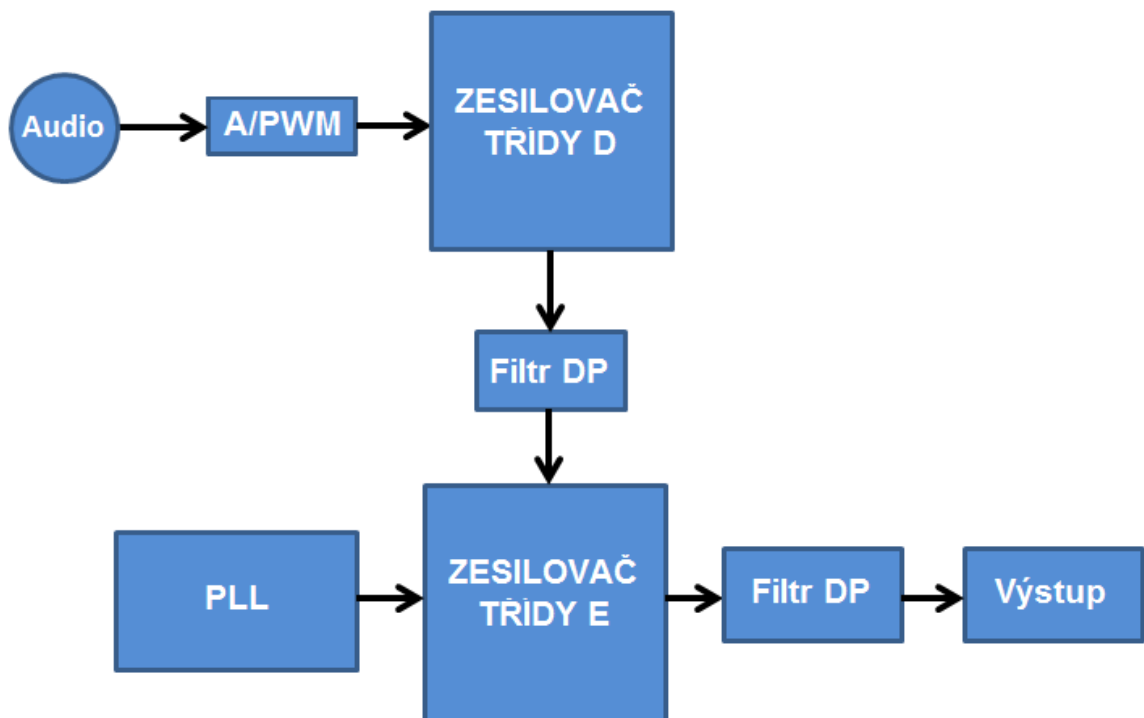
Obrázek znázorňuje typický průběh signálu s amplitudovou modulací:



Obrázek 1: Princip amplitudové modulace (AM)

2 ZJEDNODUŠENÉ BLOKOVÉ SCHÉMA

Obecné, zjednodušené blokové schéma na obrázku níže vystihuje princip vysílače [6]:

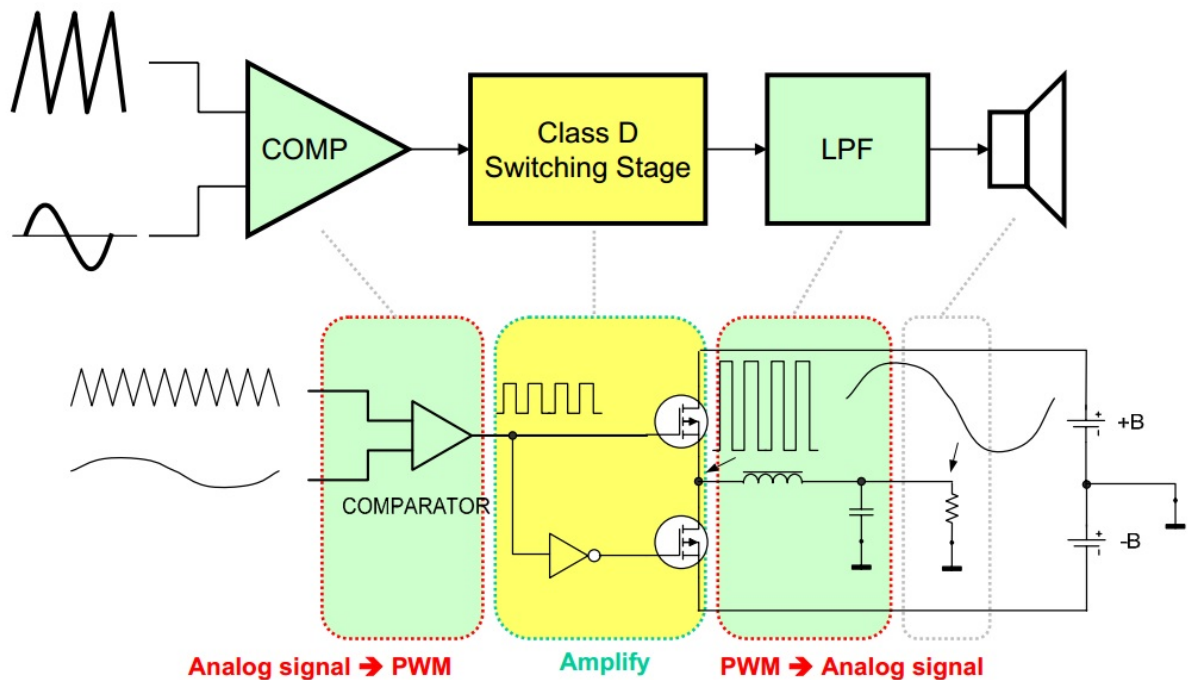


Obrázek 2 : Zjednodušené blokové schéma

Vysvětlivky k Obrázku 2: Nízkofrekvenční signál (zdroj harmonického nebo audio signálu) je převeden na pulzně-šířkovou modulaci (PWM), zesílen zesilovačem třídy D, a přes filtr typu dolní propust a tlumivku přiveden na napájení zesilovače třídy E. Na jeho vstupu je pak vysokofrekvenční signál, který je generován ve fázovém závěsu (PLL). Na výstupu zesilovače třídy E je ještě třeba další dolní propusti a impedančního přizpůsobení.

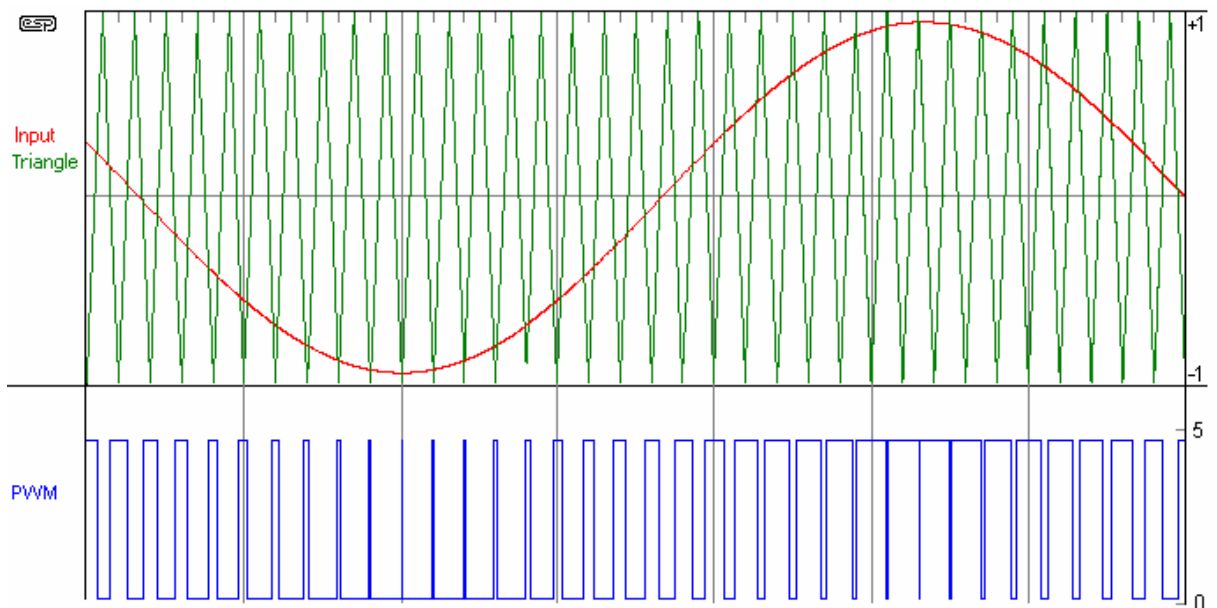
2.1 Zesilovač třídy D

Tato třída zesilovače pracuje v pulzním režimu [7] [8] [9], tzn. s unipolárními tranzistory, které pracují standardně jen se dvěma stavy: vypnuto a zapnuto. Stav vypnuto odpovídá napětí 0 V a stavu zapnuto obecně napětí U_G . Toto slouží k buzení gate elektrody (G) tranzistoru a jeho velikost závisí na použitém tranzistoru. U běžně dostupných unipolárních tranzistorů bývá v jednotkách voltů [10] [11], takže kromě nějaké hypotetické, nízkoenergetické aplikace se dá říct, že napětí U_G pro řízení tranzistoru bývá alespoň o velikosti 5 V.



Obrázek 3: Typický zesilovač třídy D, s vysvětlivkami [7]

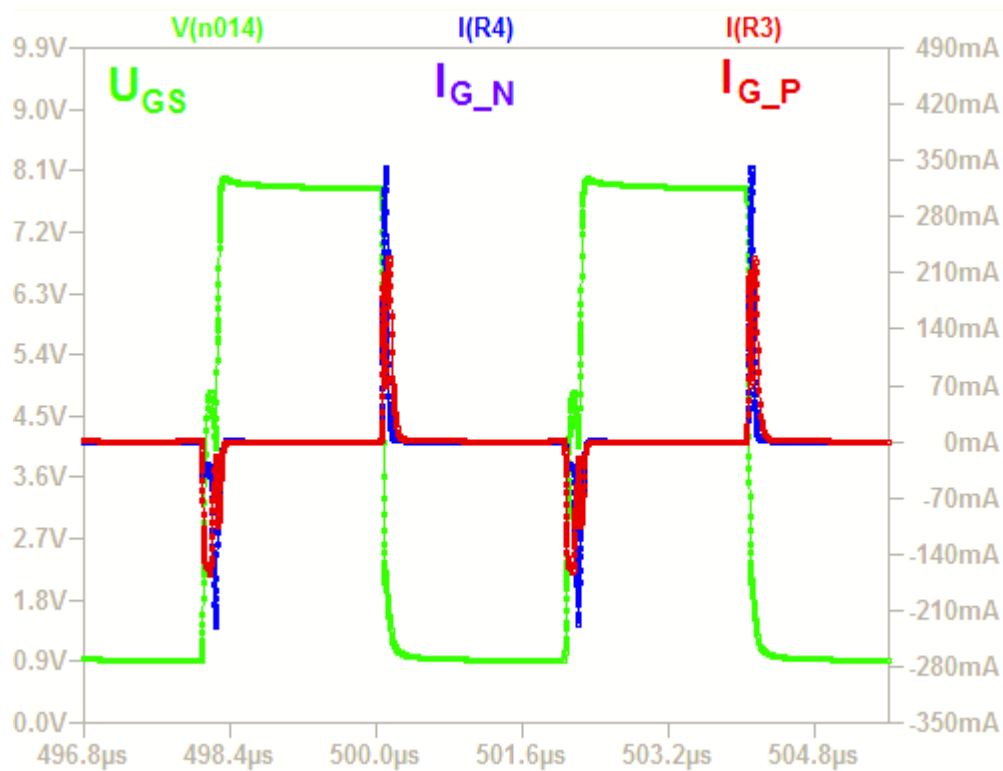
Obrázek 3 vysvětluje základní princip funkce. Dříve, než je audiosignál přiveden na zesilovač, je třeba ho převést na sled pulzů. To může být provedeno buď přímo v mikrokontroléru, nebo, jak je na obrázku výše, využít komparátor, který má na jednom vstupu trojúhelníkový signál a na druhém vstupu NF (audio) signál. Jak typický výstup takového komparátoru vypadá je zobrazeno na Obrázku 4.



Obrázek 4: Signály na vstupech a na výstupu komparátoru [8]

V horní části obrázku jsou znázorněny vstupy komparátoru, v dolní části je pak zmiňovaný audio signál modulovaný pulzně-šířkovou modulací. Takový signál nabývá již jen dvou stavů a je tedy možné k jeho zesílení efektivně využít unipolárních tranzistorů.

V případě ideálních součástek by bylo rovnou možné použít výstup komparátoru pro buzení tranzistorů. Bohužel, reálný unipolární tranzistor má na své řídicí elektrodě parazitní kapacitu C_{GS} [12]. Tato kapacita se v katalogových listech tranzistorů ne vždy uvádí, vždy však najdeme jiný důležitý parametr – náboj Q_G [10] [11]. Tento parametr uvádí, jak velký náboj musíme přivést na Gate elektrodu tranzistoru, aby došlo k jeho sepnutí. To je důvod, proč i tranzistory řízené polem mohou na svém vstupu odebírat proud, a to v případě více výkonově dimenzovaných tranzistorů špičkově až jednotky A. Pokud je tranzistor buzen zdrojem s dostatečně velkým maximálním proudem, je náboje Q_G dosaženo ve velmi krátkém, běžně zanedbatelném čase a využívá se maximálního potenciálu tranzistoru, tj. spínání probíhá maximální možnou rychlostí [12]. To je obecně vždy cílem, neboť tak zároveň vznikají nejnižší tepelné ztráty na tranzistoru. Je tedy jasné, že k buzení výkonových unipolárních tranzistorů nelze přímo použít komparátor ani mikrokontrolér, ale buď pomocný tranzistorový zesilovač, nebo specializovaný integrovaný obvod [13] – budič – v anglickém názvosloví se mu říká MOSFET Driver. Jeho hlavním parametrem je maximální špičkový proud, který je obvod schopen dodat, a bývá až v jednotkách ampérů. Vstupní impedance tohoto obvodu bývá velmi vysoká.



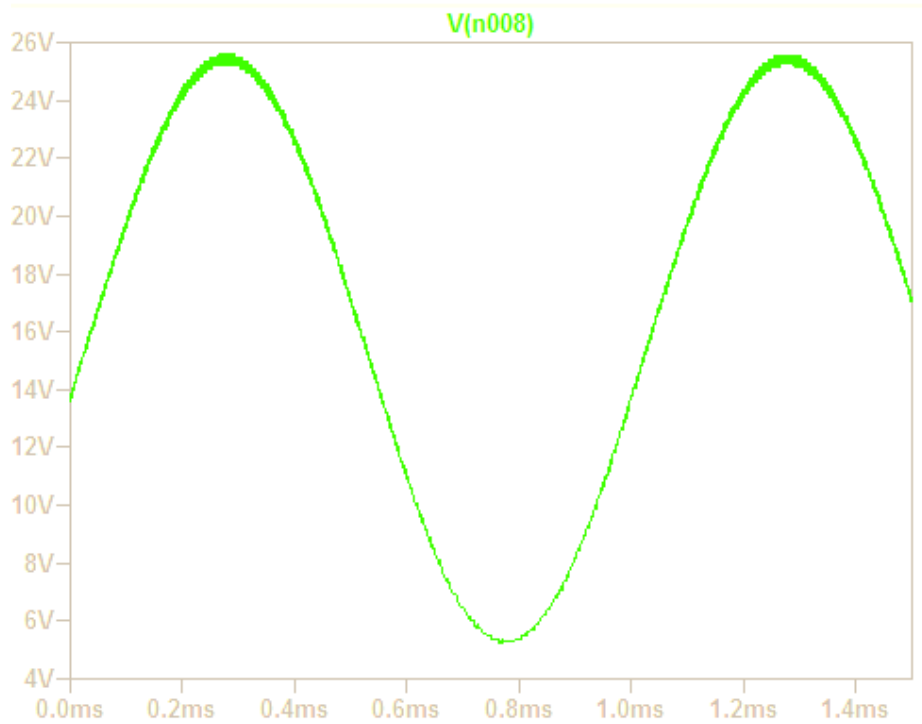
Obrázek 5: Napětí a proud Gaty

Obrázek 5 je výstupem ze simulačního programu LTSpice a potvrzuje tvrzení o dynamických proudech při velkých hodnotách $\frac{\partial U_{GS}}{\partial t}$. Na obrázku si lze všimnout i proudových špiček při rozeptávání tranzistoru, kdy se v jeden krátký okamžik potkávají hodnoty U_{DS} a I_D a vznikají ztráty. Schéma zapojení je v zásadě použito z Obrázku 3 – komplementární dvojice unipolárních tranzistorů s P a N kanálem. Zeleně je zde vyneseno napětí na Gatech tranzistorů, modře proud $5,6 \Omega$ rezistorem v Gatu tranzistoru s N-kanálem (typ IRF540). Červeně je proud $5,6 \Omega$ rezistorem v Gatu tranzistoru s P-kanálem (typ IRF9540). Hodnota proudu I_{RMS} dosahuje 40 mA, respektive 30 mA pro každý z tranzistorů.

Na společném výstupu tranzistorů, tj. na Drainech, je signál o stejném průběhu, jako na jejich vstupu, avšak napěťově a proudově zesílen. Následuje filtr typu dolní propust tvořený cívkou a kondenzátorem. Mezní kmitočet filtru se dle použití zesilovače volí těsně nad slyšitelným pásmem, tedy zhruba 22 kHz [14], nebo i níže, pokud je to vhodné. Takový případ nastává právě při použití v kombinaci s AM vysílačem, kdy je frekvenční zdvih 9 kHz, tedy maximální možný přenášený kmitočet je 4,5 kHz. Filtr zde může být nastaven na mezní kmitočet okolo 4,5 – 5 kHz. Mezní kmitočet filtru získáme ze vztahu

$$f_0 = \frac{1}{2\pi\sqrt{LC}} \quad (3)$$

Na výstupu filtru pak najdeme následující průběh napětí:



Obrázek 6: Průběh napětí na výstupu zesilovače třídy D

Skutečnost, že výstupní signál není zcela dokonale vyhlazen, je u této zesilovací třídy zcela běžný [6] a je z Obrázku 6 patrný. Řešením by bylo použití vyšší frekvence pulzně-šířkové modulace a nasazení účinnějšího filtru. V některých případech to však ani není nutné.

Integrované obvody [7], které v sobě nesou kompletní zesilovač třídy D, tedy kromě výstupního LC filtru, jsou na trhu k dispozici a mají zpravidla harmonické zkreslení (THD) do 0,1 %.

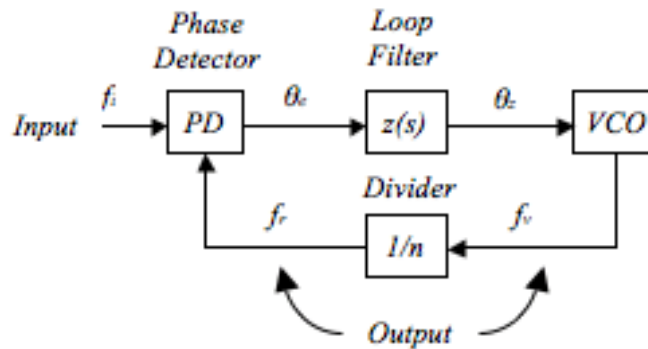
2.2 Fázový závěs

Fázový závěs, neboli PLL, má mnoho využití. Velmi často se používá ke generování stabilního kmitočtu [15], tedy k tzv. nepřímé frekvenční syntéze. Vstupem PLL je referenční hodinový signál o frekvenci f_{REF} , jehož fáze je porovnávána se signálem vystupujícím z napěťově řízeného oscilátoru (VCO) a na základě fázového posunu obou signálů má na výstupu napětí U_{FB} . Toto zapojení tedy využívá zpětnou vazbu a tvoří tak uzavřenou smyčku. V obvodu je dále zapojena dělička s dělicím poměrem N . Ta je zapojena ve zpětné vazbě a slouží k záměrnému generování chyby, tj. rozdílu fází zpětnovazebního a referenčního signálu. Dělicí poměr může být fixní; pak není možné měnit frekvenci výstupního signálu f jinak, než změnou frekvence referenčního signálu f_{REF} . Dělicí poměr N může být i nastavitelný, pak je

dělička tzv. programovatelná [16] a lze tedy dosáhnout na výstupu PLL kmitočtu f podle vzorce

$$f = f_{REF}N \quad (4)$$

Blokové schéma PLL znázorňuje Obrázek 7:



Obrázek 7: Blokové schéma PLL [17]

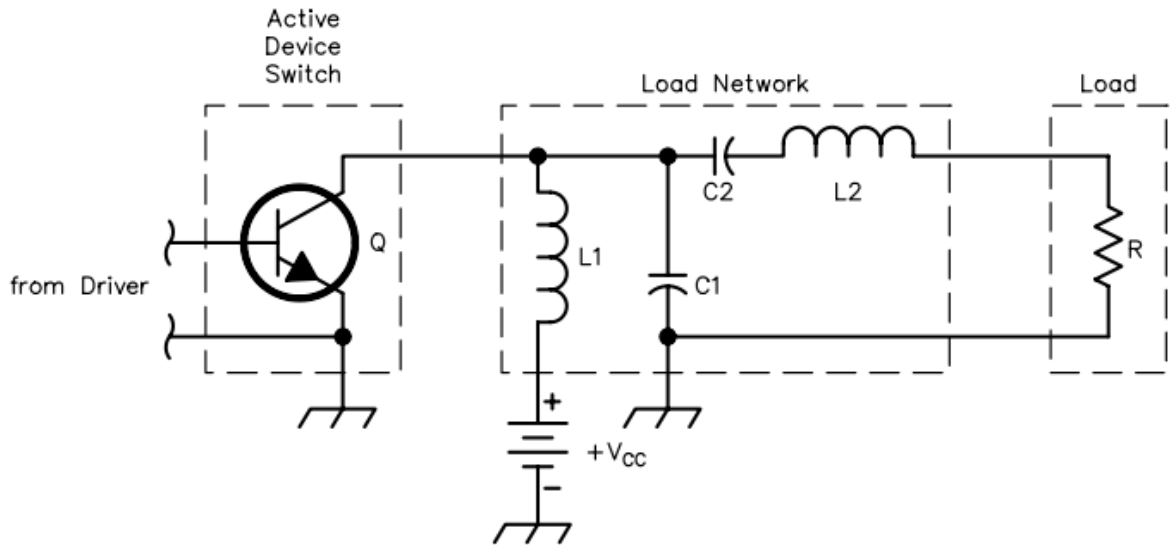
PLL se hojně využívá ke generování hodinových signálů pro taktování mikroprocesorů a dalších integrovaných obvodů. Existují dokonce PLL s tzv. Fractional Divider, tedy s děličkou s neceločíselným dělicím poměrem. V určitém frekvenčním rozsahu je pak tedy možné generovat signál o takřka libovolné frekvenci. Využívá se toho např. u procesorů architektury ARM, které jsou navrženy s možností měnit taktovací kmitočet dokonce za běhu. Snižování pracovní frekvence procesoru má za následek nižší energetické nároky. Moderní procesory dokáží také naopak krátkodobě zvýšit taktovací frekvenci procesoru (architektury ARM, x86 či x86_64) za účelem krátkodobého zvýšení výkonu, tzv. boost.

Vyrábí se samozřejmě integrované obvody, které mají vestavěny všechny potřebné bloky PLL a nebo potřebují k funkci jen minimum externích (pasivních) součástek [18].

Druhá alternativa, jak je možné generovat signál o relativně vysokých frekvencích a vynechat PLL, je pak přímá frekvenční syntéza. To znamená, že výstupní signál (obdélníkový či harmonický) je generován přímo v mikrokontroléru nebo ve specializovaném obvodu. Pak zde hovoříme o přímé digitální syntéze, tj. DDS.

2.3 Zesilovač třídy E

Jak vyplývá z blokového schématu vysílače, do zesilovače třídy E jsou přivedeny výstupy ze zesilovače třídy D a z PLL. Třída E, stejně jako třída D, pracuje s unipolárními tranzistory. Nevyužívá však komplementární dvojici tranzistorů, ale zpravidla jen jeden, a to s N kanálem (na obrázku však znázorněn značkou bipolárního NPN tranzistoru a popsán jako Active Device Switch).



Obrázek 8: Blokové schéma zesilovače třídy E [19]

Tato zesilovací třída se začala prosazovat od konce 70. let minulého století. Vynálezcem je Američan Dr. Nathan Sokal [20] [21] [22], který uveřejnil první vědecký článek o třídě E v roce 1975 – v době, kdy se právě začaly objevovat unipolární tranzistory, díky kterým je možné dosahovat účinnosti zesilovačů až 95%. V praxi to sice leckdy bývá méně, ale stále je účinnost diametrálně odlišná od starších a známějších tříd A či AB. Dr. Sokal věnoval tomuto tématu podstatnou část života a je jedním z největších odborníků na tuto problematiku s ohromným množstvím vědeckých publikací. Je též autorem vzorců pro výpočet hodnot a parametrů zesilovače. Rovnice pro výpočet výstupního odporu R je [23]:

$$R = \left(\frac{(V_{cc} - V_0)^2}{P} \right) 0,576801 \left(1,0000086 - \frac{0,414395}{Q_L} - \frac{0,577501}{Q_L^2} + \frac{0,205967}{Q_L^3} \right) \quad (5)$$

V_{cc} je napájecí napětí zesilovače, V_0 je prahové napětí tranzistoru, P výkon zesilovače a Q_L je jakost cívky L_1 . Výpočet kapacity C_1 je:

$$C_1 = \frac{1}{34,2219fR} \left(0,99866 + \frac{0,91424}{Q_L} - \frac{1,03175}{Q_L^2} \right) + \frac{0,6}{(2\pi f)^2 L_1} \quad (6)$$

Kde f je frekvence spínání a R je výstupní odpor z předchozí rovnice. Kapacita C_2 je:

$$C_2 = \frac{1}{2\pi f R} \left(\frac{1}{Q_L - 0,104823} \right) \left(1,00121 + \frac{1,01468}{Q_L - 1,7879} \right) - \frac{0,2}{(2\pi f)^2 L_1} \quad (7)$$

Indukčnost cívky L_2 je dána

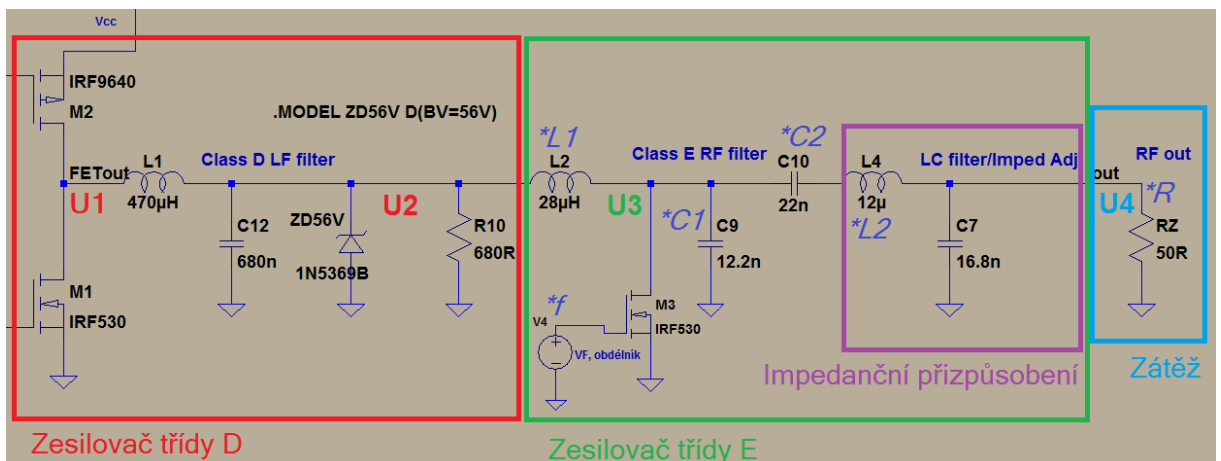
$$L_2 = \frac{Q_L R}{2\pi f} \quad (8)$$

Na internetu existují stránky, které poskytují online kalkulačku pro výpočet [19] a šetří tak čas.

Je však třeba dodat, že výstupní odpor R vychází menší než 50Ω . V pásmu středních vln, při výkonech v desítkách wattů se pohybuje dokonce pod 10Ω . Je tedy zřejmé, že je třeba transformovat tuto hodnotu na standardních 50Ω .

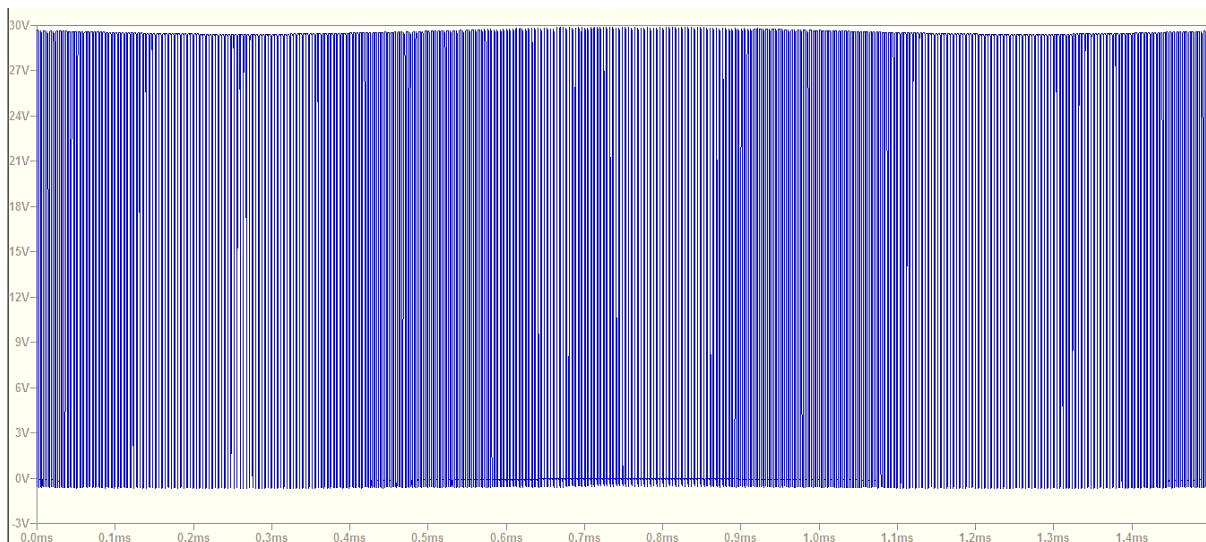
Možností přizpůsobení je celá řada [24], jmenujme např. použití transformátoru, soustavy vedení, použití PI nebo LC článku.

Ukázka spojení funkčních bloků (zesilovačů) včetně napěťových průběhů ve vybraných uzlech je na následujících obrázcích:



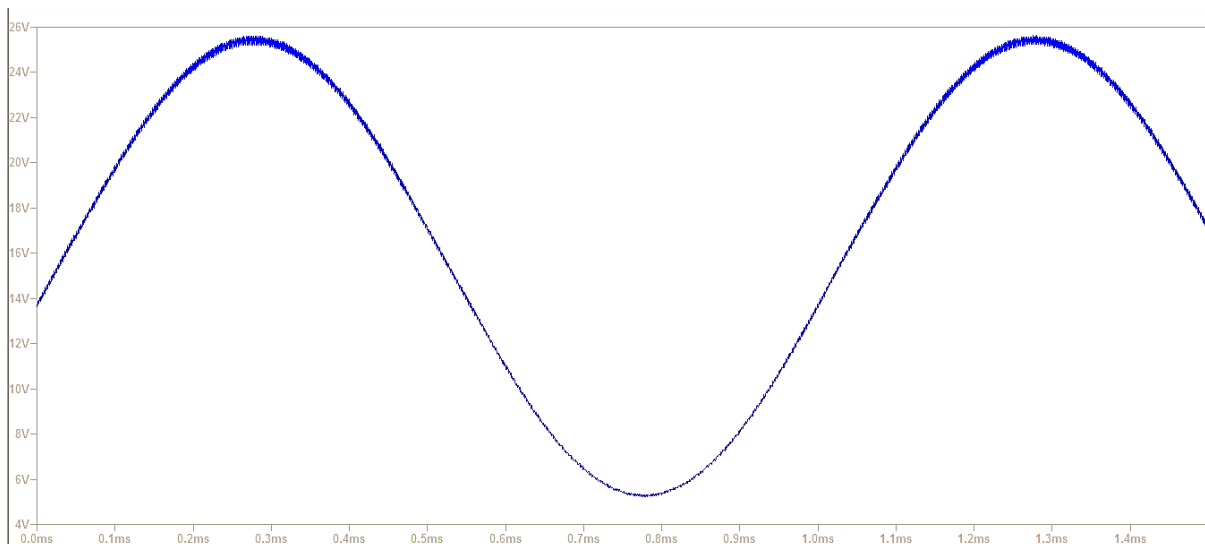
Obrázek 9: Spojení zesilovačů třídy D a E

Jak již bylo zmíněno v podkapitole o zesilovači třídy D, komplementární dvojice unipolárních tranzistorů (zde M1 a M2) je řízena PWM signálem a na jejich výstupu (uzel U_1) průběh:



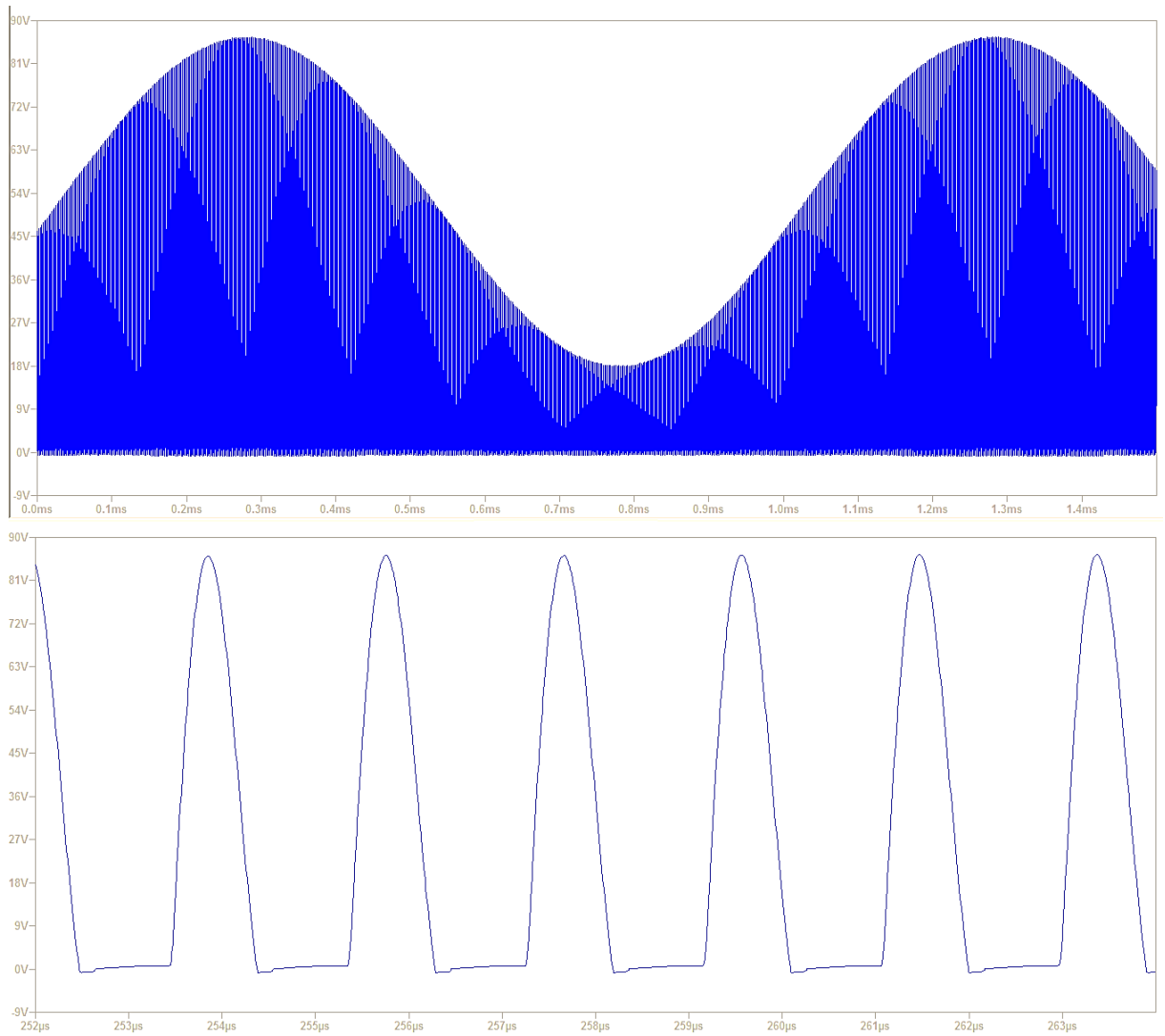
Obrázek 10: Napětí v uzlu U_1

Napětí na dalším uzlu, po aplikaci dolní propusti:



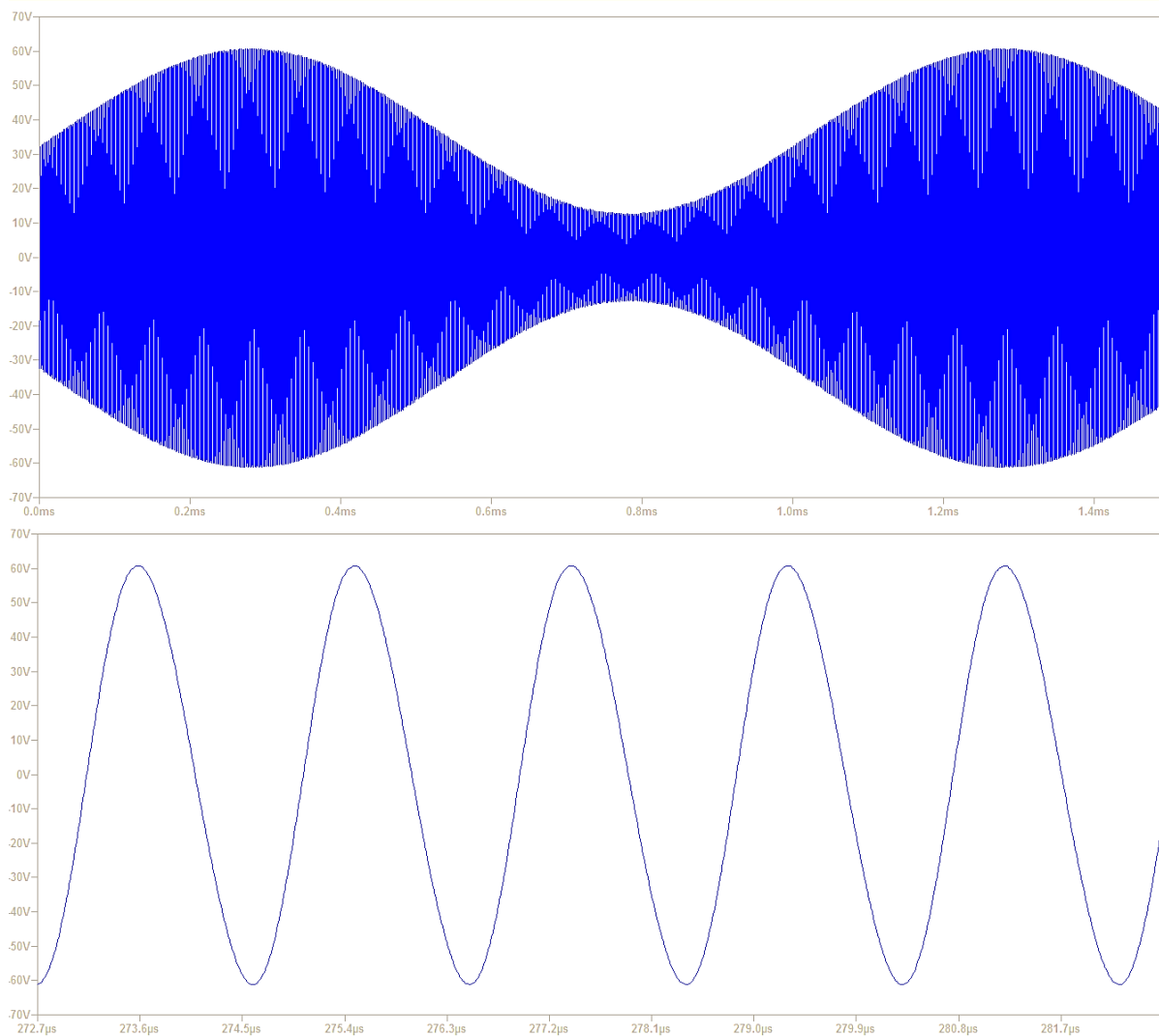
Obrázek 11: Uzel U_2

Napětí v dalším uzlu, včetně detailu:



Obrázek 12: Napětí v uzlu U_3

Napětí na výstupu, opět s detailem pak je:



Obrázek 13: Napětí v uzlu U_4

Jak je vidět, tranzistor musí být dimenzován na relativně vysoké napětí U_{DS} . V případě nepřizpůsobené zátěže navíc napětí může ještě vzrůst, takže je třeba počítat při návrhu obvodu s dostatečnou rezervou, aby nedošlo k proražení (zničení) tranzistoru.

2.4 Anténa

Správně přizpůsobená anténa je základní předpoklad k funkčnosti celého vysílače. Jak již bylo zmíněno, je třeba transformovat impedanci vysílače směrem nahoru, na hodnotu 50Ω z cca. $5 - 20 \Omega$. Naladění vysílače lze provést i bez antény, pouze s připojením umělé zátěže 50Ω , samozřejmě dostatečně výkonově dimenzovanou. Je též možné užít profesionálních nástrojů, avšak ty jsou často nedostupné, takže se v amatérských podmínkách často setkáme i s naladěním pomocí žárovek [6]. Na výstup vysílače se připojí žárovka (či soustava žárovek,

dle předpokládaného napětí a výkonu na výstupu). Vysílač se považuje za naladěný v případě, že žárovky dosahují maximálního svitu.

Velký problém představuje konstrukce antény vhodné pro pásmo středních vln (a také spodní část pásma krátkých vln), neboť vlnové délky zde dosahují řádově stovek metrů. Nejdůležitější aspekt antény pro tato pásma je výška antény [6] – stožáru. Bohužel postavit dostatečně vysoký stožár pro co největší efektivitu vyzařování je problém. Natáhnout dlouhý drát po zemi bohužel nestačí, protože tím docílíme horizontální polarizace a vysílali bychom takto směrem do země a do vesmíru. Potřeba je tedy vertikální polarizace. Teoreticky, ekonomicky nejzajímavější řešení by mohlo být vypuštění balonu a drát tak vynést do dostatečné výšky. Vzhledem k závislosti na počasí je však toto řešení pouze teoretické a problematické. Při krátkodobých událostech či pokusech ale může být zajímavé.

3 REALIZACE

3.1 Syntéza obvodu a výběr součástek

Celý vysílač se dle blokového schéma dělí na DSP obvody, PLL jednotku, koncový stupeň a napájecí zdroj. S ohledem na navrhovaný výkon vysílače, zhruba 10 – 40W dle pracovního kmitočtu, jsou patřičně dimenzovány i elektronické součástky. Přesněji řečeno, jsou naopak předdimenzované, a to s ohledem na univerzálnost konstrukce, kterou v budoucnosti plánuji využít pro vyšší výkony a jiné (vyšší) vysílací frekvence. Stávající konstrukce (komponenty) koncového stupně, by měly bez problémů pracovat s navrhovanými výkony. Limitující zde je zejména maximální velikost napětí U_{DS} , pak kvalita chlazení, které by pro vyšší výkony již zcela nepochybně bylo potřeba aktivní, a v neposlední řadě kondenzátory. Ty jsou též dimenzovány na konečnou hodnotu maximálního pracovního napětí, kterou nelze překročit.

Samotné kondenzátory zde dosahují poměrně nízkých kapacit, maximálně desítky nF, avšak je nutné zde použít kondenzátory vysokonapěťové. Na kondenzátoru sice nebude napětí vyšší než 120V (včetně určité rezervy), ale objevuje se tu jiný problém. Jedná se zde o obvod se střídavým napětím [6], takže je třeba ověřit frekvenčně-napěťové charakteristiky. S rostoucí frekvencí totiž klesá maximální (nominální) napětí kondenzátoru. To znamená, že je nutné zkontrolovat v katalogovém listu výrobce kondenzátoru frekvenčně-napěťovou charakteristiku, kterou však neuvádí všichni výrobci. Proto jsem se rozhodl v koncovém stupni použít minimálně kondenzátory dimenzované na 1 kV, na některých místech dokonce na 2 kV. Jed-

ná se o fóliové kondenzátory, které jsou zcela běžně k vidění například ve spínaných zdrojích a dají se bez potíží koupit. U podobné konstrukce dokonce autor zmiňuje špatnou zkušenost s jinak kvalitními a dražšími kondenzátory WIMA [6]. Zda provoz vysílače skutečně bez úhony přežijí levné kondenzátory, které jsem použil já, ukáže až čas.

Bloky vysílače, jako je DSP a PLL, lze beze změny použít, ať už mají řídit vysílač o výkonu 100 mW či 100 W. Jediné změny budou tedy v koncovém stupni a samozřejmě napájecím zdroji.

Jelikož celá tato konstrukce byla navržena velmi ekonomicky a pro použití s těmi nejlevnějšími součástkami, původně jsem k napájení vybral spínaný napájecí zdroj neznámého výrobce, který nabízel dostatečné parametry, a který jsem měl doma. Při 12 V má zvládat dodávat až 10 A, tedy výkon až 120 W. Výstup zdroje jsem zkontroloval na osciloskopu a zvlnění, které na výstupu měl, bylo přijatelné, cca 120 mV. Nenapadlo by mě tedy, jaké problémy s tímto zdrojem nastanou. O tom ale více v kapitole Oživování, teď zůstaňme u faktu, že jsem tento zdroj nahradil kvalitním napájecím zdrojem Meanwell s výstupem rovněž 12 V, ale s výkonem až 150 W a s pokročilými funkcemi (např. aktivní PFC) [25].

DSP blok sdružuje několik funkcí a byl navržen s ohledem na co největší integraci – na nejmenší počet integrovaných obvodů. Hlavní mikrokontrolér je zde moderní dvoujádrový ESP32, který má taktovací kmitočet 240 MHz a nabízí výkon až 600 DMIPS. To vše při ceně do 100 Kč. Nutno dodat, že to vše by nebylo až tak zajímavé, kdyby výrobce (Espressif) neposkytoval tak kvalitní vývojářskou podporu v podobě integrace do Arduino IDE [26] a také v podobě diskusních místností, kde je možnost psát si nejen s ostatními vývojáři, ale i s vývojáři ze strany zaměstnanců Espressif. Mimo profesionální sféru je toto unikát, nejen svou podstatou, ale i kvalitou a ochotou, s jakou pomáhají s problémy či bugy, dokonce zcela mimo pracovní dobu.

ESP32 je primárně určen k provozu internetu věcí [27], proto má v sobě kompletně integrovanou WiFi a Bluetooth podporu. Díky absenci použití bezdrátových rozhraní však můžeme využít obě jádra procesoru, což je u procesorů v této cenové kategorii (a jednoduchosti použití) unikát.

PLL je obvod mé vlastní konstrukce, jehož základy jsou přímo v katalogových listech [18] použitých integrovaných obvodů a v nákresech radioamatérů [15]. PLL musí zvládnout generovat na výstupu kmitočet alespoň 1900 kHz, tedy hodnota, se kterou si běžné CMOS obvody v pořádku poradí. Obvod obsahuje číslicové obvody 4046 a 4059. Jedná se o specializované

obvody pro PLL integrující VCO i fázový komparátor, a ve druhém případě se jedná o programovatelnou děličku (frekvence). Tento obvod již může někdo nazvat lehce zastaralým, na druhou stranu je fakt, že na trhu (téměř) nejsou (cenově) dostupné obvody, které by přímo generovaly nastavený kmitočet o frekvenci až 1900 kHz. Existuje však jeden velmi zajímavý integrovaný obvod, který by zde šel použít, a to AD9833 [28]: Jedná se o integrovaný programovatelný generátor obdélníkových, trojúhelníkových, případně sinusových signálů. Maximální generovaný kmitočet tohoto obvodu je dokonce 12,5 MHz, tedy nahradil by zde až tři integrované obvody. V době návrhu jsem však neměl možnost se s tímto obvodem setkat, tak si jeho možnosti plánuji vyzkoušet až u nějaké další konstrukce. Obvod je navíc pouze v SMD pouzdře, tedy se nabízí možnost přesunout v budoucnu celou konstrukci do SMD provedení.

PLL má velký výstupní odpor [18], tzn. velmi malou zatížitelnost. Jeho výstup je tedy přivezen na vstup zesilovače třídy A a AB, které tvoří budiče výkonového tranzistoru pracujícím ve třídě E.

Co se týče výstupu zvuku z DSP obvodu, ten je rovněž třeba řádně (proudově) zesílit, neboť maximální zatížitelnost výstupního pinu ESP32 je dle katalogového listu pouze 3 – 5 mA [27]. Obdobně, jako u signálu z PLL, je i tento PWM signál zesílen třídami A a AB a přivezen na vstup tranzistoru pracující v třídě D. Pracuje se zde s řádově nižšími kmitočty – je zbytečné, aby měl PWM signál vyšší frekvenci než cca 150 kHz, neboť tato je již snadno odfiltratelná od užitečného signálu a zároveň zde zesilovač dosahuje přijatelné účinnosti.

Na třídu D navazuje LC filtr (dolní propust) tvořený tlumivkou a kondenzátorem. Jsou zde dvě možnosti: buď použít vzduchovou cívku, která bude při dané indukčnosti velmi velká, nebo použít cívku s jádrem. Ta může mít mírně horší parametry vzhledem ke své nelinearitě, ale rozhodl jsem se pro jednoduchost a úsporu místa vyzkoušet tuto variantu. Může zde však dojít k mírnému zkreslení, neboť cívka má vzhledem ke své nelinearitě indukčnost závislou na protékajícím proudu [6] [9].

Jak postupujeme směrem k výstupu, objevují se potenciální problémy: Jak docílit relativně konstantních parametrů v tak širokém frekvenčním rozsahu, které máme zde? Zesilovač třídy E musí být pro svou správnou funkčnost naladěný [24]. Znamená to, že pokud naladíme zesilovač na kmitočet např. 525 kHz a pak kmitočet změňme např. na 640 kHz, zesilovač bude mít již zcela jiné parametry. V tomto případě se konkrétně výkon vysílače zmenší, neboť

hodnoty součástí zůstaly konstantní a hodnota reaktance na výstupu zesilovače se vlivem vyšší frekvence zvýšila dle vztahu:

$$X_L = 2\pi fL \quad (9)$$

Dle simulace vysílače na frekvenci 525 kHz dosáhneme na výstupu maximálního výkonu 29 W (při zátěži 50 Ω) a maximálního napětí 60,5 V. Pokud zachováme hodnoty všech součástí stejné a změníme frekvenci na 640 kHz, dosáhneme výkonu pouze 3,2 W a napětí 20,2 V, to vše navíc při značně nižší účinnosti.

Je tedy třeba na výstupu měnit hodnoty sériové indukčnosti a paralelní kapacity. Toho je možné snadno (avšak s jistými omezeními) docílit pomocí relé, která budou zkratovávat jednotlivé cívky. Dle simulací se ukázalo, že minimální počet relé je 4, ještě lepší (pro lepší nastavení) by pak bylo použití 5 relé.

Co se týče přizpůsobení výstupu, bude tato konstrukce spoléhat pouze na kombinaci statických a dynamických hodnot (ovládaných mikroprocesorem pomocí relé) L a C. Jelikož anténa pro vysílání (zvláště pak v pásmu středních a krátkých vln) s největší pravděpodobností nebude mít impedanci 50 Ω, ale vyšší, bude ještě třeba provést impedanční přizpůsobení antény a bude ho třeba provést až za výstupem vysílače (tedy mimo samotnou konstrukci). Proto se mu tento text blíže nevěnuje a pro samotné simulace a měření se předpokládá umělá zátěž 50 Ω.

3.2. Simulace obvodu

K simulaci jednotlivých částí i celého obvodu byl použit program LTSPICE, který je znám z výuky a dokáže simulovat i relativně komplexní obvody, jako je celý tento vysílač. Nejdůležitější typ analýzy je harmonická analýza, neboli analýza v časové oblasti, která zobrazí výstup v podobné formě, jako kdybychom použili na reálném obvodu osciloskop. Při této analýze jsou například vidět jednotlivé průběhy napětí a proudů v uzlech. Nevýhodou je, že tento druh analýzy je velmi náročný na výpočetní výkon a výstupní soubory zabírají až několik GB. Je proto velmi důležité provést optimalizaci simulovaného časového rozsahu, tj. simulovat pouze jednu periodu výstupního signálu, a to pokud možno co nejdříve po startu simulace (tedy co nejbližší času $t = 0$). Rozdíl může být dokonce až několik hodin – při prvních pokusech simulace obvodu mi analýza trvala více než hodinu, protože jsem nastavil ukládání dat až v čase 40 ms. Později jsem změnil počátek ukládání dat na hodnotu 0, tedy od samého za-

čátku běhu simulace, čímž bylo zjištěno, že na výstupu dostaneme smysluplné výsledky (ustálený stav vysílače) již od cca 15 μ s. Nová doba simulace je potom jen asi minuta.

Obecně platí, že nejvíce simulaci (především tohoto obvodu) zpomaluje použití zdrojů s velkou frekvencí. Program potom musí simulovat obvod ve velmi jemných krocích, takže doba simulace nepříjemně narůstá.

DSP blok je v simulaci reprezentován operačním zesilovačem [7], který na výstupu poskytuje stejný průběh signálu – 1 kHz harmonický signál ve formě PWM. Výstup PLL je reprezentován pulzním zdrojem o vysoké frekvenci. V simulaci je přidáno i několik vzorců pro výpočet, např. celkového příkonu (součet všech součinů napětí a proudů RMS na zdrojích), výkon (součin proudu zátěži a napětí RMS na zátěži) či FFT na 1 kHz.

Napájecí zdroje mají vyplněn atribut Rser (sériový odpor zdroje), aby výsledky byly bližší realitě. Napájecí zdroj koncového stupně má sériový odpor podobný tomu u skutečného spínaného zdroje použitého v konstrukci a VF zdroj nahrazující PLL má velký sériový odpor 2 k Ω , což odpovídá katalogové hodnotě výstupního proudu obvodu CD4046.

Nejdůležitější část obvodu k simulaci je výstupní část, kde se pracuje s cívkami a kondenzátory. Právě u té bylo použito příkazu STEP neboli rozmítání. Díky tomuto příkazu je možné provést několik kroků simulace stejného obvodu pro různé hodnoty součástek, samozřejmě za cenu úměrného prodloužení doby simulace a nárůstu množství dat. Nejvíce bylo rozmítáno 6 hodnot jedné součástky a výsledkem byl soubor o velikosti 11 GB – to je však výjimka, většinou se spokojíme se 2 – 3 rozmítanými hodnotami. Obrázek schématu ze simulačního prostředí je v Příloze B.

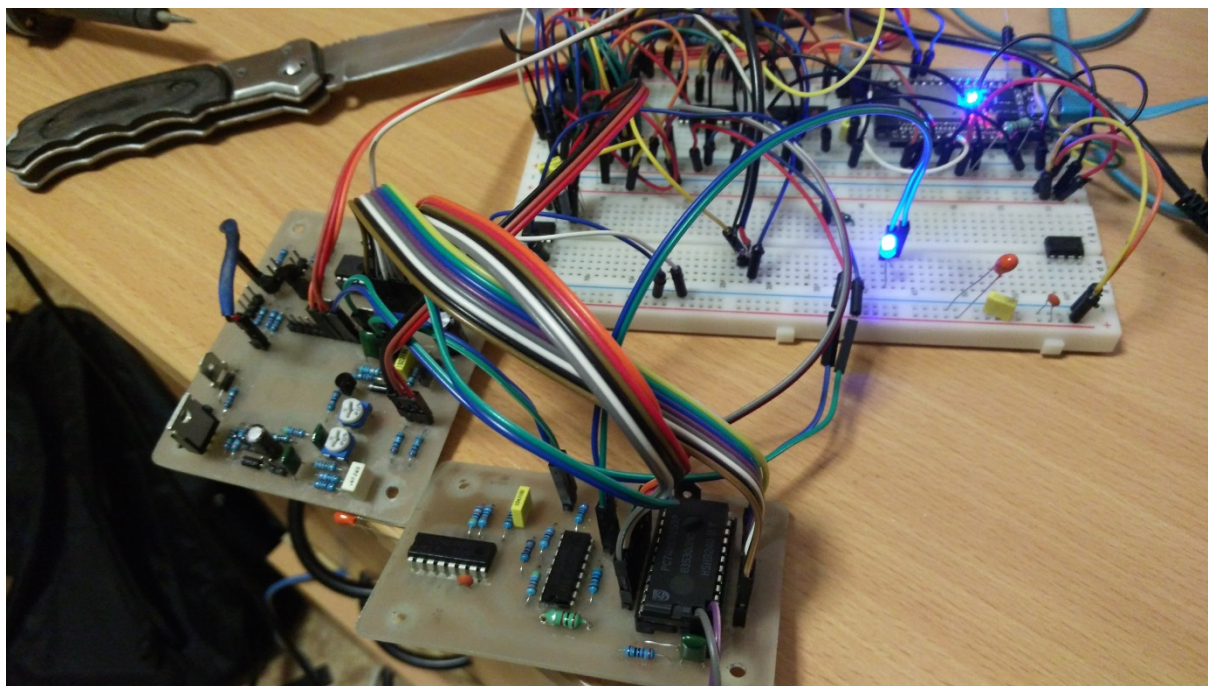
3.3. Realizace PLL

Jak již bylo zmíněno v předchozí kapitole, fázový závěs se skládá z obvodů

- CD4059
- 2x 74HC4046

CD4059 je CMOS verze integrovaného obvodu 4059 [16] a jedná se o programovatelnou děličku. Součástku bylo nutné objednat, neboť ji nemají všichni prodejci elektronických součástek, a i když ji mají, je buď v kategorii výprodej či na objednání. Výprodejová cena byla 39,- Kč za kus. Dělička je sice programovatelná, ale bohužel ne moderním komunikačním rozhraním, např. I²C či SPI. Tato dělička má celkem 16 programovacích vstupů, kde očekává hod-

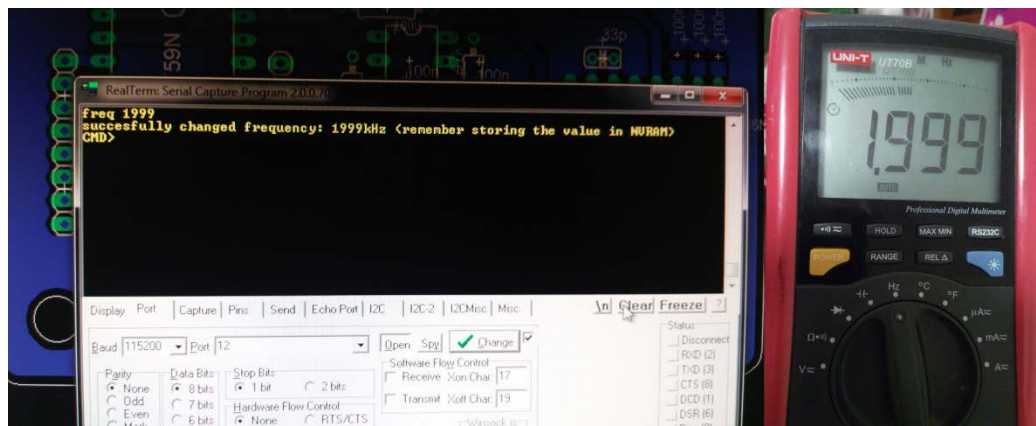
notu pro jednotky, desítky, stovky a tisíce v BCD kódu (tedy stačí čtyři vstupy pro určení jednotlivých číslic 0 – 9). Jedná se vlastně o paralelní rozhraní, které se již dnes prakticky nepoužívá pro svou náročnost, co se týče počtu vstupů. Také je to důvod pro použití GPIO expanderu, který nahrazuje nedostatek vstupů/výstupů ESP32. Srdcem PLL jsou pak dva obvody 4046 [18], které v sobě integrují VCO i fázový komparátor, a které fungují s minimem externích součástek. Pořizovací cena jsou jednotky korun. Má však i svá úskalí: například bylo zjištěno a popsáno [6] (a u jiné konstrukce jsem se s tím osobně setkal), že VCO integrovaný v tomto integrovaném obvodu má tendenci se v jistých situacích rozladovat. Stává se to při vysílání, zejména při vyšším napájecím napětí, cca nad 28 V. Částečné řešení je osazení obvodu 4046 bez patice přímo na DPS, zcela pak byl problém vyřešen rozdělením VCO a fázového komparátoru do dvou bloků: z jednoho obvodu 4046 využijeme VCO a z druhého fázový komparátor. Spojení je pak triviální pomocí dvou cest a výsledkem je stabilní kmitočet bez rozladění za cenu mírně větší DPS. Schéma zapojení je příliš velké pro vložení do textu, proto je v Příloze A. PLL jednotka byla vyvinuta a oživena na nepájivém poli, jak znázorňuje Obrázek:



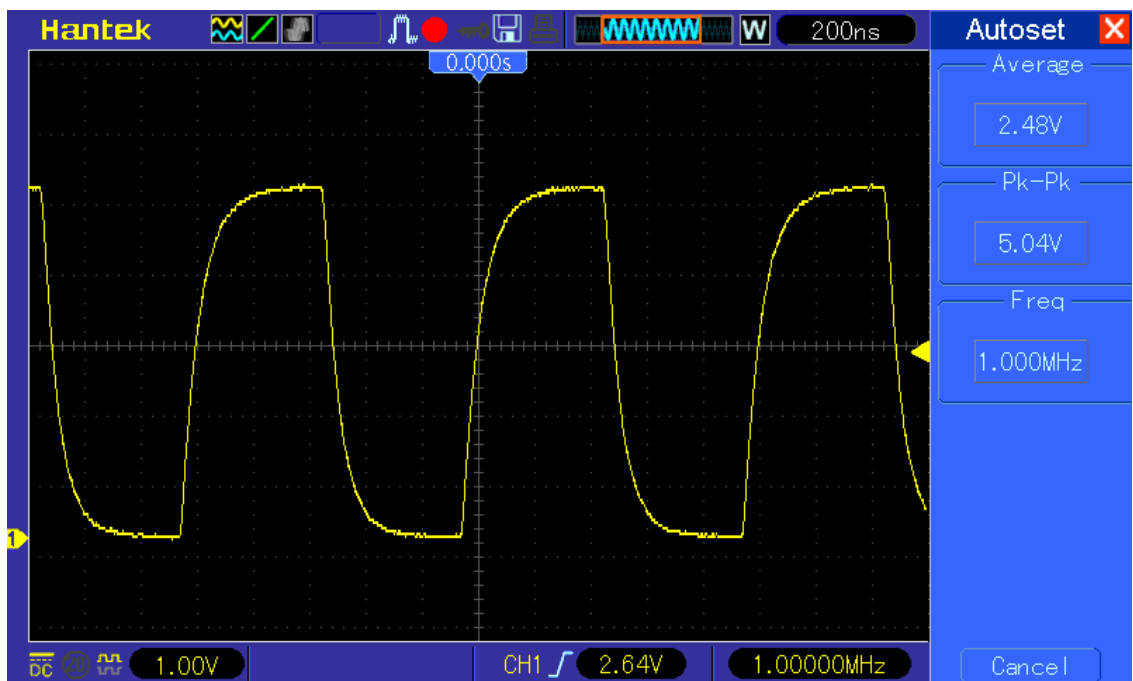
Obrázek 14: Z ožívání PLL. Modrá LED znamená dosažení požadované frekvence na výstupu

Samotný obvod PLL, jak už to při ožívání elektrických obvodů bývá, nefungoval hned napoprvé. Na nepájivém poli bylo zjištěno, že integrovaný obvod CD4059, aby byl aktivován, musí mít vstup Enable (zde popsán jako Latch Enable) v logické jedničce (tj. připojen na Vcc 5 V). Katalogový list přitom tvrdí opak [16], tzn. pro aktivaci obvodu tento Enable vstup

uzemnit. Je to rozhodně zajímavé, ale nezbyvá než přijmout tento fakt a opravit schéma zapojení a DPS. S opravenou deskou již PLL obvod fungoval, zbývalo upravit hodnoty součástek RC v sekci dolní propusti a upravit hodnotu rezistoru nastavujícím maximální pracovní kmitočet VCO. Ten byl záměrně volen jen těsně nad nejvyšším požadovaným generovaným kmitočtem, na 2 MHz, a kvůli chybějícím informacím v katalogovém listu byl zvolen experimentální metodou. Takto upravený obvod již fungoval správně: vstupem je referenční obdélníkový signál o frekvenci 1 kHz a dělicí (ve výsledné funkci paradoxně násobící) poměr výstupní a referenční frekvence ve formě 4 BCD číslic. Výsledkem je PLL pracující spolehlivě v rozsahu 503 kHz až 2.05 MHz. Následující obrázky znázorňují nastavení frekvence a průběh signálu:



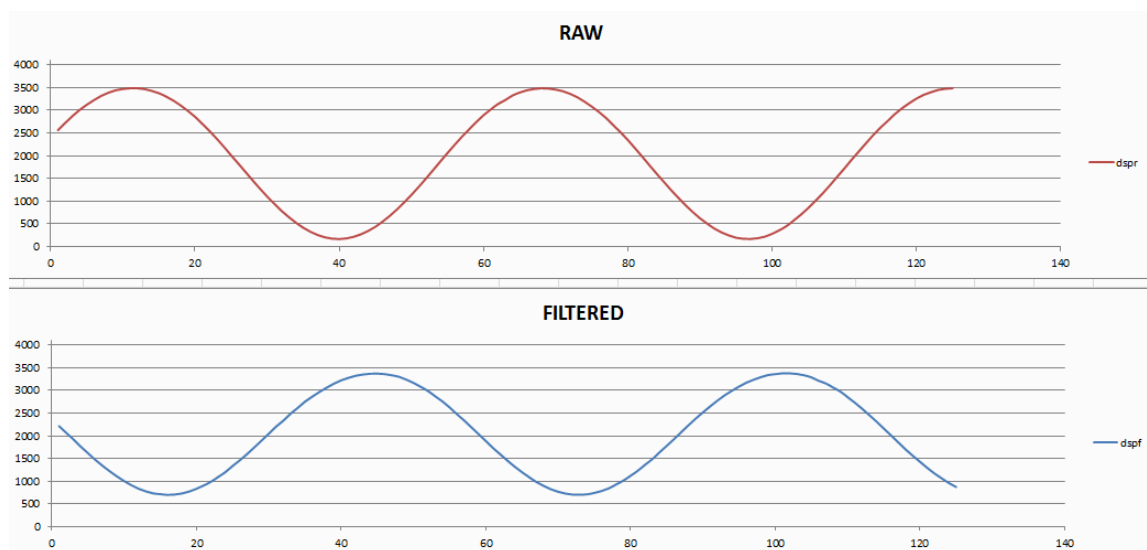
Obrázek 15: Nastavení a ověření funkce PLL



Obrázek 16: Průběh signálu na výstupu PLL při frekvenci 1 MHz

3.4. Realizace DSP bloku

Jak již bylo zmíněno, hlavní výpočetní jednotkou DSP bloku je mikroprocesor ESP32, starající se především o zpracování zvuku. Vzorkovací frekvence je 32 kHz, takže dle Nyquistova teorému [29] může být maximální možná frekvence přivedená na pin A/D převodníku 16 kHz. Před tím, než je vstupní audiosignál přiveden vstup A/D převodníku, musíme tedy odstranit (utlumit) signály o kmitočtu vyšším, než je 16 kHz. Toho je docíleno třemi filtry typu dolní propust s nastaveným zlomovým kmitočtem 16 kHz. Bohužel toto v kombinaci s již tak relativně slabým audiosignálem přehrávaným např. z mobilního telefonu znamená, že je třeba na vstupu signál ještě napěťově zesílit. A/D převodník má sice programovatelný napěťový rozsah, ale i tak by byl již vstupní signál příliš slabý. Pro zesílení je použit triviální jednodřívový zesilovač se společným emitorem. Poté signál prochází zmiňovanými filtry a je k němu připočtena stejnosměrná složka. V první verzi bylo tohoto dosaženo pomocí trimrů, později již běžných rezistorů. Signál je nyní vzorkován vzorkovacím kmitočtem 32 kHz a ihned vstupuje do třípásmového ekvalizéru [30], tedy číslicového filtru, který se skládá ze tří pásmových propustí. Parametry tohoto filtru (zesílení v jednotlivých pásmech) je možné uživatelsky měnit za běhu programu, změna zlomových kmitočtů je pak možná při kompilaci programu, pouhou změnou definovaných konstant. Zlomové kmitočty jsou 800 Hz pro začátek středního pásma a 3800 Hz pro jeho konec. Znovu připomeňme, že frekvenční zdvih vysílání na středních vlnách je 9 kHz, tedy musíme dbát toho, aby maximální kmitočet obsažen ve výstupním signálu nebyl vyšší, než 4,5 kHz. Parametry tohoto filtru nebyly během prvotních prací na projektu nijak měřeny, s výjimkou jednoduchého vypsání vstupních a výstupních vzorků přes sériový port a zobrazení v grafu:



Obrázek 17: Vstup (nahore) a výstup (dole) DSP bloku

Jak je patrné z obrázku výše, při použití filtru dochází k fázovému posunu blízkému 180° . V tomto případě však nehraje fázový posun žádnou roli a je tak pouze zajímavostí k povšimnutí. Samotné měření frekvenčních charakteristik filtru v DSP není prioritou a jeho otázka je otevřena. Funkčnost filtru byla však ověřena na několika odlišných vstupních frekvencích, kdy filtr správně reagoval a tlumil vyšší frekvence, přičemž ty nižší naopak mírně zesiloval. Z praktického hlediska není v tomto případě ani nutné znát přesné hodnoty přenosu a frekvenční charakteristiky, protože se předem domnívám, že nastavení ekvalizéru bude do jisté míry subjektivní záležitostí a bude se provádět až na samý konec, až bude vysílač oživen.

K ekvalizéru je ještě přidána možnost volby hlasitosti, která je však pouhým vynásobením číselné hodnoty vystupující z filtru uživatelsky nastavitelnou konstantou. Slouží tak především k nastavení správného vybuzení zesilovače za DSP blokem.

S DSP blokem ještě souvisí dvě ze tří LED kontrolky, které na vysílači jsou. Jedna, modrá LED, slouží k indikaci prázdného vstup, tzn., svítí při žádném či velmi slabém audio signálu na vstupu. Druhá, červená LED, pak slouží naopak k signalizaci ořezávání signálu na vstupu, tedy když je vstup přebuzen a dochází k ořezávání a zkreslení signálu. Optimální je, aby byla hlasitost nastavena tak, aby tato LED jen při nejsilnějších částech skladby lehce problikla, jinak aby byla zhasnutá.

Průběh signálu na výstupu, včetně jednoduché spektrální analýzy (použit algoritmus FFT), je možné zobrazit na LCD displeji. Zároveň je možné zvolit, zda se mají zobrazit data ze vstupu či výstupu DSP. Tato funkce je pouze doplňková a experimentální. Výpočet FFT je výpočetně velmi náročný, proto se vlákno pro výpočet FFT vytváří a maže dle potřeby.

Vzhledem k omezenému množství času byla tato funkce implementována pouze proto, že se na internetu podařilo najít profesionálně napsané knihovny [31] v C++, které šly jen s minimální úpravou rovnou nasadit a zkompilovat na ESP32. Autorem je Iowa Hills Software, který tento software zveřejnil a nabídl k volnému použití. Tyto knihovny implementují dokonce vlastní datové typy komplexního čísla pro přesnější výpočty. Původně jsem tyto knihovny, které jsou nejspíš primárně určeny pro osobní počítače, upravil tak, aby namísto datového typu double pracovaly pouze s typem float, protože ESP32 má v sobě hardwarovou násobičku [27] pouze typů integer a float. Jádro ESP32 má ale evidentně velmi dobře emulovanou podporu násobení čísel s dvojitou přesností (double), takže úspora výpočetního výkonu nebyla při použití typu float vůbec zajímavá a nakonec jsem se vrátil zpět k originálnímu řešení, které pracuje s dvojitou přesností čísel s pohyblivou řádovou čárkou.

Procesor, jak již bylo, zmíněno, generuje referenční kmitočet pro PLL jednotku. Jedná se o obdélníkový signál 1 kHz, čehož bylo dosaženo pouhou změnou logické úrovně pinu v přerušení vyvolaném časovačem na frekvenci 2 kHz. Přesněji tento signál již v mikrokontroléru generovat nelze, samotné přerušení je vykonáno se zpožděním maximálně pár cyklů.

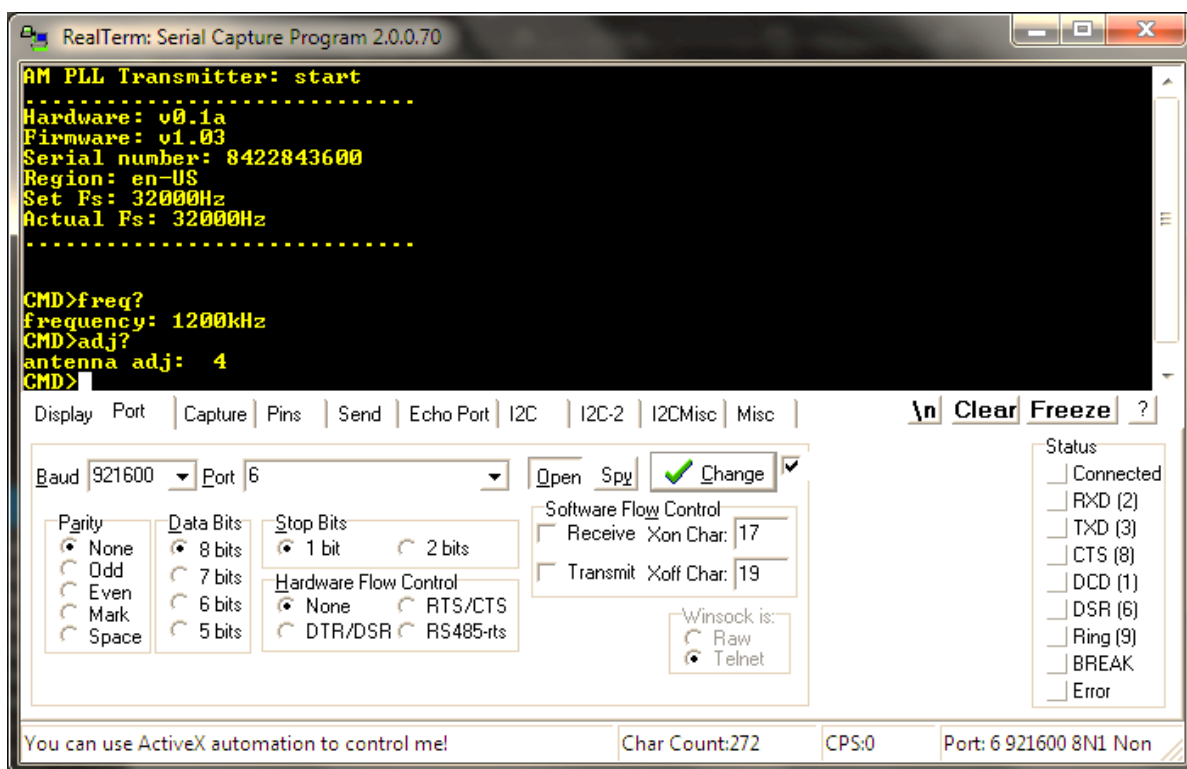
FreeRTOS se dále stará o obsluhu až 11 vláken. Všechna vlákna jsou napevno nastavena pro běh na jednom jádře, druhé jádro se stará o hlavní smyčku programu. V té je pouze vyhodnocován příznak pro obsluhu vzorku v DSP bloku. Dle tohoto příznaku (nastaveným časovačem 32 kHz) se vykoná A/D převod, číslicová filtrace a nastaví se hodnota na výstupu PWM. Frekvence PWM na výstupu je záměrně zvolena jako celočíselný násobek vstupní frekvence (128 kHz je 4x více, než 32 kHz na vstupu).

Uživatel může též aktivovat tzv. testovací mód, kterým vyřadí vstupní a filtrační část DSP řetězce. Na výstupu se pak objeví pouze 1 kHz harmonický průběh. V průběhu vývoje byla tato funkce dokonce zapnuta ve výchozím stavu, což ušetřilo čas. Ke generování sinusovky je použita standardní předdefinovaná tabulka (LUT).

LCD je použit tzv. HMI displej [32] (Human Machine Interface), což v praxi přináší nesmírnou úsporu času. Znamená to, že nemusíme vykreslovat displej bod po bodu, ale že si v PC programu vytvoříme celé grafické prostředí, to nahrajeme do řadiče v LCD a s tím potom pouze komunikujeme po sběrnici UART v textovém režimu. Stačí tedy dva vodiče plus napájení. Displej je vyráběn firmou ITEAD a od jeho zakoupení a stažení první verze programu pro vývoj GUI bylo vydáno několik verzí programu a došlo k jeho významnému vylepšení a rozšíření. V programu lze používat běžné systémové GUI prvky, jako text, tlačítko, radio button, check box, obrázek a další. Dokonce je možné použít objekt Waveform pro vykreslení průběhu funkce. Tento objekt je použit právě pro vykreslení FFT a průběhu signálu. V displeji je dokonce možné využít jednoduchých řídicích struktur, např. podmínky if či smyčky for či while. Celý program je přehledný a intuitivní a komunikace mezi procesorem a displejem funguje bez problémů na běžné komunikační rychlosti 115200 bps. Když máme GUI hotové, přeložíme projekt a výsledný binární soubor nahrajeme na microSD kartu, kterou vložíme do řadiče LCD a spustíme ho. Na displeji se zobrazí textové zprávy o průběhu nahrávání a za zhruba dvě minuty je hotovo. Můžeme vyjmout kartu, program je nyní nahrán do vnitřní FLASH paměti řadiče. I při relativně komplexním projektu s několika bitmapovými obrázky jsem dosáhl využití paměti pouze 4,5 MB z celkových 16 MB. Velikost tohoto binárního souboru pak samozřejmě ovlivňuje rychlost nahrání do vnitřní FLASH paměti řadiče.

Panel LCD sám o sobě nemá příliš dobré pozorovací úhly a barvy a hodí se tak spíše pouze jako informační a systémový panel. Navíc je displej konstruován pro vertikální použití (portrait), ale pro montáž do panelu se naopak hodí horizontální použití (landscape). Ve vývojevém prostředí se dá jedním klikem zvolit orientace displeje, avšak při horizontální orientaci má displej ještě znatelněji omezené pozorovací úhly, takže je třeba displej provozovat v nenáročných aplikacích, např. vestavěný v přístrojích jako je tento, v generátoru funkcí nebo například zobrazení stavu domácího CNC či 3D tiskárny. Pro venkovní prostředí (pro použití na slunci) je nevhodný.

Druhou sériovou linku procesor využívá ke komunikaci s uživatelem prostřednictvím příkazového řádku. Toto rozhraní však není vyvedeno na panel a je tak určeno pouze k vývoji a ladění chyb či případně v budoucnu ke vzdálené komunikaci. Příkazový řádek je velmi podobný tomu, který známe např. z prostředí Windows či z Linuxových terminálů. Ukázka příkazového řádku je na Obrázku 18:



Obrázek 18: Ukázka komunikace po sériové lince

Několik vteřin po spuštění programu, až dojde k dokončení inicializace systému a k ustálení vzorkovací frekvence, program vypíše uvítací obrazovku. Na té je mimo jiné zobrazena nastavená hodnota vzorkovací frekvence a skutečná (změřená) hodnota. Každý vzorek inkrementuje počítadlo, z něj se každou vteřinu vyčtou hodnoty skutečné vzorkovací frekvence a počítadlo se vynuluje. Seznam příkazů ilustruje následující tabulka:

Příkaz	Režim	Popis
demo	R	Zobrazí uvítací obrazovku včetně informací o vzorkování
freq?	R	Zobrazí nastavenou vysílací frekvenci
freq <530 – 1900>	W	Nastaví vysílací frekvenci, v kHz
adj?	R	Zobrazí nastavené přizpůsobení výstupu, binární hodnota kombinace relé
adj <0 – 15>	W	Nastaví přizpůsobení výstupu
mute?	R	Zobrazí stav ztlumení výstupu
mute <0 – 1>	W	Nastaví ztlumení (mute)
testmode?	R	Zobrazí stav testovacího harmonického 1 kHz kmitočtu
testmode <0 – 1>	W	Nastaví testovací kmitočet 1 kHz
eq?	R	Zobrazí nastavení ekvalizéru
eq <L M H V>	W	Nastaví hodnoty ekvalizéru, kde: L = zesílení dolního pásma, M = zesílení středů, H = zesílení výšek, V = hlasitost. Všechny hodnoty v rozmezí <0 – 200>, kde hodnota 100 odpovídá zesílení 1
sample?	R	Zobrazí skutečnou (změřenou) vzorkovací frekvenci
adc?	R	Zobrazí poslední hodnotu vzorku z A/D převodníku
err?	R	Zobrazí stav proměnné indikující chybu
reboot	W	Restartuje systém
write	W	Zapíše konfiguraci do paměti. Pro uložení hodnot v případě změny nastavení je nutné vždy použít tento příkaz
state?	R	Zobrazí stav LED výstupů souvisejících s DSP
dspr	R	Vypíše 1000 vzorků přímo z výstupu A/D převodníku
dspf	R	Vypíše 1000 vzorků z výstupu filtru/ekvalizéru
dsपो	R	Vypíše 1000 vzorků z výstupu DSP (Hodnota k nastavení ve formě střídavy PWM)

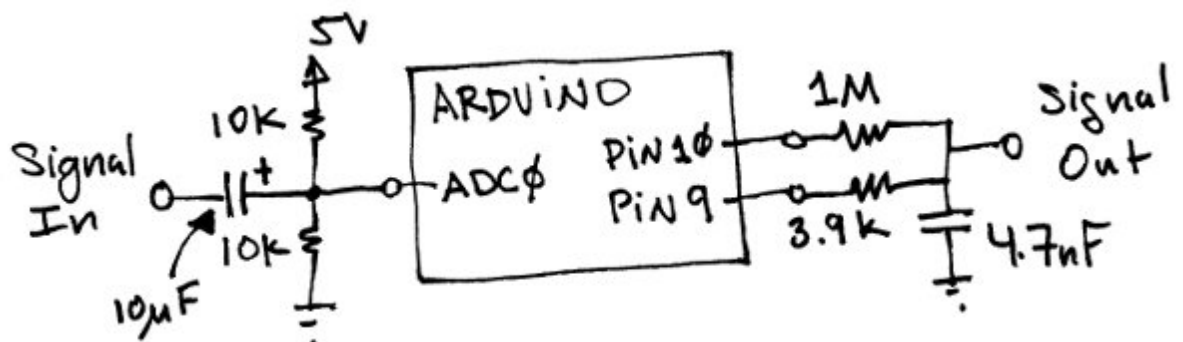
Tabulka 1: Seznam příkazů pro DSP

Ve skutečnosti je v systému ještě více příkazů, ty byly však pouze experimentální a neměly smysl pro další použití zde, např. pokusy se zobrazením a nastavením sériového čísla výrobku ve formě textového řetězce, zobrazení stavu výpočtu FFT apod.

V kapitole PLL bylo již zmíněno, že je zde použit GPIO expander, který rozšiřuje počet dostupných výstupů ESP32. Ten je použit ten nejběžnější typ, který nabízí 16 bitů a rozhraní I²C – MCP23017 [33] od výrobce Microchip. Jeho použití je velmi jednoduché i díky dostupné knihovně [34]. Jediné, na co je třeba pamatovat, je nastavení portů jako výstupní, které se provede zapsáním nul do registrů DIR. Nastavování dělicího poměru pak fungovalo ihned a bylo vidět nejen na osciloskopu, ale i na multimetru s čítačem.

Drobný problém byl zjištěn při snaze měnit kmitočet v příliš širokém rozsahu, např. z 550 kHz na 1800 kHz. Fázový závěs už se nedokázal správně zamknout a bylo třeba udělat drobnou softwarovou klíčku: Bylo třeba v programu ve funkci na nastavení frekvence vytvořit smyčku, ve které se mění frekvence jen maximálně o 300 kHz, následuje zpoždění 750 ms (patrně však stačí i kratší) a následuje případně další změna frekvence a zpoždění, dokud se nedosáhne požadované hodnoty. S tímto řešením funguje již nastavení spolehlivě a není problémem s naladěním a se stabilitou.

Výstup PWM je 16bitový, což je daleko větší rozlišení, než je nezbytné (a ani není možné toto rozlišení plně využít). Je to použito převážně z experimentálního důvodu – rozhodl jsem se vyzkoušet způsob skládání dvou 8bitových výstupů v jeden 16bitový pomocí dvou rezistorů ve vzájemném poměru 1:256. Způsob [35] je na obrázku níže:



Obrázek 19: Princip spojení dvou 8bitových výstupů v jeden 16bitový

Obecně mi tato myšlenka přišla zajímavá, takže jsem ji chtěl vyzkoušet. Je zřejmé, že rezistory je třeba použít s nejpřesnější hodnotou, a i přesto vznikne chyba, neboť běžné rezistory mají toleranci 1 % a navíc jsou teplotně závislé. Bylo však třeba oproti původnímu nákreсу snížit hodnotu odporů, protože byla pro zesilovač s BC546 už příliš velká a tranzistor nebyl řádně vybuzen (na jeho vstupu bylo pouze 0,3 V). Změnil jsem proto hodnoty z 3,9 kΩ a 1 MΩ na hodnoty 3,9 Ω a 1 kΩ. S těmito hodnotami již zesilovač pracoval správně. Jestli bude toto řešení PWM výstupu smysluplné ukáže až praxe. Je také reálné, že výsledek bude horší, než při použití jednoho 8bitového výstupu. V takovém případě se dá jednoduchou změnou

v programu využít jenom jeden výstup, snížit přesnost na 8 bitů a nebude ani nutné provádět změny na DPS.

Výstup referenčního kmitočtu pro PLL je pouze jednobitový, takže zde je situace jednoduchá. Původně je ještě na výstupu ESP32 jeden unipolární tranzistor pro napěťové zesílení, ale až později jsem si uvědomil, že je to zbytečnost. Na DPS nicméně zůstal, protože ničemu nevadí.

Na DPS s ESP32 stačí pro jeho naprogramování využít pouze dvou pinů, a to Rx a Tx – procesor má totiž v sobě zavaděč (bootloader) [27], do kterého je nutné před nahráním programu vstoupit. Toho docílíme vypnutím napájení, uzemněním jednoho pinu ESP32 a připojením napájení. Po naprogramování pin uvolníme a restartujeme procesor, který již spustí nový program. K nahrání programu stačí libovolný převodník USB-UART, například CH340 nebo lépe kvalitnější Silab CP2102, který zvládá přenosové rychlosti až 921600 bps či známý FT232 od firmy FTDI. Na DPS je pro snadné programování vyvedena sériová komunikace pomocí standardního hřebínku, stejně jako pin pro vstup do bootloADERu.

Napájení procesoru je 3,3 V a spotřeba může být až 150 mA. To je na jednočipový mikroprocesor vskutku hodně, když si ale uvědomíme, jak velký výpočetní výkon nabízí, není to nakonec příliš vysoká hodnota. Samotný modul ESP32 dosahuje při běhu až 45 °C. Díky tomu je zde použití klasických napěťových regulátorů napětí na hraně použitelnosti. V první verzi jsem skutečně použil napěťový regulátor pro získání napětí 3,3 V a 2x 5 V, avšak ztráty byly již příliš velké a i s menším chladičem dosahovaly součástky příliš vysokých teplot. Dokonce došlo po čase ke zničení regulátoru LM1117-3.3 a jeden kus ESP32 byl zničen, takže byla tato napájecí sekce přepracována: 12 V z napájecího zdroje napájí případné ventilátory a regulátor 7808 pro předzesilovače. Použit byl však nově miniaturní snižující spínaný měnič z 12 V na 6 V a ony dva 5 V a 3,3 V regulátory byly umístěny až za ním. Tímto se výrazně sníží ztráty na napájecí části těchto nižších napětí a zároveň díky zachování napěťového regulátoru dosáhneme velmi kvalitního napětí bez zvlnění, což je, hlavně při použití A/D převodníku, nezbytné.

3.5. Realizace koncového stupně

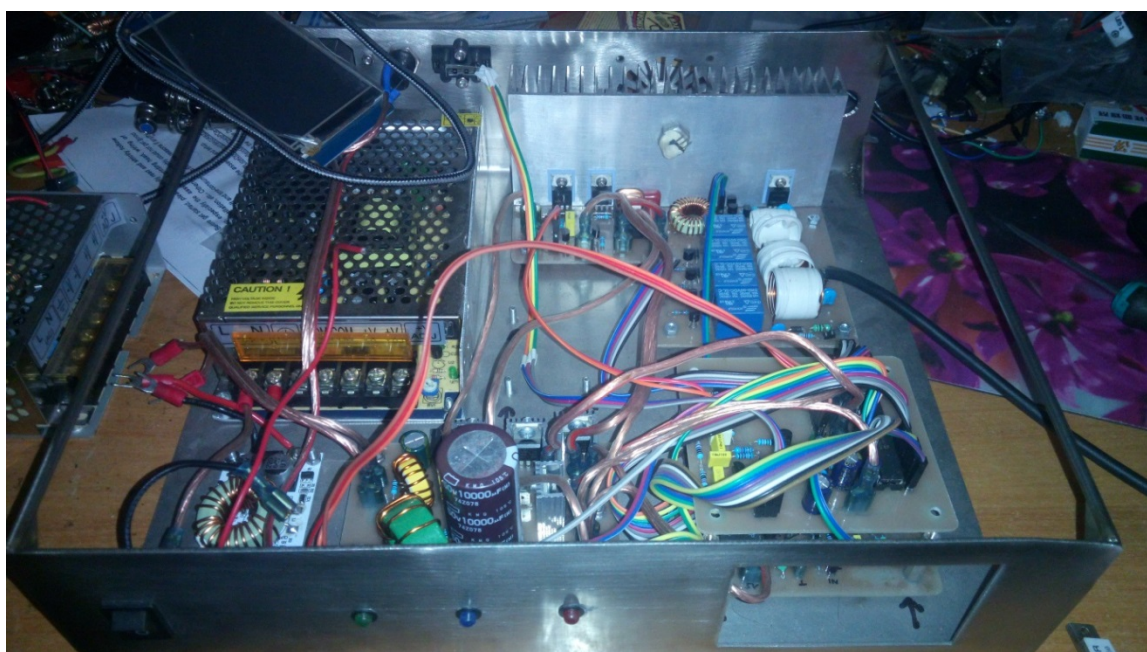
Koncový stupeň byl navržen s ohledem na jednoduchou realizaci a co nejmenší délku plošných spojů. Nezbytné je také umístit výkonové tranzistory na okraj DPS kvůli možnosti chlazení, resp. k montáži chladiče, který zabírá celou jednu stranu. Na tom jsou umístěny tři tranzistory – dva pro třídu D a jeden pro třídu E. DPS není pouze obdélníkového tvaru, a to ze

dvou důvodů. Prvním důvodem je vhodnější návrh pro hustěji zaplněnou pravou část DPS, druhým důvodem pak je možnost efektivnějšího využití místa v krabici. Koncový stupeň využívá tři napájecích větví: první, výkonová větev 12 – 30 V pro napájení tranzistorů určuje svým napětím celkový vysílací výkon [19]. Pak 8 V pro předzesilovače a 5 V pro napájení relé. Relé mají vyvedeny vstupy posílené tranzistorem, takže je možné je rovnou ovládat pomocí ESP32.

Obecně je všude v konstrukci pro napájení využito robustních konektorů Faston 6,3 mm, určených pro použití s relativně velkými proudy a napětím až 250 V. Ačkoliv jsem si vědom, že jsou tyto konektory krimpovací, nebyl jsem s výsledkem krimpování spokojen a začal jsem konektory pájet. Výsledek byl daleko lepší a vodiče na konektorech konečně perfektně drží.

3.6. Napájecí zdroj

Napájecí zdroj byl původně uvažován spínaný zdroj neznámého výrobce, což byl jeden velký omyl. V krabici bylo vše rozvrženo pro tento napájecí zdroj, jak ukazuje Obrázek 20:



Obrázek 20: Původně uvažované rozložení modulů uvnitř krabičky

Hned při prvním zapnutí zdroje bylo vidět a slyšet, že je něco v nepořádku: zdroj jednak rušil starší LCD monitor připojený pomocí analogového VGA konektoru, potom zdroj vydával relativně hlasitý, proměnlivý, cvrlikavý zvuk. Aby toho nebylo dost, bylo zjištěno, že mezi kostrou (připojenou na ochranný vodič) a 0 V DC výstupem je potenciál ~100 V. Při práci na vysílači jsem jednou rukou zavadil o kostru zemním vodičem a obdržel slabý elektrický šok, srovnatelný s krátkým dotykem síťového napětí ~230 V. Zdroj jsem odepsal, otevřel jeho

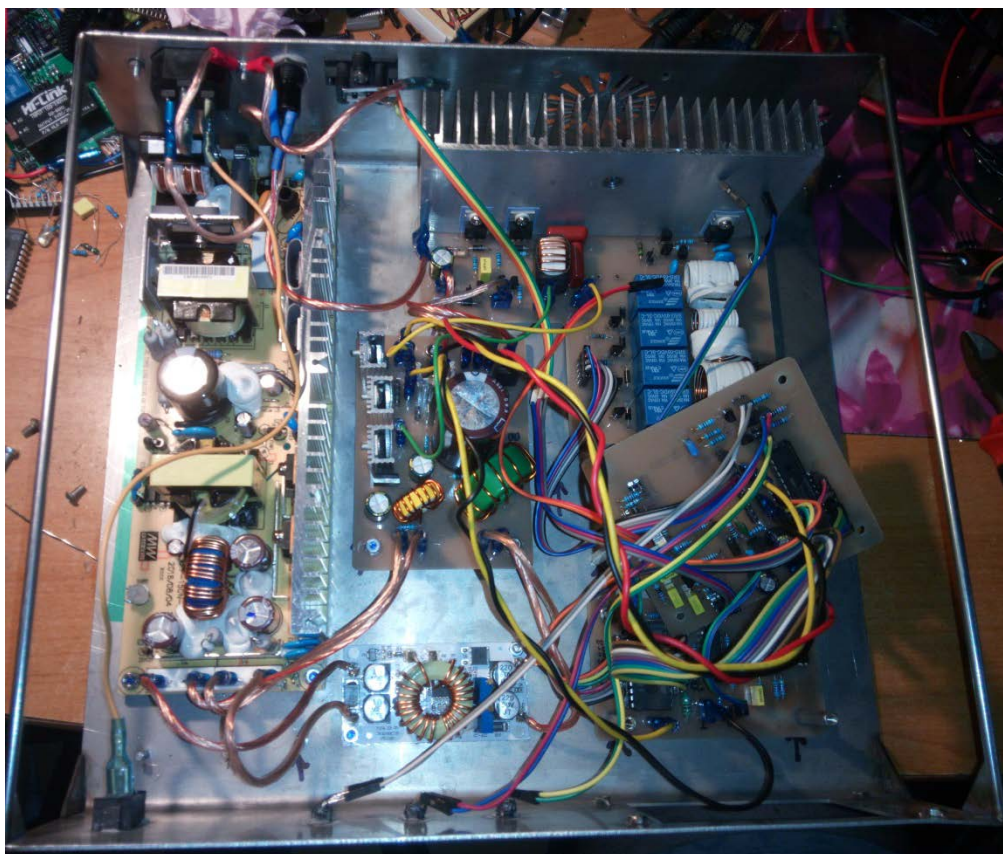
plechový kryt a vypadl mi z něj na stůl velký elektrolytický kondenzátor. Po jeho připájení již zdroj okolí nerušil a byl zcela tichý, ale problémy s potenciálem na kostře zůstaly. Po tomto jsem se rozhodl, že tudy cesta nevede, a objednal kvalitní spínaný zdroj [25] Meanwell od oficiálního českého zastoupení firmy. Tento nový zdroj stál zhruba 800,- Kč, avšak při jeho parametrech, propracovaném návrhu a slušné kvalitě zpracování toto není přemrštěná cena. Zdroj jsem objednal pro jistotu o něco výkonnější, abych byla ještě větší výkonová rezerva. Celý zdroj je na obrázku:



Obrázek 21: Napájecí zdroj LPP-12-150

Po doručení zdroje bylo třeba předělat významnou část vnitřního uspořádání krabičky a znova připravit kabeláž.

Krabička je z nerezového plechu, který byl vypálen vodním paprskem na základě mého výkresu. Nové rozložení uvnitř krabičky vypadá takto:



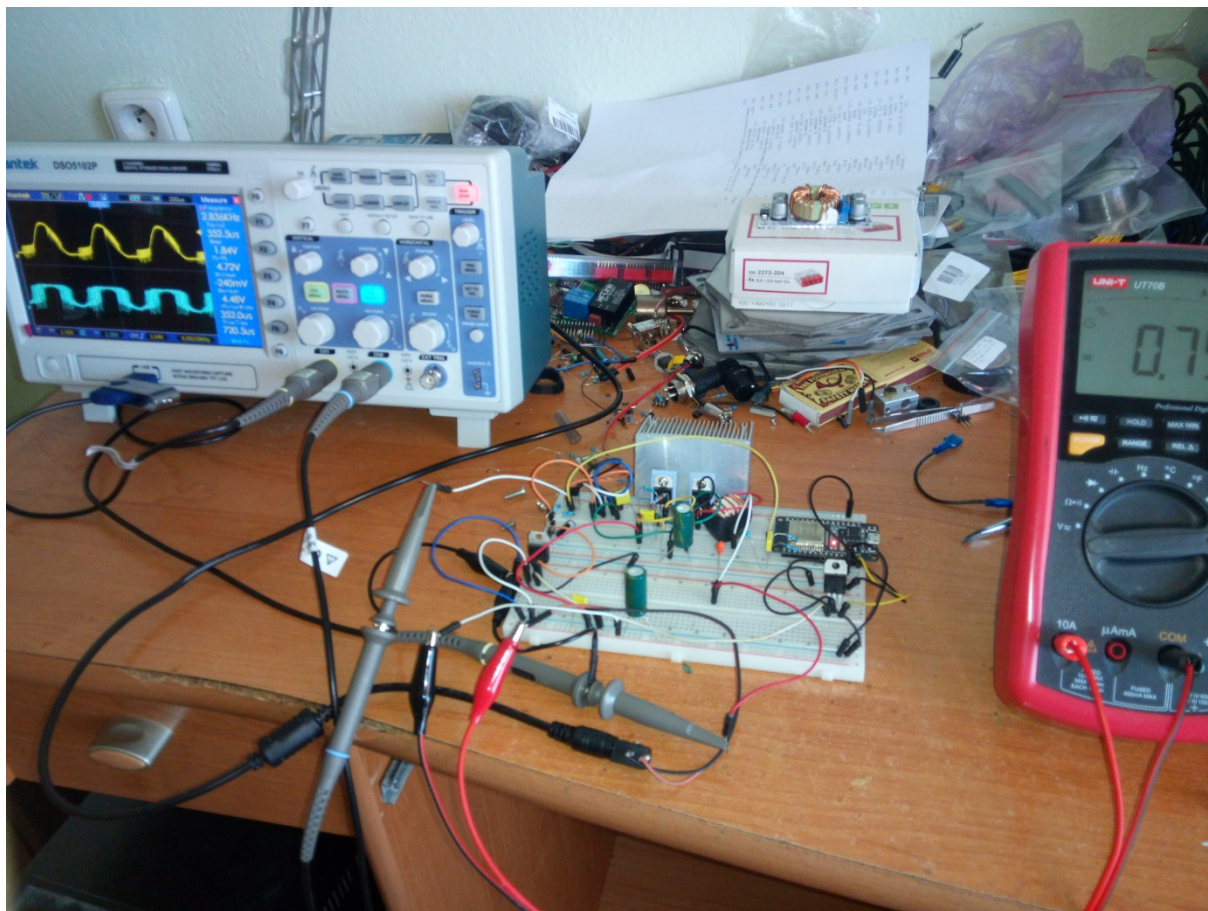
Obrázek 22: Nové rozložení uvnitř krabičky

Napájení výkonové části je realizováno pomocí zvyšujícího měniče z 12 V na nastavitelnou hodnotu napětí 12 – 35 V. Použití nastavitelného měniče má velkou výhodu, protože je před oživením a přizpůsobením vysílače obtížné stanovit vhodné napětí na koncovém stupni. Je však vhodné za měničem aplikovat LC filtr a odstranit tak rušení z tohoto měniče. Měniče mají navíc vysokou účinnost, zpravidla kolem 90 %. Přesto je třeba nezanedbat chlazení, protože při příkonu koncového stupně např. 80 W se vlivem ztrát na měniči přemění až 8 – 10 W v odpadní teplo. Jelikož je v krabičce měnič umístěn hned vedle napájecího zdroje, nabízí se případná možnost použít zde menší ventilátor. Velký chladič koncového stupně je navržen pro použití menšího 50x50 mm ventilátoru, na který v krabičce na zadní straně připraven otvor pro vstup vzduchu. Horní část krabičky má pak klasické obdélníkové perforování pro výstup ohřátého vzduchu z krabičky.

3.7. Oživení celé konstrukce

Před připojením síťového napětí je třeba řádně zkontrolovat napájecí část kvůli případnému zkratu a správnému zapojení. Poté je třeba přepnout ESP32 do režimu bootloaderu a nahrát do něj program. Po restartu už by teoreticky měla celá konstrukce fungovat. V praxi se však uká-

zaly ještě další problémy, které se však objevily právě až po připojení napájení. Z nějakého důvodu došlo již po pár vteřinách k proražení horního P tranzistoru z komplementární dvojice v zesilovači třídy D. Za účelem zjištění závady (resp. její příčiny) byl celý obvod třídy D sestaven na nepájivém poli:



Obrázek 23: Pohled na celou sestavu

Jak je vidět z fotografie, resp. z výstupu na osciloskopu, na nepájivém poli obvod funguje správně. Napájení je 12 V a odběr cca. 0,8 A, vstup testovací 1 kHz sinusový průběh. Na osciloskopu: první (žlutá) sonda je výstup zesilovače vyhlazený LC článkem. Modrá sonda je PWM signál na vstupu zesilovače (tedy na výstupu DSP) před zesílením a vyhlazením. Jak již bylo zmíněno, vyhlazovací cívka na výstupu vydává slabý zvuk (dle signálu, zde tedy 1 kHz). Výstup byl ještě ověřen pomocí FFT a výkonným reproduktorem, který vydával lidskému uchu nepříjemný, silný zvuk o kmitočtu 1 kHz. Objevila se i zajímavost: odběr zesilovače byl naprosto stejný pro práci se zátěží i bez, což jsem nečekal. Reprodukter byl starší basový TESLA ARN6608 [36] nalezený na půdě. Shodou okolností má zrovna tento reproduktor na kmitočtu 1 kHz dobré charakteristiky. Nepájivé pole bylo i při odběru pouze 0,8 A mírně zahřáté.

Co je ale nejdůležitější, zesilovač v této testovací konstrukci fungoval a nepodařilo se najít závadu, kvůli které byl zničen tranzistor v DPS verzi zesilovače v krabici. Tento obvod byl přitom zapojen přesně podle schématu z DPS verze. Ještě jednou jsem DPS zkontroloval, vyměnil zničený tranzistor, řádně utáhl šroub držící tranzistor na chladiči a zkusil znovu připojit napájení. Sledoval jsem přitom na multimetru proud obvodem. Ten byl hned při připojení napájení přes 6 A a cívka se celkem hlasitě rozpískala kmitočtem 1 kHz. Bohužel po asi 3 vteřinách se cívka ztišila, proud se zvýšil na 9 A (proud nakrátko) a bylo znovu po tranzistoru. Zbyl mi tedy pouze poslední kus IRF9540. Vyměnil jsem jej, ale s vyzkoušením jsem počkal až do školní laboratoře.

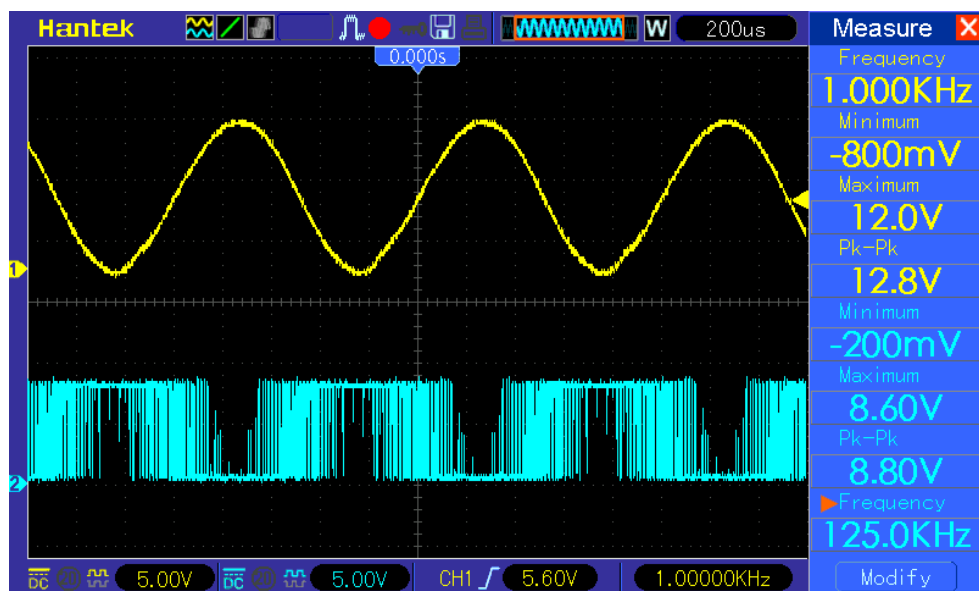
Shrňme si seznam součástek, které celkem padly za oběť vývoji a testování:

- 2x ESP32 – jeden kus zničen z ne zcela určitého důvodu. Patrně došlo ke zničení z důvodu napěťových špiček v místě spojení s koncovým stupněm. Na toto místo byl později přidán 5 V transil. Druhý kus byl zničen špatně navrženým, přetíženým a zničeným regulačním obvodem, který po svém zničení místo 3,3 V dodával na výstup 12 V.
- 1x zvyšující měnič 12 – 35 V – zničen vlivem zkratování tranzistorů (resp. jejich proražením), přesto, že byl umístěn na chladiči. Tento kus byl později opraven, avšak u druhého kusu tohoto měniče došlo k utržení plošného spoje v pájecím bodu pro výstupní napětí.
- 1x IRF540
- 4x IRF9540
- 2x 7808
- 2x LM117-3.3
- 1x 7805
- 1x 1N60P – Schottkyho dioda
- 3x malé tranzistory typu BC547 a BC556
- 1x Nextion LCD 3,5“ – vlivem drobné mechanické nepřesnosti uvnitř krabice (mírné prohnutí čelního panelu) bylo při utahování úchytných LCD na okraji poškozeno sklo displeje. Samotná prasklina je mimo zobrazovací část displeje, ale přestal fungovat dotykový panel. Ten funguje pouze při přitlačení na ono poškozené místo. Zkoušel jsem i zafixovat v krabici displej tak, aby byl právě na toto místo vyvíjen tlak, ale dotyková vrstva displeje už v krabici nefungovala. Je to smutné především proto, že cena displeje je 550,- Kč u oficiálního prodejce (kde je nejlevnější),

plus poštovné na cca 3 týdny. Vyhodit tento displej by bylo plýtvání, takže mám v plánu jej využít v nějaké jiné konstrukci, jen jako pasivní zobrazovač hodnot.

Následné testování koncového stupně bohužel neodstranilo chybu a tranzistory v zesilovači třídy D byly stále ve zkratu. Toto právě nepřežil tranzistor s P kanálem (IRF9540), který byl následně vyměněn, ale problém to nevyřešilo.

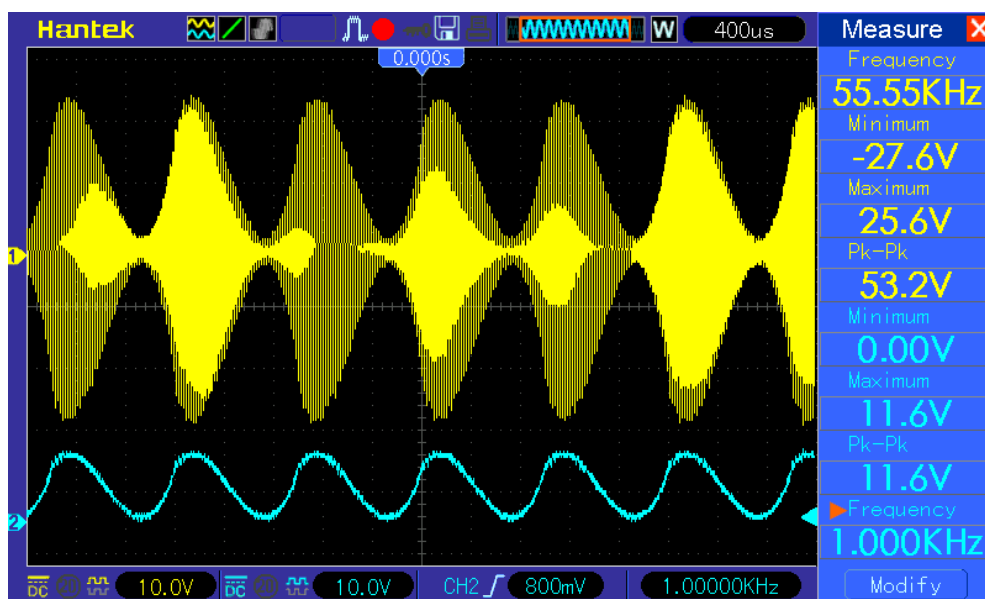
Po téměř dvoutýdenním testování a zkoušení různých možností mě nakonec napadlo zkusit tranzistory od zcela jiného dodavatele. V malém obchodě Elnika Třebíč byly zakoupeny tranzistory IRF540 a IRF9540, každý po dvou kusech, dohromady za 100,- Kč. Tyto tranzistory byly osazeny do nepájivého pole a zesilovač zapnut při sledování proudu tranzistory. Okamžitě byla vidět změna, a to zásadní: Zesilovač naprázdno při napájení 12 V odebíral pouze 15 mA a průběh napětí na výstupu dolní propusti byl perfektní. Nevím, co jsem před tím koupil za levné tranzistory, ale rozhodně to nebyly deklarované IRF9540. U druhého typu, IRF540, si nejsem jistý, zda by nešly použít, ale pro jistotu jsem osadil oba nově zakoupenými kvalitními typy. Později, až bude příležitost, mám v plánu změřit parametry těchto nekvalitních tranzistorů (zejména zmiňovaný typ s P kanálem), nyní to ale není na pořadu dne. Po vyzkoušení na nepájivém poli byly tranzistory osazeny do DPS koncového stupně a fungovaly i zde. Výstup zesilovače třídy D s novými tranzistory je na obrázku níže:



Obrázek 24: Vstup (modrá sonda) a výstup (žlutá sonda) zesilovače třídy D, již s novými tranzistory

S fungujícím zesilovačem třídy D je již možné pokročit k zapojení třídy E, která spočívá k připojení výstupu z PLL. Po připojení umělé zátěže je již možné, opět při sledování velikosti procházejícího proudu, připojit napájení 12 V.

V tuto chvíli byl proud do koncového stupně asi 0,4 A, což je zcela přijatelná hodnota [37], která předznamenává správný chod, jak je vidět na obrázku:



Obrázek 25: Výstup vysílače (žlutá sonda) a modulační signál ze zesilovače třídy D (modrá sonda)

Signál na výstupu vysílače má stejný průběh, jako v simulaci, což je samozřejmě příznakem správné funkce obvodu. Na předchozím obrázku je frekvence nosné 550 kHz, avšak kvůli velkému výstupnímu napětí je použita sonda 1:10. To je na osciloskopu nastaveno, takže napětí je zobrazeno správně, avšak zobrazená frekvence je z nějakého důvodu, nejspíše chybou ve firmwaru osciloskopu, zobrazena nesprávně. Zobrazená hodnota je 10x menší, takže se zobrazuje jako 55,5 kHz. Modrá sonda (modulační signál 1 kHz) je se svými hodnotami zobrazena správně.

V tuto chvíli, když je funkčnost koncového stupně ověřena, je též třeba ověřit teplotní zátěž jednotlivých součástek či jejich chladičů. Jedním z chladičů, které jsou uvnitř krabičky nepochybně třeba chladit, je na napájecím zdroji. I při nízké zátěži se chladič značně zahřívá (avšak při vyšší zátěži již teplota příliš neroste). Hliníkový chladič má velmi vhodně z horní strany v určitých intervalech otvory M2, které byly použity k umístění ventilátoru, který chladí jak tento chladič, tak i stabilizátory pro napájení logiky a předzesilovačů.

Poté je již možné zvýšit hodnotu napájecího napětí, tedy připojit opravený zvyšující měnič. Nejdříve byla výstupní hodnota napětí nastavena na 16,5 V (naprázdno), aby bylo možné nejdříve vyzkoušet kvalitu odvodu tepla z tohoto měniče. Ten je sice umístěn na silném hliníkovém plechu, který slouží pro lepší přenos tepla (tzv. heatspreader, které bývají např. i u počítačových CPU), avšak u měniče byl vyměněn výkonový tranzistor. Z jedné strany jsou plošné spoje a součástky měniče, ze strany druhé je pak pouze leštěný hliníkový plech. Neby-

lo tedy možné tranzistor vypájet (pro příliš dobrý odvod tepla), bylo třeba jej zcela zničit a odfrézovat. To se nakonec podařilo a měnič opravdu funguje. Je však třeba vyzkoušet, zda se touto opravou příliš nezhoršil odvod tepla. Proto je nutné zvyšovat výkon měniče postupně.

Takto bylo zjištěno, že měnič i při procházejícím proudu 3 A zvládá přenos tepla. Při takto zvýšeném napájecím napětí však již začíná mít relativně velké ztráty tranzistor tvořící spínač zesilovače třídy E. Po pár minutách provozu se již zahřál a nakonec bude nutné osadit jej malým ventilátorem. S tím však bylo již počítáno při návrhu krabičky.

3.8 Měření

Závěrečné měření na konstrukci vysílače je za následujících podmínek:

- Napětí koncového stupně 21,9 V
- Frekvence nosné 1850 kHz
- Modulace 1 kHz sinusovkou
- Umělá zátěž 50 Ω

Při těchto podmínkách byly naměřeny následující hodnoty:

<i>Veličina</i>	<i>Poznámka</i>	<i>Velikost</i>	<i>Jednotka</i>
Výstupní napětí U_{pp}	Hodnota odečtena z osciloskopu, sonda 1:10	118	V
Hloubka modulace		89,4	%
Výstupní výkon	Spočítán aritmeticky dle vztahu (10)	34,8	W
Příkon koncového stupně	Měřeno za měničem 12 – 21,9 V. Proud 1,8 A	39,4	W

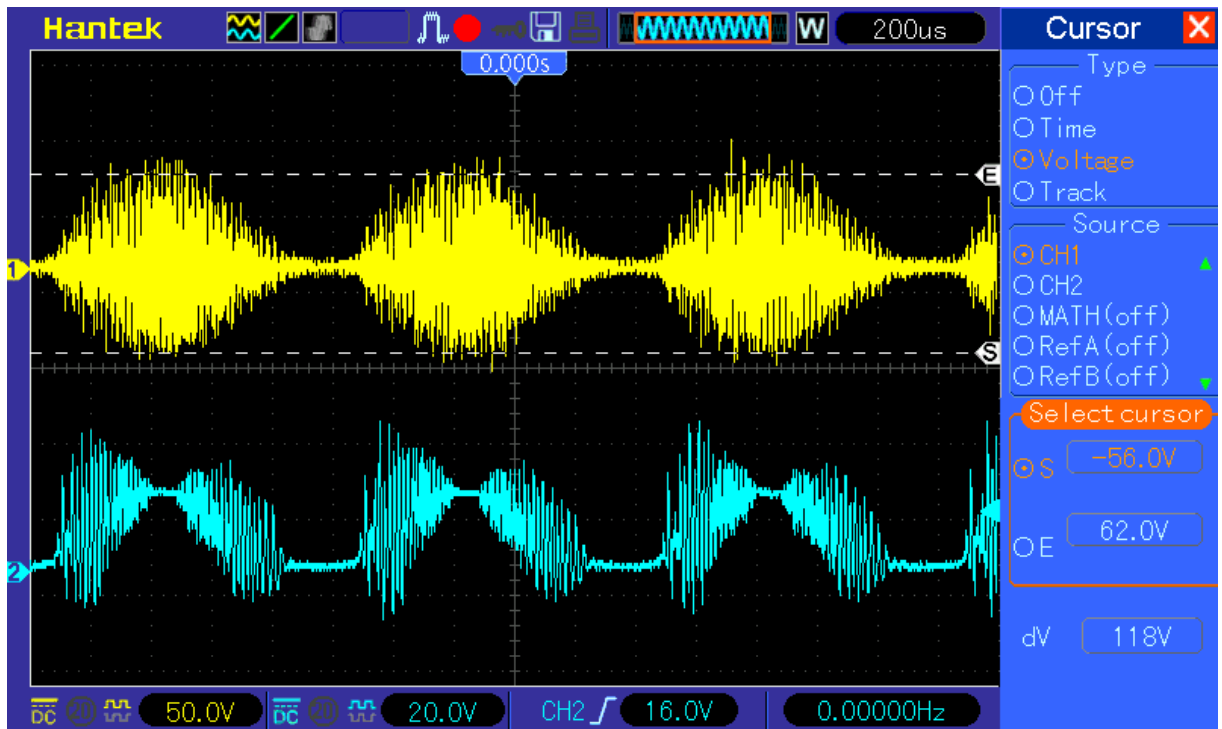
Tabulka 2: Shrnutí naměřených hodnot

Výstupní výkon je vypočítán ze vztahu [38]:

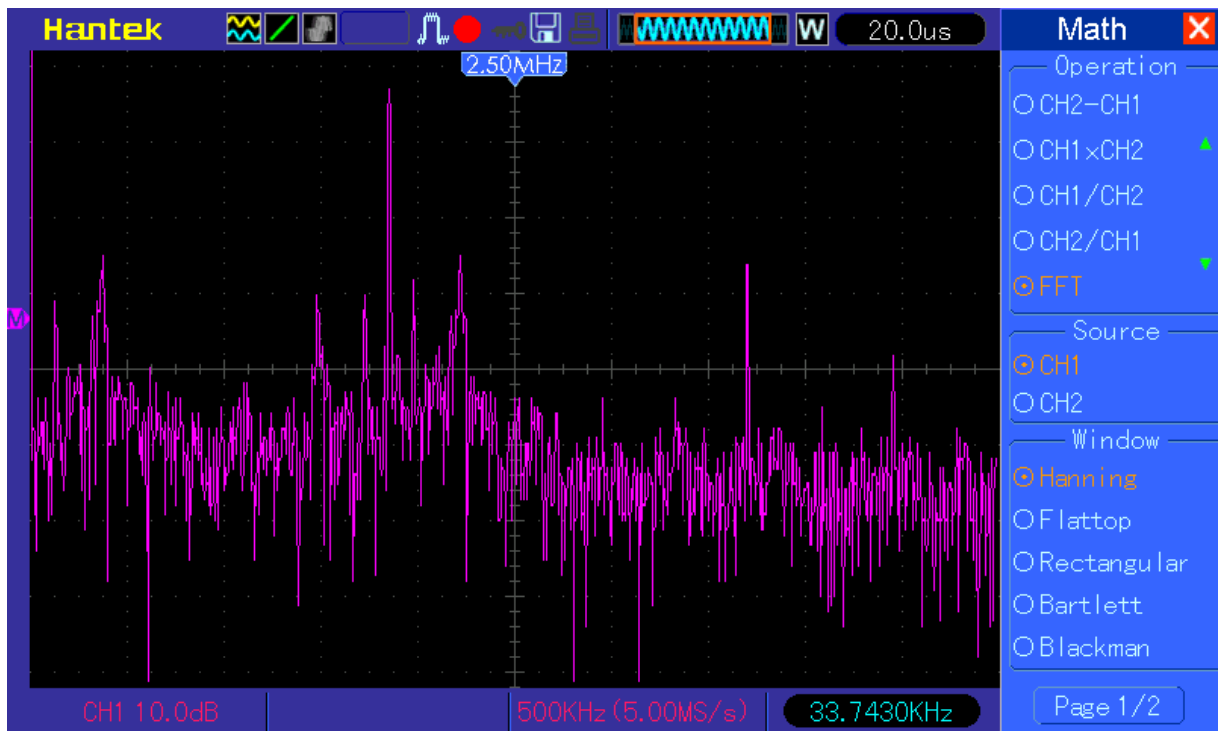
$$P_{PEP} = \frac{\left(\frac{U_{pk}}{\sqrt{2}}\right)^2}{R} = \frac{U_{pk}^2}{2R} \text{ [W]} \quad (10)$$

Kde R je 50, dle impedance zátěže (která je v ideálním případě čistě rezistivní) a U_{pk} je špičková hodnota napětí na výstupu (polovina napětí špička-špička).

Zvyšování napájecího napětí nad hodnotu 16 V má za následek nadměrné zvyšování proudu, přičemž pro tento typ koncového tranzistoru (IRF540) se zdá být strop trvalý proud 2 A. Při vyšším proudu již napětí na výstupu (a tedy i výkon) příliš neroste a na tranzistoru jsou již nepřiměřeně velké ztráty. To je dáno právě velikostí napětí U_{DS} , která je již na kritické hranici a již hrozí poškození tranzistoru. Pro vyšší výkony a nepřetržitý provoz vysílače by proto bylo nutné použít jiný typ, např. STW45NM, který je již v jiném pouzdře, dimenzovaném pro větší výkony a jehož maximální pracovní napětí U_{DS} je až 600 V.



Obrázek 26: Výstup vysílače při plném výkonu



Obrázek 27: FFT na výstupu vysílače

Na tomto obrázku jsou velmi dobře vidět silné spektrální čáry na kmitočtech 1 kHz (nízká, téměř nerozeznatelná hodnota při tomto zobrazení), 128 kHz (frekvence PWM audio signálu) a pak konečně nejvyšší spektrální čára na 1850 kHz (nosná).

S ohledem na životnost a spolehlivost koncového stupně byl opravdu nakonec koncový tranzistor nahrazen typem STW45NM, protože musela být mírně upravena DPS (nový typ je v pouzdře TO-247, které má větší rozteč kontaktů, než pouzdro TO-220). Po výměně tranzistoru tímto typem se zvýšila spolehlivost celého obvodu, protože původní tranzistor pracoval na hraně možností. Za použití nového koncového tranzistoru je výkonový potenciál zapojení až k cca 60 W, samozřejmě za předpokladu kvalitního chlazení.

ZÁVĚR

Zadání práce se podařilo splnit, avšak s ne zcela ideálními parametry. Změna vysílací frekvence je v rozsahu 500 – 1900 kHz, takže ještě o 130 kHz větší rozsah oproti zadání. Výstupní výkon závisí na velikosti napětí koncového stupně a díky nastavitelnému měniči napětí se dá upravit. Vlivem různých nepředvídatelných problémů během konstrukce však nedošlo včas např. k odladění audio vstupu. Znamená to, že jediná možnost je v současné době vysílat testovací audio signál ve formě sinusovky o kmitočtu 1 kHz. Rovněž výstup vysílače není zcela ideálně přizpůsobený – to je patrné z Obrázku 26, kdy je modulační obálka mírně narušena. Celá konstrukce je především základ pro příští vysílač, který však již bude s pevně danou vysílací frekvencí a tedy značně jednodušším naladěním a provozem. K doladění celého vysílače a odstranění jeho nedostatků mám v plánu se vrátit, jakmile na to bude čas. Možnost sledování proudu do koncového stupně by byla též velmi praktická funkce. Celý projekt hodnotím jako velmi zajímavou zkušenost, také z důvodu problémů s kvalitou součástek, konkrétně s levnými tranzistory, které byť nesly stejné označení, vůbec nefungovaly.

POUŽITÁ LITERATURA

- [1] Medium Wave. In: *Wikipedia: the free encyclopedia* [online]. San Francisco (CA): Wikimedia Foundation, 2001 [cit. 2018-04-20]. Dostupné z: https://en.wikipedia.org/wiki/Medium_wave
- [2] List of European medium wave transmitters. In: *Wikipedia: the free encyclopedia* [online]. San Francisco (CA): Wikimedia Foundation, 2001 [cit. 2018-04-20]. Dostupné z: https://en.wikipedia.org/wiki/List_of_European_medium_wave_transmitters
- [3] *Slaboproudý obzor* [online]. 2013, **69**(3) [cit. 2018-04-15]. ISSN 2336-5773. Dostupné z: <http://www.slaboproudyobzor.cz/files/20130303.pdf>
- [4] Přehled SV-AM vysílačů v Praze a okolí. *Oviradio.cz - o rádiu ví* [online]. 2018 [cit. 2018-04-15]. Dostupné z: <https://www.oviradio.cz/stredni-vlny-praha/>
- [5] SHANOY, Manoj. AM Generation using Matlab. *ElectroSome - Electronics Tutorials, Projects and Products* [online]. 2013 [cit. 2018-04-15]. Dostupné z: <https://electrosome.com/am-generation-matlab/>
- [6] AM vysílač 25 W PLL 530-1800 kHz. *Pira.cz - Pirátské rádio, FM vysílací technika, schémata, návody, software* [online]. 2009 [cit. 2018-04-15]. Dostupné z: <http://pira.cz/amt.html>
- [7] Class D Audio amplifier - IRS2092S. *Larry's Corner* [online]. 2013 [cit. 2018-04-15]. Dostupné z: <http://larrynz911.blogspot.cz/2013/03/class-d-audio-amplifier-irs2092s.html>
- [8] ELLIOTT, Rod a Sánchez MORENO. Class D Audio Amplifiers. *Elliott Sound Products - The Audio Pages* [online]. 2005 [cit. 2018-04-15]. Dostupné z: <http://sound.whsites.net/articles/pwm.htm>
- [9] KAZIMIERCZUK, M.K. Class D voltage-switching MOSFET power amplifier. In: *IEE Proceedings B Electric Power Applications* [online]. 1991, **138**(6), s. 285- [cit. 2018-04-20]. DOI: 10.1049/ip-b.1991.0035. ISSN 01437038. Dostupné z: <http://digital-library.theiet.org/content/journals/10.1049/ip-b.1991.0035>
- [10] IRF530: Power MOSFET. *Vishay: manufacturer of discrete semiconductors and passive components* [online]. b.r. [cit. 2018-04-20]. Dostupné z:

<https://www.vishay.com/docs/91019/91019.pdf>

- [11] IRF9530: Power MOSFET. *Vishay: manufacturer of discrete semiconductors and passive components* [online]. <https://www.vishay.com> [cit. 2018-04-20]. Dostupné z: <https://www.vishay.com/docs/91076/sihf9530.pdf>
- [12] LINDHOLM, Fred. Unipolar Transistors: Some Aspects Related to Their Inclusion in Electronics Curricula. In: *IEEE Transactions on Education* [online]. 1968, **11**(1), s. 25-33 [cit. 2018-04-18]. DOI: 10.1109/TE.1968.4320320. ISSN 0018-9359. Dostupné z: <http://ieeexplore.ieee.org/document/4320320/>
- [13] TC4426: 1.5A Dual High-Speed Power MOSFET Drivers. *Mouser Electronics Europe: Electronic Components Distributor* [online]. Munich, Germany, b.r. [cit. 2018-04-20]. Dostupné z: <https://www.mouser.com/ds/2/268/20001422G-967549.pdf>
- [14] KANG, Yang, Tong GE, Huiqiao HE a Joseph CHANG. A review of audio Class D amplifiers. In: *2016 International Symposium on Integrated Circuits (ISIC)* [online]. IEEE, 2016, s. 1-4 [cit. 2018-04-18]. DOI: 10.1109/ISICIR.2016.7829693. ISBN 978-1-4673-9019-4. Dostupné z: <http://ieeexplore.ieee.org/document/7829693/>
- [15] LYTHALL, Larry. CMOS RF SYNTHESIZER. *QSL.net* [online]. 2001 [cit. 2018-04-18]. Dostupné z: <http://www.qsl.net/yo5ofh/projects/cmos%20rf%20synthesizer/cmos%20rf%20synthesizer.htm>
- [16] CD4059 Datasheet: CMOS PROGRAMMABLE DIVIDE-BY-N COUNTER. *Datasheet catalog for integrated circuits, diodes, triacs, and other semiconductors, view* [online]. 1998 [cit. 2018-04-18]. Dostupné z: http://pdf.datasheetcatalog.com/datasheets/400/109194_DS.pdf
- [17] Charge-Pump Phase-Locked Loop: A Tutorial - Part I. *EE Times: Electronic Engineering Times* [online]. b.r. [cit. 2018-04-20]. Dostupné z: https://www.eetimes.com/document.asp?doc_id=1278888
- [18] CD4046 Datasheet: CMOS Micropower Phase-Locked Loop. *TI.com: Analog, Embedded Processing, Semiconductor Company, Texas Instruments* [online]. Dallas, TX, USA, b.r. [cit. 2018-04-18]. Dostupné z: <http://www.ti.com/lit/ds/symlink/cd4046b.pdf>

- [19] TSIFAKIS, Dimitrios. The VK1SV class-e calculator. *VK1SV home page* [online]. b.r. [cit. 2018-04-20]. Dostupné z: <http://people.physics.anu.edu.au/~dxt103/calculators/class-e.php>
- [20] SOKAL, N.O. a A.D. SOKAL. Class E-A new class of high-efficiency tuned single-ended switching power amplifiers. In: *IEEE Journal of Solid-State Circuits* [online]. 1975, **10**(3), s. 168-176 [cit. 2018-04-20]. DOI: 10.1109/JSSC.1975.1050582. ISSN 0018-9200. Dostupné z: <http://ieeexplore.ieee.org/document/1050582/>
- [21] SOKAL, N.O. Class E high-efficiency power amplifiers, from HF to microwave. In: *1998 IEEE MTT-S International Microwave Symposium Digest (Cat. No.98CH36192)* [online]. IEEE, 1998, s. 1109-1112 [cit. 2018-04-20]. DOI: 10.1109/MWSYM.1998.705187. ISBN 0-7803-4471-5. Dostupné z: <http://ieeexplore.ieee.org/document/705187/>
- [22] RAAB, F.H. a N.O. SOKAL. Transistor power losses in the class E tuned power amplifier. In: *IEEE Journal of Solid-State Circuits* [online]. 1978, **13**(6), s. 912-914 [cit. 2018-04-20]. DOI: 10.1109/JSSC.1978.1052069. ISSN 0018-9200. Dostupné z: <http://ieeexplore.ieee.org/document/1052069/>
- [23] TSIFAKIS, Dimitrios. VK1SV class-E design class for beginners. *VK1SV home page* [online]. b.r. [cit. 2018-04-20]. Dostupné z: <http://people.physics.anu.edu.au/~dxt103/class-e/>
- [24] GREBENNIKOV, Andrei. Load Network Design Techniques for Class E RF and Microwave Amplifiers. *High Frequency Electronics: Ideas For Today's Engineers* [online]. b.r. [cit. 2018-04-20]. Dostupné z: https://www.highfrequencyelectronics.com/Jul04/HFE0704_Grebennikov.pdf
- [25] LPP-150 series: 150W Single Output with PFC Function. *MEAN WELL: Spínané napájecí síťové zdroje* [online]. b.r. [cit. 2018-04-20]. Dostupné z: <https://www.czech-meanwell.cz/fotky10575/fotov/LPP-150-spec.pdf>
- [26] Arduino Core for the ESP32. *GitHub* [online]. 2018 [cit. 2018-04-20]. Dostupné z: <https://github.com/espressif/arduino-esp32>
- [27] ESP32 Datasheet. *Espressif Systems: Wi-Fi and Bluetooth chipsets and solutions* [online]. Shanghai, China, b.r. [cit. 2018-04-20]. Dostupné z: https://www.espressif.com/sites/default/files/documentation/esp32_datasheet_en.pdf

- [28] AD9833: Low Power, 12.65 mW, 2.3 V to 5.5 V, Programmable Waveform Generator. *Analog Devices: Mixed-signal and digital signal processing ICs* [online]. 1995 [cit. 2018-04-20]. Dostupné z: <http://www.analog.com/media/en/technical-documentation/data-sheets/AD9833.pdf>
- [29] SMÉKAL, Zdeněk a Petr SYSEL. *Signálové procesory*. 1. vyd. Praha: Sdělovací technika, 2006. ISBN 80-866-4508-8.
- [30] 3 Band Equaliser. In: *Music-DSP Source Code Archive* [online]. 2006 [cit. 2018-04-20]. Dostupné z: <http://musicdsp.org/archive.php?classid=3#236>
- [31] *Iowa Hills Software - Analog and Digital Filter Design Software* [online]. Iowa, IL, USA, b.r. [cit. 2018-04-20]. Dostupné z: <http://iowahills.com>
- [32] NX4832T035: ITEAD Wiki. *ITEAD: One-stop Online Service For PCB Board Design Manufacture And Arduino Development Module Shield* [online]. b.r. [cit. 2018-04-20]. Dostupné z: <https://www.itead.cc/wiki/NX4832T035>
- [33] MCP23017/MCP23S17: 16-Bit I/O Expander with Serial Interface. *Microchip Technology* [online]. 1998 [cit. 2018-04-20]. Dostupné z: <http://ww1.microchip.com/downloads/en/DeviceDoc/20001952C.pdf>
- [34] Adafruit MCP23017 Arduino Library. *GitHub* [online]. 2017 [cit. 2018-04-20]. Dostupné z: <https://github.com/adafruit/Adafruit-MCP23017-Arduino-Library>
- [35] Arduino (ATmega) PWM audio DAC. *Open Music Labs: Analog and Digital Techniques — Tools for Musicians, Composers, and Tinkerers* [online]. b.r. [cit. 2018-04-20]. Dostupné z: <http://wiki.openmusiclabs.com/wiki/PWMDAC>
- [36] Hlbokotónové reproduktory TESLA. *Reproduktory a reproduktorové sústavy TESLA* [online]. 2009 [cit. 2018-04-20]. Dostupné z: <http://www.tesla-archiv.estranky.sk/clanky/clanky/hlbokotonove-reproduktory-tesla/>
- [37] MELIA, Alan, Mike PROBERT a Finbar O'CONNOR. Class E Power Amplifier Design. *Low Frequency (LF) Amateur Radio: LF Radio Propagation, Aerials, Amplifiers, Transmitters, and Technical Talk* [online]. b.r. [cit. 2018-05-06]. Dostupné z: <http://www.xeropage.co.uk/g3nyk/classepa.htm>
- [38] STENBOCK, Roger. Measuring Transmitter Power with the Oscilloscope. *Dudley Lab Home Page: Microwave Equipment/Parts, Microwave Amplifiers* [online]. b.r. [cit. 2018-05-06]. Dostupné z: <http://www.dudleylab.com/Appnote-4-Power-tests1.pdf>

PŘÍLOHY

Příloha A – Schémata zapojení	56
Příloha B – Simulace celé sestavy	59
Příloha C – 3D model krabičky.....	60
Příloha D – Ostatní.....	60

PŘÍLOHA A – SCHÉMATA ZAPOJENÍ

Schéma zapojení koncového stupně:

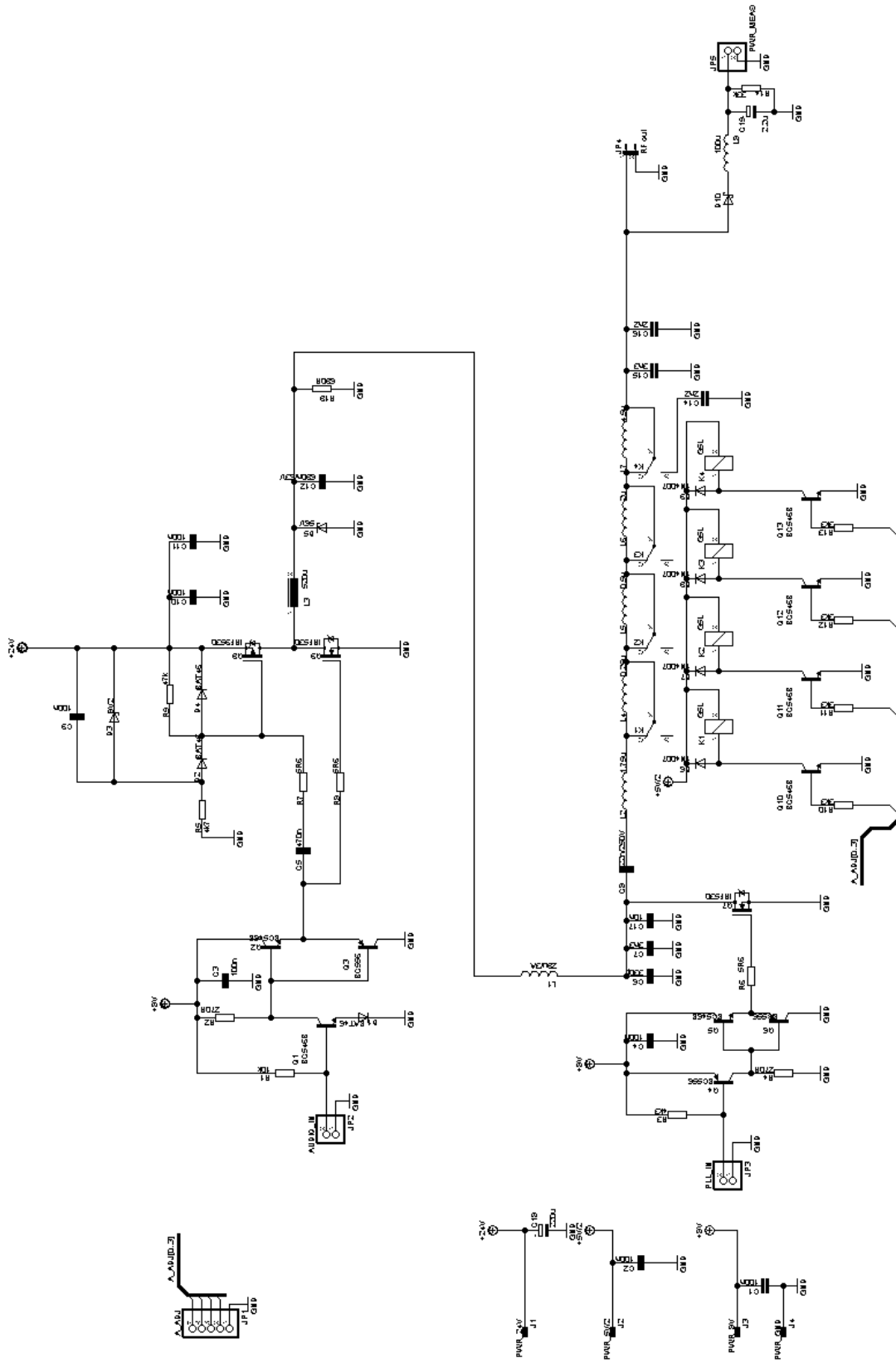


Schéma zapojení PLL:

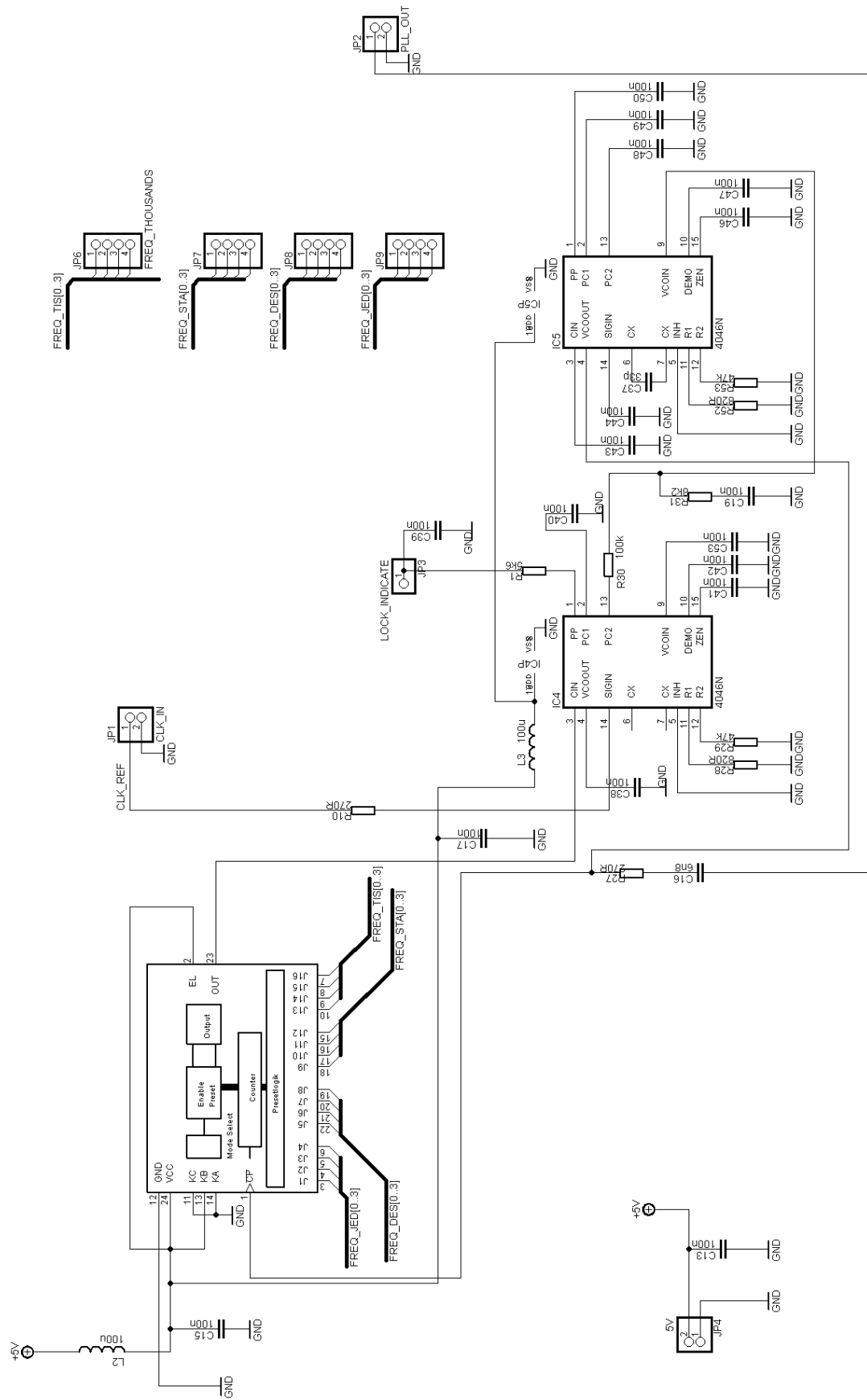
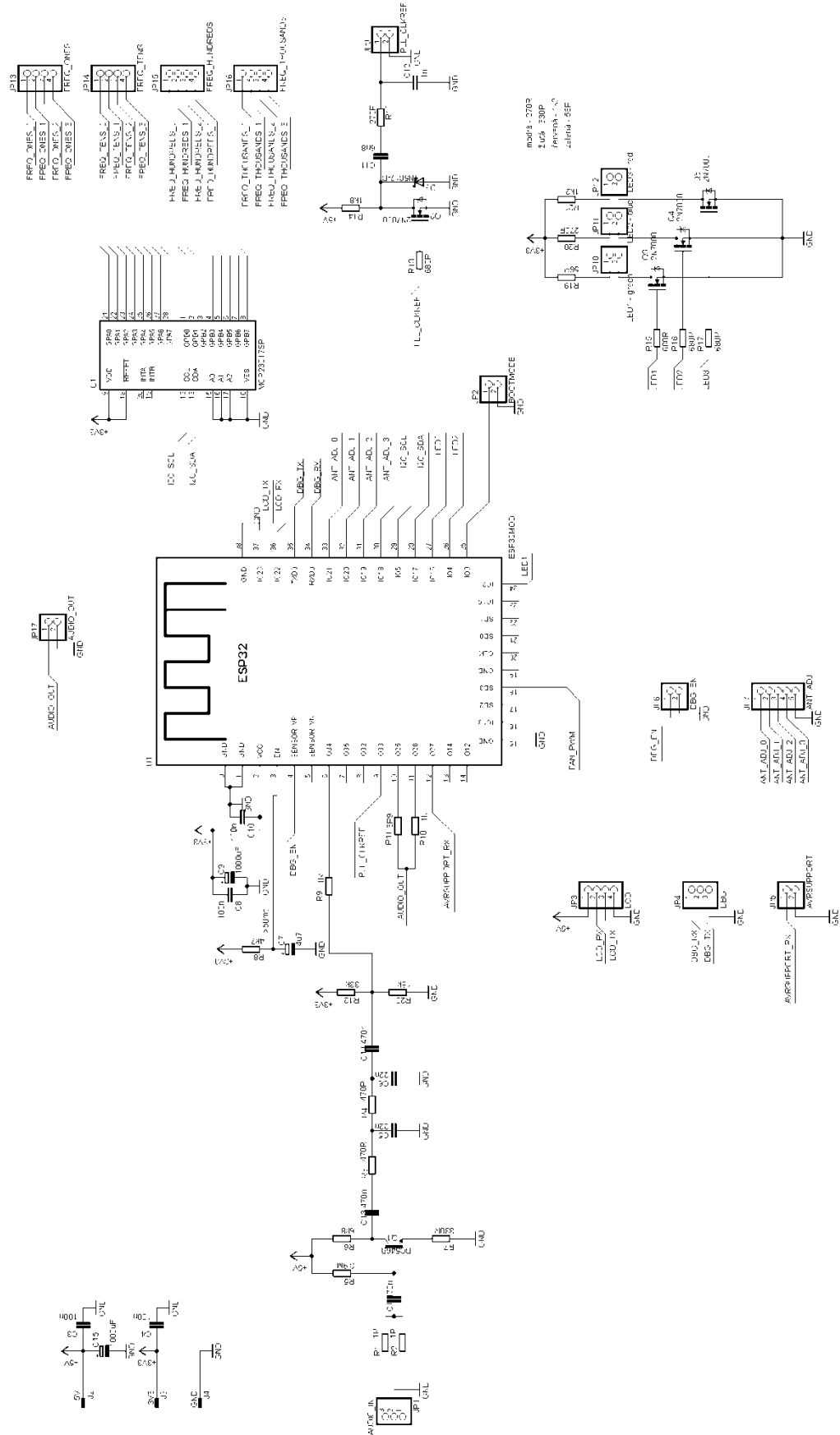
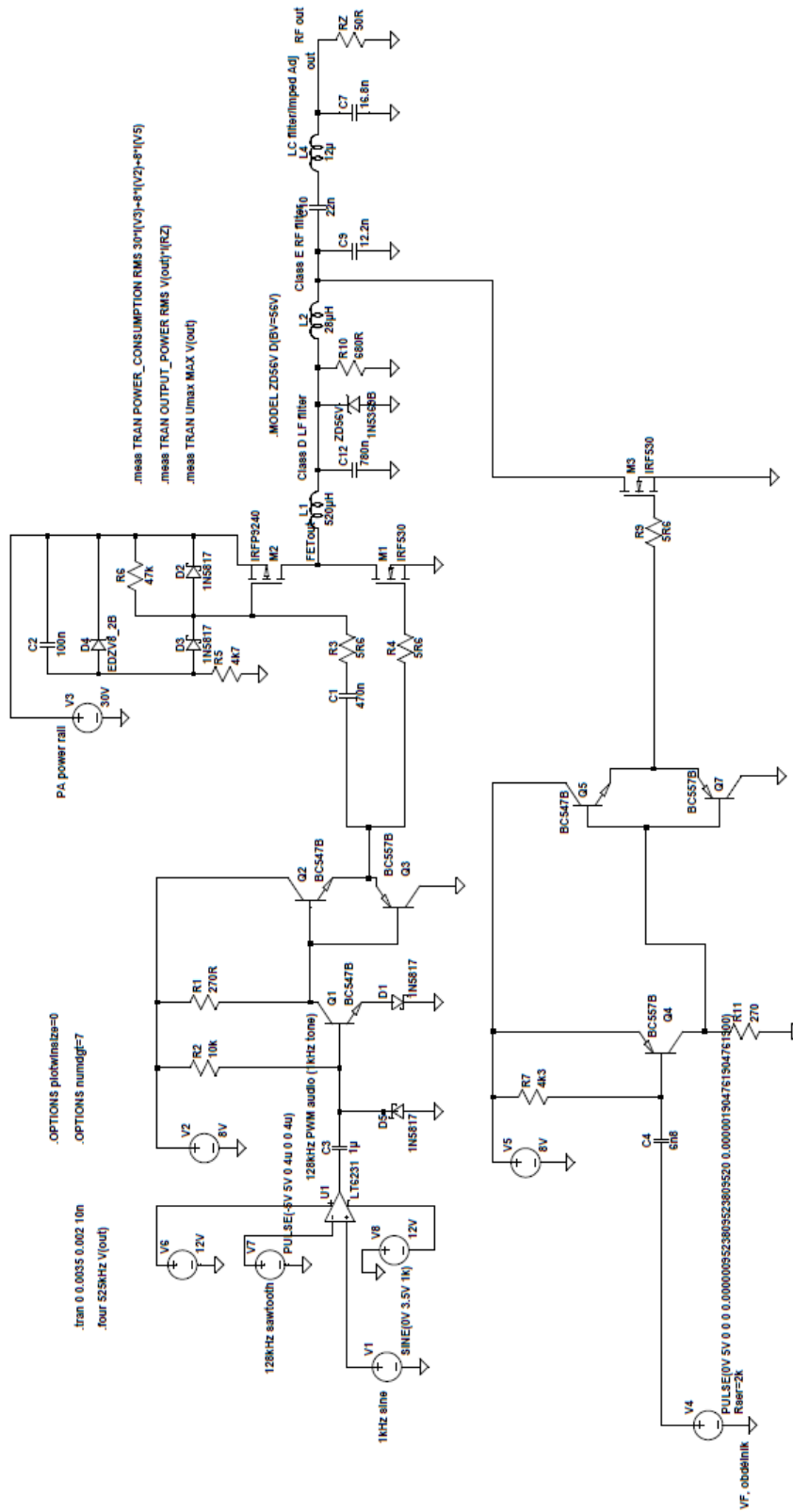


Schéma zapojení CPU modulu:



PŘÍLOHA B – SIMULACE CELÉ SESTAVY

Kompletní schéma ze simulačního prostředí:

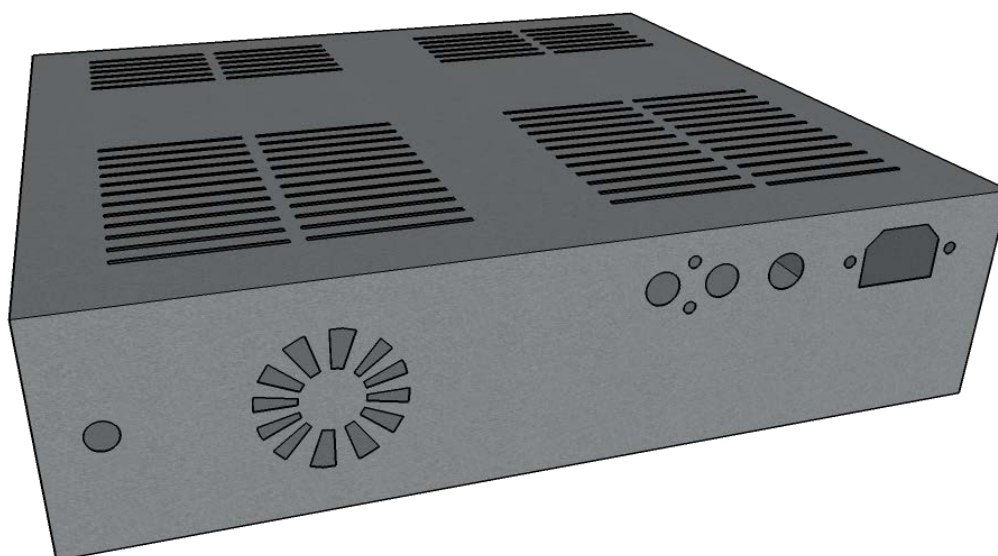


PŘÍLOHA C – 3D MODEL KRABIČKY

Pohled na přední stranu:



Pohled na zadní stranu:



PŘÍLOHA D – OSTATNÍ

S odevzdáním této bakalářské práce byly zároveň odevzdány všechny podklady pro tento projekt, jako jsou např. zdrojové kódy, výkresy, schémata zapojení či simulační soubor.