

## **Posudek oponenta diplomové práce**

Diplomant: Bc. Ladislav Beran  
Název práce: Vývojový kit s FPGA ALTERA  
Vypracováno na: Fakulta elektrotechniky a informatiky, Univerzita Pardubice, 2013

Cílem práce bylo navrhnout a postavit prototyp vývojového kitu s FPGA spolu s programátorem uživatelských aplikací a vytvoření demonstračních příkladů. Součástí práce by měl být i rozbor problematiky návrhu desek plošných spojů (DPS) a popis tvorby výrobních podkladů, to vše zejména s ohledem na to, že se předpokládá použití součástek s pouzdry typu BGA a vícevrstvá deska plošných spojů.

Text práce je rozdělen do sedmi kapitol. První se věnuje popisu pravidel návrhu DPS. Jako zdroj pro text sloužily diplomantovi zejména skripta [5] (dle číslování v seznamu použité literatury v diplomové práci). Rozbor je píše povrchní, zejména kapitola o návrhu obvodů pro vysoké rychlosti by si zasloužila více pozornosti s ohledem na to, že výsledkem práce je šestivrstvá DPS s poměrně výkonným FPGA.

Druhá kapitola popisuje technologie výroby DPS. Nejdůležitějšími částmi jsou zejména odstavce popisující návrh DPS pro BGA pouzdra a osazování a pájení takových součástek, které tvoří podklady pro další diplomantu konstruktérskou práci. Jejich obsah je v pořádku. Jako poměrně nevhodné se mi jeví umístění popisu výroby DPS u firmy Pragoboard s.r.o. a emailové komunikace s touto firmou přímo do textu práce (kapitola 2 strany 29 až 31). Pokud už takový text musí být součástí práce, pak by měl být v příloze, stejně jako ve stejné kapitole popis nastavení programu PADS tak, aby bylo možné zadat výrobu u firmy Pragoboard.

Další kapitola se věnuje návrhu programátoru. Autor zvolil řešení založené na MCU ATmega128 a známém obvodu FTDI232 zajišťujícím komunikaci s řídicím počítačem po USB, což je jistě poměrně optimální řešení. Bohužel opět text kapitoly je poněkud zmatený. Chybí nějaký základní celkový popis řešení/schématu, které je sice v příloze, ale bez jakéhokoliv upozornění na něj v textu práce.

Další, v pořadí čtvrtá, kapitola popisuje vlastní v práci navržený vývojový kit. Dostatečně popisuje návrh napájecího zdroje, pak za ním následuje popis použitého FPGA a všech periferních obvodů. Kapitola je zakončena popisem tvorby uživatelských konfigurací obvodu od jejich vytvoření až po nahrání do vývojového kitu v dostatečném rozsahu.

Z celkového pohledu je text práce poněkud rozporuplný. Diplomant se v textu často věnuje nedůležitým věcem (např. postup pájení součástek programátoru na straně 61, že byl použit MCU ze skladových zásob... na straně 62, pájení součástek u externí firmy na straně 89). Naopak věci důležité (čili popis toho, co vytvořil) v práci popsány nejsou. Chybí jakákoli zmínka o konstrukčním řešení navržené šestivrstvé DPS vývojového kitu, která z pohledu autora posudku tvoří hlavní výstup diplomové práce (v přílohách jsou pouze obrazy jednotlivých vrstev bez jakéhokoliv popisu). Dále chybí jakýkoliv vnitřní popis vytvořeného obslužného software na PC i firmware v MCU u programátoru.

V textu se také objevují formulace, jejich využití se mi v textu typu diplomová práce jeví jako nevhodné (str. 58 „...Mikrokontrolér skrývá jednu záludnost, na kterou se i autor

nachytil...“, nebo str. 59: „Pozor: Nesprávným nastavením si může vývojář pod sebou podříznout větev!“).

K vlastnímu konstrukčnímu řešení nelze mít výhrad. Sice se jej zejména v oblasti programátoru nepodařilo dotáhnout zcela do konce, ale to vzhledem k velkému množství odvedené práce a omezenému času nelze diplomantovi vytýkat. Naopak je nutné ocenit to, že se diplomantovi podařilo navrhnout, postavit i oživit konstrukčně poměrně složité digitální zařízení, což lze považovat za velký vklad do budoucna i demonstraci studentových schopností. Je velká škoda, že za tím trochu pokulhává již zmiňovaný text diplomové práce.

Na diplomanta mám následující otázky:

1. Na straně 26 uvádíte: „V případě, že lze vlnovou délku přenášeného signál srovnávat s délkou spoje, či je vlnová délka menší než délka spoje, je nutné na spoj nahlížet jako na vedení s rozprostřenými parametry a je nutné uvažovat nad impedancí spoje i rychlostí šíření“.

Jak určíte vlnovou délku signálu v případě, že se jedná o signály digitální, čili s víceméně obdélníkovým průběhem?

2. Opět na straně 26 uvádíte: „Pokud dochází k přenosu signálu s vlnovou délkou podstatně větší, než je délka spoje, je zpoždění při průchodu signálu spojem i impedance spoje zanedbatelná a není nutné se tím zabývat. Tento způsob byl využit i v této diplomové práci.“

Skutečně není nutné se zabývat impedancí spoje v případě, že jsou po něm přenášeny signály „s vlnovou délkou podstatně větší, než je délka spoje“? Jaký vliv má na přenášený signál R, L a C osamocené spoje na DPS?

3. Na straně 63 popisujete velkou chybovost komunikace vlivem nevhodného hodinového taktu (není uvedeno mezi čím – autor posudku se domnívá, že mezi obvodem FTDI a MCU).

Jak k tomu může docházet, když jsou oba obvody řízeny stejným hodinovým signálem, což je zřejmé jednak ze schématu programátoru v příloze a jednak to diplomant uvádí i na straně 57?

Práci doporučuji k obhajobě a hodnotím ji kvalifikačním stupněm:

**Velmi dobře.**

V Chrudimi

Ing. Martin Hájek

13. 9. 2013